

Lineer Devreler Deney Malzemeleri

Eğitimci El Kitabı

İçindekiler

	Sayfa	
1.Sistemin Tanıtılması	1	
2.Deney İçeriğinin Tanıtılması	6	
3.Donanım Malzemelerinin Tanıtılması	9	
4.Eğitim Metotları	11	
5.Laboratuvar Olanakları	12	
6.Ünite İçerikleri	13	
Ünite 1	Diyot Karakteristikleri Deneyi	13
Ünite 2	Kırpıcı(Sınırlayıcı) Ve Kenetleyici(Yakalayıcı) Diyot Devreleri Deneyi	24
Ünite 3	Doğrultucu Devreler Deneyi	27
Ünite 4	Diferansiyel Ve Entegral Devreler Deneyi	34
Ünite 5	Transistor Karakteristikleri Deneyi	42
Ünite 6	Transistorlu Amplifikatör Devreleri Deneyi	45
Ünite 7	FET Karakteristikleri Deneyi	56
Ünite 8	FET Amplifikatör Devreleri Deneyi	61
Ünite 9	Çok Kademeli Amplifikatör Devreleri Deneyi	67
Ünite 10	Negatif Geri Besleme Veren Transistor Devreleri Deneyi	80
Ünite 11	Pozitif Geri Besleme Veren Transistor Devreleri Deneyi	85
Ünite 12	Regüle Edilmiş Gerilim Ve Sabit Akımlı Devreler Deneyi	104
Ünite 13	Modülasyon&Demodulasyon Devreleri Deneyi	115
Ünite 14	Operasyonel Amplifikatör Temel Karakteristikleri Deneyi	123
Ünite 15	OP-Amplifikatörü Temel Amplifikatör Karakteristikleri Deneyi	129
Ünite 16	OP-Amplifikatörü Uygulamaları Deneyi (I)	142
Ünite 17	OP-Amplifikatörü Uygulamaları Deneyi (II)	152
Ünite 18	OP-Amplifikatörü Osilatör Devreleri Deneyi	166

Not:Her Ünite aŖağıdaki bölümleri içermektedir.

- 1.Öğretim Amacı
- 2.İçerik Özeti
- 3.Deney Maddeleri
- 4.Problemlerin Çözümü
- 5.Arıza-Tespiti Simülasyonu

1.Sistemin Tanıtılması

Bu deney eğitimi Santa Electronic Corp. firmasının hazırlamış olduğu eğitimin sisteminin bir parçası olarak verilmektedir.Sistem tablolarında eğitim seviyeleri verilmiştir. (1)(2)(3)(4) nolu Dağıtım tablolarında gösterildiği gibi bu eğitim meslek liselerinin elektronik,kontrol&otomasyon ve elektrik mühendisliği bölümlerinde birinci sınıf ikinci dönem ve ikinci sınıf programları içersinde okutulmaktadır.Tablo (1)(2)(3)(4)'de verildiği gibi deney eğitimi meslek liselerinde öğrencilerin elektronik pratiklerinin geliştirilmesinde kullanılmaktadır.Meslek liselerinin microcomputer kontrol,elektrik mühendisliği,endüstriyel güç dağıtımı,cihaz kontrolü,elektronik devreleri,endüstriyel elektroniğin lineer IC uygulamaları ve video elektroniği programlarında bu deney eğitimi konuları uygulamalı olarak verilmektedir.

Bu deney eğitimini tamamlayan öğrenciler elektronik alanındaki direnç,kapasitörler,indiktörler,diyotlar,transistorlar,lineer IC'ler ve benzer elemanlardan oluşmuş temel devreleri analiz edebilir ve bazı basit uygulamaları yapabilirler.

Elektronik Bölümü			
	Birinci Seviye	İkinci Seviye	Üçüncü Seviye
Alıştırma Konuları	1.Genel Alıştırma	1.Elektronik Devreler	1.Video Seviyesi
	2.Temel Elektronik	2.Microcomputer	2.Komünikasyon
	3.Elektrik ağı		3.Enstrümantal
			4.Diğerleri Opsiyonel

Tablo (1)

Elektrik Mühendisliği Bölümü			
	Birinci Seviye	İkinci Seviye	Üçüncü Seviye
Alıştırma Konuları	1.Genel Alıştırma (1) (2)	1.Elektriksel Alıştırma (1)	1.Elektriksel Alıştırma (3) (Yüksek Gerilim Ve Elektro mekanik.)
	2.Temel Elektronik	2.Elektriksel Alıştırma (2)	2.Elektriksel Alıştırma (4) Mikrocomputer,Güç
	3.Elektrik ağı		

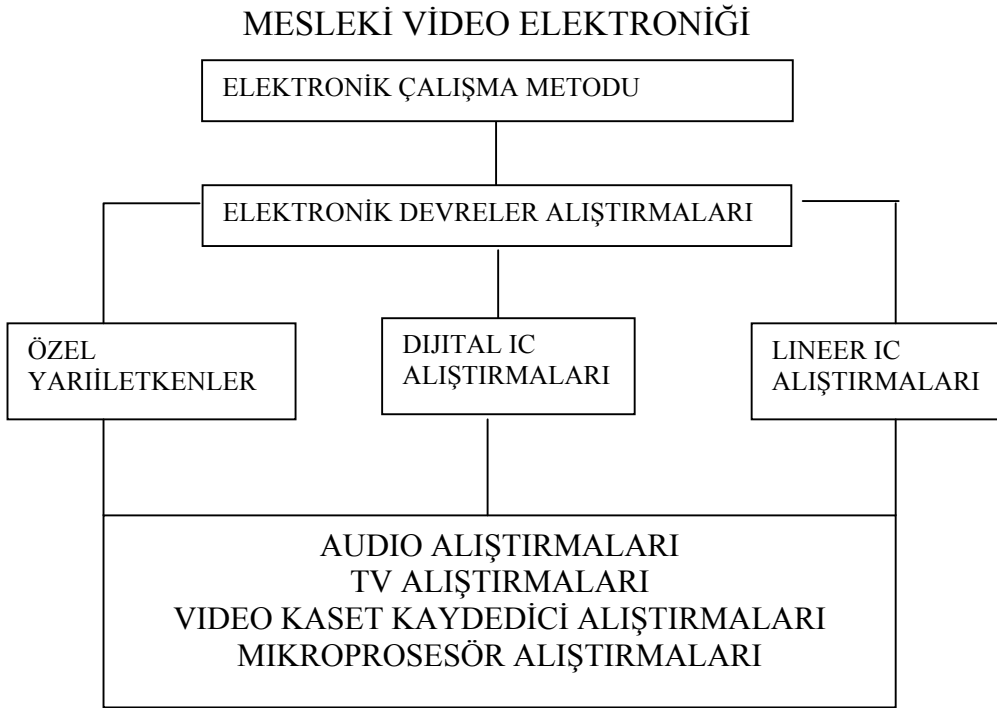
Tablo (2)

Otomatik Kontrol Bölümü			
	Birinci Seviye	İkinci Seviye	Üçüncü Seviye
Alıştırma Konuları	1. Temel Elektrik	1.Elektronik Devreler (Lineer dijital alışırmalar dahil)	1.Elektriksel Kontrol Alışırmaları 2.Mekanik
	2.Temel Elektronik	2.Otomatik Alışırmaları	3.Endüstriyel Enstrümantasyon Alışırmaları
	3.Genel Alıştırma 1		
	4.Genel Alıştırma 2		

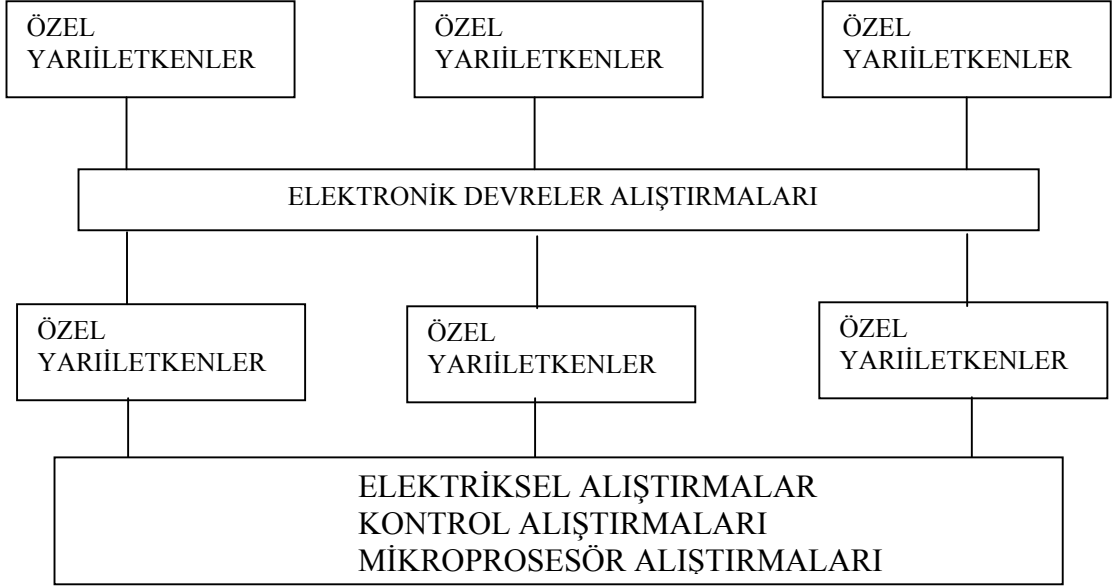
Tablo (3)

Elektronik Malzeme Bakımı			
Ağıştırma Konuları	Birinci Seviye	İkinci Seviye	Üçüncü Seviye
	1.Elektronik Ağıştırmaları	1.Elektronik Ağıştırmaları	1.Elektronik Ağıştırmaları
			2.Audio Teknolojisi
			3.VTR Teorisi
			4.Dijital TV

Tablo (4)



MESLEK ENSTİTÜSÜ
MESLEKİ ENDÜSTRİYEL ELEKTRONİK



Tablo (5)

Farklı eğitim amaçları göz önüne alınarak farklı kombinasyonlardaki eğitim paketleri tercih edilebilir,

Tavsiyeler aşağıda belirtilmiştir,

1.Meslek Yüksek Okulları

1)Elektronik Bölümü (A Sınıfı)

Bu bölüm öğrencileri deneylerin tümünü öğrenebilirler.

2)Elektronik Bölümü (B Sınıfı)

Aşağıdaki üniteler öğrencilerin bilgi seviyesi değerlendirilerek kapsam dışı bırakılabilir.

i)Ünite 10 Negatif Geri Besleme Veren Transistor Devreleri Deneyi

ii)Ünite 16 OP-Amplifikatörü Uygulamaları Deneyi (I)

3)Kontrol Bölümü

Aşağıdaki üniteler öğretim amacı değerlendirilerek kapsam dışı bırakılabilir.

i)Ünite 9 Çok Kademeli Amplifikatör Devreleri Deneyi

ii)Ünite 10 Negatif Geri Besleme Veren Transistor Devreleri Deneyi

iii)Ünite 13 Modülasyon&Demodülasyon Devreleri Deneyi

iv)Ünite 17 OP-Amplifikatörü Uygulamaları Deneyi (II)

4)Elektrik Mühendisliği Departmanı

Aşağıdaki üniteler öğretim amacı değerlendirilerek kapsam dışı bırakılabilir.

- i) Ünite 9 Çok Kademeli Amplifikatör Devreleri Deneyi
- ii)Ünite 10 Negatif Geri Besleme Veren Transistor Devreleri Deneyi
- iii)Ünite 13 Modülasyon&De modülasyon Devreleri Deneyi
- iv)Ünite 16 OP-Amplifikatörü Uygulamaları Deneyi (I)
- v) Ünite 17 OP-Amplifikatörü Uygulamaları Deneyi (II)

2.Meslek Enstitüleri

- 1)Endüstriyel elektronik,video elektroniği bölümleri Elektronik Bölümü (A sınıfı) kapsamını uygulayabilirler.
- 2)Cihaz kontrol,ofis makineleri,mikrocomputer kontrol bölümleri Kontrol Bölümü kapsamını uygulayabilirler.
- 3)Endüstriyel güç dağıtımı,elektrik mühendisliği meslek okulları elektrik mühendisliği bölümü kapsamını uygulayabilirler.

2.Deney İeriğinin Tanıtılması

Bu deney eđitimi dersi 18 ünite ve 15 uygulama devresini içermektedir.

Temel Deneylerin İeriđi

- 1 Diyot Karakteristikleri Deneyi (KL-23001)
 - 1-1 Silikon Diyot Deneyi
 - 1-2 Germanyum Diyot Deneyi
 - 1-3 Zener Diyot Deneyi
 - 1-4 Iřık Yayan Diyot Deneyi
 - 1-5 Fotoelektrik Diyot Deneyi
- 2 Kırpıcı(Sınırlayıcı) Ve Kenetleyici(Yakalayıcı) Diyot Devreleri Deneyi (KL-23001)
 - 2-1 Kırpıcı(Sınırlayıcı) Diyot Devreleri Deneyi (1)
 - 2-2 Kırpıcı(Sınırlayıcı) Diyot Devreleri Deneyi (2)
 - 2-3 Kenetleyici(Yakalayıcı) Diyot Devreleri Deneyi (1)
 - 2-4 Kenetleyici(Yakalayıcı) Diyot Devreleri Deneyi (2)
- 3 Doğrultucu Devreler Deneyi (KL-23002)
 - 3-1 Yarım Dalga Doğrultucu Devre Deneyi
 - 3-2 Tam Dalga Doğrultucu Devre Deneyi
 - 3-3 Köprü Doğrultucu Devre Deneyi
 - 3-4 Çift Kaynaklı Doğrultucu Devre Deneyi
 - 3-5 Redresör Devresi Deneyi
- 4 Diferansiyel Ve Entegral Devreler Deneyi (KL-23002)
 - 4-1 RC-DC řarj-Deřarj Devre Deneyleri
 - 4-2 Diferansiyel Devreleri Deneyi-Giriř:Kare Dalga
 - 4-3 Diferansiyel Devreleri Deneyi-Giriř:Sinüzoidal Dalga
 - 4-4 İntegral Devreler Deneyi- Giriř:Kare Dalga
 - 4-5 İntegral Devreler Deneyi- Giriř: Sinüzoidal Dalga
 - 4-6 RL Devreler Deneyi
- 5 Transistor Karakteristikleri Deneyleri (KL-23002)
 - 5-1 PNP Transistor Karakteristikleri Deneyi
 - 5-2 NPN Transistor Karakteristikleri Deneyi
- 6 Transistorlu Amplifikatör Devreleri Deneyi
 - 6-1 CE Amplifikatörlü Devreler Deneyi
 - 6-2 CB Amplifikatörlü Devreler Deneyi
 - 6-3 CC Amplifikatörlü Devreler Deneyi
 - 6-4 Anahtarlı (Deđiřtirebilir) Transistor Devreleri Deneyi
 - 6-5 Darlington Devreleri Deneyleri
- 7 FET Karakteristikleri Deneyi (KL-23004)
 - 7-1 JFET Karakteristikleri Deneyi
 - 7-2 MOSFET Karakteristikleri Deneyi
- 8 FET Amplifikatör Devreleri Deneyi (KL-23004)
 - 8-1 JFET CS Amplifikatörü Devreleri Deney, (Self-Bias)
 - 8-2 JFET CS Amplifikatörü Devreleri Deney, (Fixed-Bias)
 - 8-3 JFET CD Amplifikatörü Devreleri Deney, (Self-Bias)

- 8-4 JFET CD Amplifikatörü Devreleri Deney, (Fixed-Bias)
- 8-5 MOSFET Amplifikatörü Devreleri Deneyi (1) – Bias (1)
- 8-6 MOSFET Amplifikatörü Devreleri Deneyi (2) – Bias (2)
- 9 Çok Kademeli Amplifikatör Devreleri Deneyi
(KL23005,23006,23007)
 - 9-1 RC Bağlantılı Amplifikatör Devreleri Deneyi
 - 9-2 Direk Bağlı Amplifikatör Deneyi
 - 9-3 Çok Kademeli Amplifikatör Devreleri Deneyi
 - 9-4 Push-Pull(İtme-Çekme) Amplifikatör Devreleri Deneyi
 - 9-5 OTL-Tipi Amplifikatör Devreleri Deneyi
 - 9-6 OCL-Tipi Amplifikatör Devreleri Deneyi
 - 9-7 IC-Tipi Amplifikatör Devreleri Deneyi
- 10 Negatif Geri Besleme Veren Transistor Devreleri Deneyi (KL-23007)
 - 10-1 Gerilim-Serisi Negatif Geri Besleme
 - 10-2 Gerilim-Ayarlama (Şönt) Negatif Geri Besleme
 - 10-3 Akım-Serisi Negatif Geri Besleme
 - 10-4 Akım-Ayarlama (Şönt) Negatif Geri Besleme
- 11 Pozitif Geri Besleme Veren Transistor Devreleri Deneyi
 - 11-1 Alçak-frekans Sinüzoidal Osilatör Deneyi
 - a. RC faz-değiştirici Osilatörü
 - b. Wien-Köprüsü Osilatörü
 - 11-2 Yüksek Frekans Sinüzoidal Osilatör Deneyi
 - a. Hartley Osilatör Devresi deneyi
 - b. Colpitts Osilatör Devresi deneyi
 - 11-3 Quartz Crystal Osilatör Deneyi
 - 11-4 Astable Osilatör Devresi Deneyi
 - 11-5 Monostable Osilatör Devresi Deneyi
 - 11-6 Bistable Osilatör Devresi Deneyi
 - 11-7 Intermittent Osilatör Devresi Deneyi
 - 11-8 Scmitt Devresi Deneyi
 - 11-9 Sawtooth Dalga formu Osilatör Deneyi
- 12 Regüle Edilmiş Gerilim Ve Sabit Akımlı Devreler Deneyi
(KL-23010,23011)
 - 12-1: Kararlı Gerilimli Zener Diyot Devreleri Deneyi
 - 12-2: Kararlı Gerilimli Zener Diyot/Transistor Devreleri Deneyi
 - 12-3 Gerilim Regüle Eden Devreler Deneyi
 - 12-4: Akım-Sınırlayıcı, Kararlı-Gerilim Koruyucu Devreler Deneyi
 - 12-5: IC Kararlı Gerilim Devreler Deneyi
 - 12-6: Sabit Akım Devreleri Deneyi
- 13 Modülasyon&Demodulasyon Devreleri Deneyi (KL-23011,23012)
 - 13-1 AM Devresi Deneyi
 - 13-2 FM Devresi Deneyi
 - 13-3 AM Detektör Deneyi
 - 13-4 FM Detektör Deneyi

- 14 Operasyonel Amplifikatör Temel Karakteristikleri Deneyi (KL-23012)
(KL-23012)
 - 14-1 Diferansiyel Amplifikatör Transistora Deneyi
 - 14-2 Operasyonel Amplifikatörün Temel Karakteristikleri Deneyi
 - a. Giriş Empedansının Ölçülmesi Deneyi
 - b. Çıkış Empedansının Ölçülmesi Deneyi
 - c. Band Genişliğinin Ölçülmesi Deneyi
 - d. Dönüşüm oranının ölçülmesi deneyi
 - e. Ön Gerilim Ölçülmesi Deneyi (1)
 - f. Ön Gerilim Ölçülmesi Deneyi (2)
- 15 Operasyonel Amplifikatörün Temel Ampifikatör Karakteristikleri
(KL-23013)
 - 15-1 Tersini alan Amplifikatör Devreleri Deneyi
 - 15-2 Non-Inverting Amplifikatör Devreleri Deneyi
 - 15-3 Gerilim Takip Eden Devreler Deneyi
 - 15-4 Diferansiyel Amplifikatör Devresi Deneyi
 - 15-5 Toplayıcılar Deneyi (Tersini alan fazda)
 - 15-6 Şiddet Sınırlayıcı Devreler Deneyi
 - 15-7 Gerilim Sabitleyici Devreler Deneyi
 - 15-8 Akım Sabitleyici Devreler Deneyi
 - 15-9 Fark-alan Devreler Deneyi
 - 15-10 İntegral Devresi Deneyi
- 16 Operasyonel Amplifikatörün Amplifikatör Uygulamaları Deneyi (1)
(KL-23014,23015)
 - 16-1 Logaritmik amplifikatör Devreleri
 - 16-2 Anti-logaritmik amplifikatör devreleri
(Exponansiyel amplifikatör)
 - 16-3 Tepe-tespit eden devreler
 - 16-4 Tam-kırpıcı Devreler
 - 16-5 Gerilim-regüle eden Devreler
 - 16-6 Seçici-Tutucu Devreler
 - 16-7 Enstürümasyon kuvvetlendirici Devreler
- 17 Operasyonel Amplifikatörün Amplifikatör Uygulamaları Deneyi (2)
 - 17-1 Yüksek-geçirgen Ampilifikaör Devreleri
 - 17-2 Alçak-geçirgen Ampilifikaör Devreleri
 - 17-3 Band-geçiren Filtre Devreleri Deneyi
 - 17-4 RIAA Amplifikatör Devreleri Deneyi
 - 17-5 Ton Kontrol-Eden Devreler Deneyi
 - 17-6 Tek kaynaktan ters-alan Amplifikatör Devreleri Deneyi
- 18 OP-Amplifikatörü Osilatör Devreleri Deneyi (KL-23016,23017)
 - 18-1 Karşılaştırmalı Devreler Deneyi
 - 18-2 Schmitt Devresi Deneyi
 - 18-3 Pencere-Formunda karşılaştırmalı Devreler Deneyi
 - 18-4 Tek-sabit Çok-salınımlı Devreler Deneyi
 - 18-5 Kararsız Çok-salınımlı Devreler Deneyi
 - 18-6 Sinüs-Dalgalı Osilatör Devreleri Deneyi
 - a. RC Osilatör Deneyi
 - b. Wien Osilatör Deneyi

3.Aksamın Tanıtılması

Deney malzemeleri iki ana kısma ayrılmıştır:

- I. Deney modülleri tahtaları KL-23001...KL-23017
- II. Ana Sistem (Ana sistem spesifikasyonunda listelenen her bir malzemeyi içererek)

Lineer Deney Malzemelerinin Ana Sistem Spesifikasyonu

A.Ana sistemin güç kaynağı AC110V/AC220V+-10%,50/60 Hz.

B.Ana sistem panelinde 1680 noktalı tahta bulunmaktadır.Bu sebeple, lineer deney malzemelerinin ana sistemi deneylerde bağımsız olarak kullanılabilir.

C.Ana sistem panelinde 4 set modül sabitlenmiştir. Bu sebeple, lineer deney malzemelerinin ana sistemi deneylerde modül tahtaları ile beraber kullanılabilir.

Ana Sistem Spesifikasyonu

(i) DC Güç Kaynağı tarafından sağlanan

1.+3V, +- 18V,1A,ayarlanabilir çıkış.

2. +-5V, +- 12V,0.3A,sabit çıkış.

(ii) AC Güç Kaynağı tarafından sağlanan

1.9V---0V---9V,0.5A,sabit çıkış

(iii) Sinyal Jeneratörü Fonksiyonu

1.Çıkış Dalga Formu:Sinüzoidal,Kare,Üçgen Dalga.

2.Çıkış Frekansı:10Hz---100KHz,4 kısım,sürekli-ayarlanabilir.

3.Çıkış Genliği:≥18V (Tepeden-Tepeye) sürekli-ayarlanabilir.

4.Çıkış Empedansı:50 Ω +- 10%

(iv) Analog Metre

1.AC Akım Ölçümü:0-100mA-1A

2.AC Gerilim Ölçümü:0-15A

3.DC Akım Ölçümü:0-100mA-1A

4.DC Gerilim Ölçümü:0-20 V

(v) Dijital Metre

1.DC Akım Ölçer:200 μA, 200mA

2.DC Gerilim Ölçer: 2V , 200 V

(vi) Mikrofon: 8 Ω , 0,25W , sürücü devre ile beraber.

(vii) Potansiyometre: 1,1 KΩ , 10 KΩ , 100 KΩ , 1M Ω Tipleri

(viii) Ana Sistem Aksesuarları

1. 2mm:0,65mm , kırmızı 300mmx3

2. 2mm:0,65mm , siyah 300mmx3

3.Manual X 1

4.Güç Kablosu X 1

5. Toz-geçirmeyen kaplama X 1

6.1 Mikrofon Kablosu (Opsiyonel)

(ix) Modül Tahtası Aksesuarları

1.2mm:2mm, kırmızı 300mm X 5

2.2mm:2mm, siyah 300mm X 5

3. 2mm:2mm, beyaz 300mm X 5
4. 2mm:2mm, mavi 300mm X 5
5. 2mm:2mm, sarı 300mm X 5
- 6.Kısa Mengene: 10mm X 10
- 7.Bir kopya Deney Kullanma Kitabı
- 8.Bir kopya Eğitimci El Kitabı

III.Optimum Kullanım

- (i) Alıřtırmalar prensip olarak deney tahtalarında yapılmaktadır , ancak genel tahtada veya gerekli durumlarda pc'lerde yapılabilir.
- (ii) Analog multimetreler temelde yarıiletken karakteristiklerini ve ACV'nin efektif deęerini ölçmede , yüksek akım ve gerilim deęerlerini ölçmede kullanılır.
- (iii) Dijital metreler düşük akım ve gerilim deęerlerini ölçmede kullanılır.
- (iv) Mikrofon kullanılırken spesifikasyona dikkat edilmelidir.
- (v) Potansiyometre Kullanımı:VR1K Ω , VR10K Ω , VR100K Ω , VR1M Ω ana sistem panelinde sabitlenmiş olup her bir modül tarafından kullanılabilir.

4.Öğretim Metotları

1. Bu deney modülünde,öğrencilerin kapasitelerine dayalı öğretim metodu uygulanarak eğitim yapılabilmektedir.Bu metodun kullanılmasındaki amaç yüksek öğrenme kapasitesine sahip öğrencilerin ileri uygulama alıştırmalarını sağlamaktadır.Düşük öğrenme kapasitesine sahip öğrenciler deney modülünü kendilerine hedef alabilirler.

2. Bu deney kitabındaki her ünite de bir öğretim amacı belirlenmiştir.Temel ve amaca yönelik talimatlarla ,öğrencilerden deneylere başlamadan önce temel talimatları çalışmalarını isteyebiliriz.Bu şekilde öğrenciler deneyleri nasıl yapacaklarını öğrenmekle beraber deneylerin niçin uygulandığını da öğrenebilirler.Bu çalışma şekli öğrenciler için daha kolay olacaktır.

3.Bu deney modülü birçok referans bilgi içermektedir.Her bir ünite temelden ileri seviyelere kadar sürekli devam etmektedir.El kitabı ve öğretmenlerin belirlediği programa uyarak öğrenciler tüm deneyleri yapabilirler.

4.Bu deney modülü öğrencilerin grup çalışması yaparak zamanı daha verimli kullanmalarını sağlamaktadır.Öğrencilerin kısıtlı zamanda daha çok bilgi sahibi olmalarını sağlamak amacıyla deneylerde elektronik montaj kısmı kısa tutulmuştur.(Gerekli durumlarda öğretmenler deney uygulamalarını yapabilirler.Öğretmenler deney montajlarını göstermek amacıyla çok yönlü tahtalar ve optik-bağlantı tahtasını kullanabilirler.)

5.Deney modülündeki genel genel deneylere ilave olarak alıştırma ve problem-çözme teknikleri de yer almaktadır.(Yazılı testler ve alıştırmalar).Öğretmenler problem çözme simülasyonları yaparak konuların daha iyi anlaşılmasını sağlayabilirler.(Problem-çözme simülasyonları için öğretmen elkitabı deney maddesi F' de gerekli talimatlar verilmiştir.

6.Bu deney kitabında konular ile ilgili hem teorik hem de pratik becerilerin verilmesi hedeflenmiştir.Deney el-kitabında konularla ilgili ek bilgiler verilmiş olup kitap öğrencilerin kendi başlarına çalışabilecekleri bir kaynaktır.Öğretmenler için ise güvenilir bir kaynaktır.

7.Deney el kitabındaki her bir deneyde test ve kayıt bölümleri bulunmaktadır.Öğrenciler her bir ölçme ve kayıt işlemini yaparak cihazları tanımalı ve her bir sonucu yorumlayabilmelidirler.

8.Deney elkitabı ekinde her bir cihazın özelliklerinin kontrol edilebileceği talimatlar bulunmaktadır.

5.Laboratuar Olanakları

Deneylerde kullanılacak olan teçhizat ,metreler (multimetre,dijital metre),1000 KHz'den küçük signal jeneratörleri (sinüzoidal,kare,üçgen dalga) laboratuarlarda monte edilmiştir.Diğer teçhizatlar örneğin:Osiloskop,Yüksek frekanslı signal jeneratörü kullanıcılar tarafından hazırlanmalıdır.Maksimum DC kaynağı +18V değerindedir.Daha yüksek bir gerilim kaynağı gerekmesi durumunda kullanıcı ilgili teçhizatı hazırlamalıdır.(Örneğin ± 30 V güç kaynağı).Amplifikatör deneyindeki güç çıkışı kaynak gerilimi ile orantılı olarak değişmektedir.Güç kademesinin bir üst kademeye çıkartılması gerektiğinde daha güçlü bir mikrofon ihtiyacı olacaktır.(Örneğin:30W/8 Ω mikrofon)

6. Ünite İçerikleri

Ünite 1 Diyot Karakteristikleri Deneyi

1. Öğretim Amacı

Bu ünitenin hedefi öğrencileri yarı iletkenler konusunda bilinçlendirmektir. Bu deney öncesinde öğrencilerin R,L,C temel seri şönt devreleri ve temel elektrik bilgilerini tekrarlamaları gerekmektedir. Bu deneyde gösterilen diyotlar ,R,L,C şönt devreleri ve temel elektrik devrelerinin anlaşılması ile öğrenciler elektronik devrelerin fonksiyonlarını anlama fırsatı bulacaklardır. Bu temel konuların anlaşılması öğrencilerin yeni konulara merak duymalarını sağlayacaktır.

2. Kapsam

Bu ünite de temelde diyot karakteristikleri tanıtılmaktadır.(1-1,1-2). Bununla beraber ilgili devre elemanları Zener,LED,OptoElektrikDiyod detaylı bir şekilde verilecektir.

3. Deney Maddeleri

1-1 Silikon Diyot Deneyi

1. Öğretim Amacı

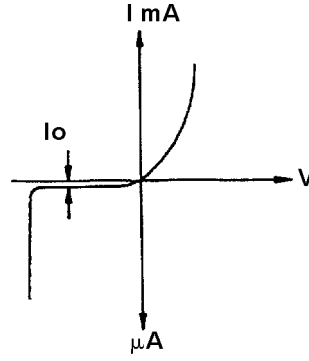
- 1) Öğrencilerin silikon diyotların ileri karakteristiklerini anlamaları.
- 2) Öğrencilerin silikon diyotların geri karakteristiklerini anlamaları.
- 3) Öğrencilerin silikon diyotların genel spesifikasyonlarını anlamaları.

2. Tartışma Konuları

1) Gerilim-Akım Karakteristikleri

Gerilim-Akım eğrisindeki Akım I ve Gerilim V arasındaki ilişki $I=I_0(E^{(V/\eta vt)}-1)$ şeklinde verilmiştir. I2nin pozitif olması akımın P tarafından N tarafına aktığını gösterir. V'nin pozitif olması diyotun ileri -bias durumunda olduğunu gösterir. Bu durum bağlantı noktasındaki akımın P tarafından N tarafına aktığını gösterir. N değeri Germanyum için 1, çalışma akımındaki silikon için ortalama 2 değerindedir. VT değeri ısının gerilim eşdeğeri olarak kabul edilebilir. $VT:T/1600$; oda sıcaklığında ($T=300^\circ$); $VT=0.026V=26mv$ denklemde $I=I_0(E^{(V/\eta vt)}-1)$, gerilimin pozitif ve VT değerinin birkaç katı olması durumunda

$I=I_0(E^{(V/\eta vt)}-1)=I_0E^{(V/\eta vt)}$ olmaktadır. Bu nedenle akım gerilime bağlı olarak orijine yakın bir bölge haricinde exponansiyel olarak değişmektedir. Diyotun geri-bias olması durumunda $|V|$ VT'nin birkaç katı değerindedir. $I=-I_0$. Bu sebeple geri dönen akım harici geri-bias'dan bağımsız sabit bir değerdir. Bu durum Şekil 1-1.1'de gösterilmiştir.



2) Eşik Gerilimi V_r

Eşik gerilimi V_r 'offset', kopma noktası gerilimi şeklinde adlandırılır. Bu gerilimin altındaki gerilimleri karşılık gelen akım değerleri çok küçük olmaktadır. (Örneğin çalışma akımının $1/100$ 'ü değerinde). Gerilimin eşik gerilimi V_r değerini aşması durumunda akım çok hızlı bir şekilde artmaktadır. Genelde germanyum için V_r değeri ortalama $0,2(0,3)$ V, ve silikon için $0,6(0,7)$ V civarındadır. Genel olarak germanyum diyot için geri-doyum akımı aynı çalışma akımındaki silikondan 1000 kat daha büyüktür. Germanyum diyot için I_o değeri μA mertebesinde olup, silikon – diyot için I_o değeri nA mertebesinde. Silikon-diyotlarda akımın düşük olması, durumunda $\mu=2$, ve $(1/10)$ mili volt mertebesinde, akımın yükselmesi $E^{(V/2VT)}$ bağlantısı ve yüksek gerilimlerde $E^{(V/VT)}$ bağlantısı ile gerçekleşir. Akım değerinin gerilim ile az bir bağlantısı vardır bu sebepten dolayı silikonun karakteristik eğrisi yavaşça yükselir.

3) V/I Karakteristiği Ve Sıcaklık Arasındaki İlişki

$I=I_o(E^{(V/\eta vt)}-1)$ denkleminde, V_T ve I_o 'ın sıcaklık ile ilişkisi vardır. Teorik olarak I_o 'ın V_T 'ye bağlı değişim aralığı santigrat C° başına %8 olmaktadır, bu değer germanyum için C° başına %11 değerindedir. Sıcaklığın $10C^\circ$ yükselmesi durumunda geri-doyum akımı iki katına çıkar.

Eğer $I=|0|$ ise $T=T_1$ durumunda;

T sıcaklığındaki I_o değeri

$I_o(T)=|0|.2^{((T-T_1)/10)}$ olur

Sabit gerilimde sıcaklığın yükselmesi durumunda akımda yükselecektir. Eğer V gerilimini azaltırsak I akımı başlangıç değerine dönecektir. Çalışmalar göstermiştir ki silikon ve germanyum için I akımını oda sıcaklığında sabit tutabiliriz. Bu durumda $dv/dt=-2,5$ mV/ C° değerinde tutarsak $V_f:2.5$ mv'a düşecek ve sıcaklık $1 C^\circ$ 'ye yükselecektir.

1-2-Germanyum-Diyot Karakteristikleri Deneyi

1-Öğretim Amacı

1)Öğrencilerin germanyum diyot karakteristiklerini anlamaları.

2)Öğrencilerin germanyum diyot uygulamalarını anlamaları.

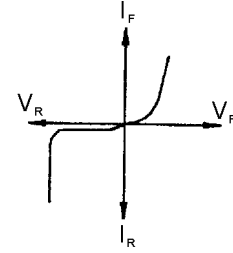
2.Tartışma Konuları

Germanyum-diyot için eşik gerilimi 0,2V olup 0,6 V değerindeki silikon-diyottan düşüktür.Germanyum-diyotlar eşik gerilimlerinin düşük olması sebebiyle düşük gerilimli kırpıcılar (Doğrultucular)'da örneğin amplitude modülasyon detektörlerde kullanılır.Ancak germanyum-diyotların sıcaklığa olan hassasiyetleri silikon-diyotlardan daha fazladır.Bununla beraber germanyum-diyotların I_0 değerleri silikon-diyotlardan 1000 kat daha fazladır.

1-3-Zener Diyot Deneyi

1.Öğretim Amacı

- 1) Öğrencilerin zener-diyot karakteristiklerini anlamaları.
- 2) Öğrencilerin zener-diyot spesifikasyonlarını anlamaları..
- 3) Öğrencilerin zener-diyot uygulamalarını anlamaları..



2.Tartışma Konuları

Zener-diyotların eşik gerilimini kapsayan geri-gerilim karakteristikleri eğrisi Şekil 1-3(a)'da çizilmiştir.Eşik gerilimi bölgesinde çalışacak şekilde tasarlanmış diyotlar referans gerilim veya sabit gerilim elemanı olarak kullanılır.Bu tip diyotlara zener-diyot denilmektedir.

İyonizasyon Geriliminin Aşılması

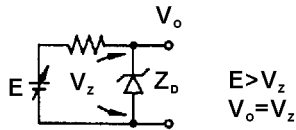
Isı etkisiyle oluşan taşıyıcılar harici bir gerilim kaynağından enerjiye gereksinim duyarlar.Taşıyıcı diğer bir kristal iyon ile birleşerek kovalent bağları parçalayacak bir enerjinin açığa çıkmasına sebep olur.Bu sebeple orijinal taşıyıcıya ek olarak yeni bir elektron-çifti oluşur.Bu taşıyıcılar harici bir elektrik alan tarafından yeterli enerji ile yüklendiğinde kristal-iyonlarla birleşerek yeni elektron-deliği çiftleri oluşmasına sebep olur.Bu şekilde her bir yeni taşıyıcı birleşerek ve kovalent bağları parçalayarak daha çok taşıyıcının oluşmasını sağlar.Bu proses eşik noktasının aşılması(Elektron çiftlerinin oluşması şeklinde adlandırılır.

Zener Dayanma Gerilimi

Taşıyıcıların başlangıçta kovalent bağları parçalayacak yeterli enerjiye sahip olmamaları durumunda bağların direk parçalanması söz konusudur.Bağlantı noktasındaki alan kovalent bağları direk koparabilecek bir kuvvete oluşturabilir.Bu şekilde oluşan elektron-deliği çiftleri geri akımın artmasına sebep olmaktadır.Bu proses zener dayanma noktası olarak adlandırılır.Sabit değerdeki harici gerilim için,elektrik alan yoğunluğu ϵ saf-olmayan madde konsantrasyonu artması ile beraber artacaktır.

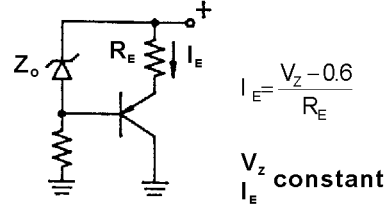
Zener kırılma noktası alan yoğunluğunun 2.10^7 V/m değerine ulaşması durumunda ulaşır.Saf olmayan madde yoğunluğunun yüksek yoğunluğa ulaşması durumunda 6 V gerilim değeri alan yoğunluğu değerine ulaşır.Diyotlardaki saf-olmayan madde yoğunluğunun düşük olması durumunda kırılma noktası gerilimi daha yüksek olup kırılma noktasının aşılması ana proses olacaktır.Kırılma noktası eşik değerinde çalışan silikon-diyotlar da gerilim birkaç volt'tan yüzlerce volta kadar değişmekte,çalışma gücü 100 veya üstü watt değerinde olabilmektedir.

① constant voltage



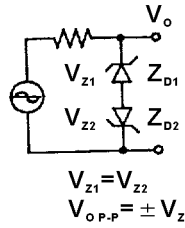
(a)

② constant current



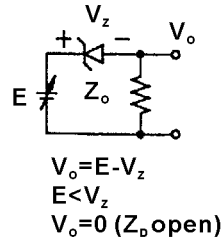
(b)

③ Clipping



(c)

④ voltage-limiting (only larger than Vz has output)



(d)

Şekil 1-3.1

1-4 Işık Yayan Diyot Deneyi

1.Öğretim Amacı

1)Öğrencilerin ışık yayan diyot karakteristiklerini anlamaları.

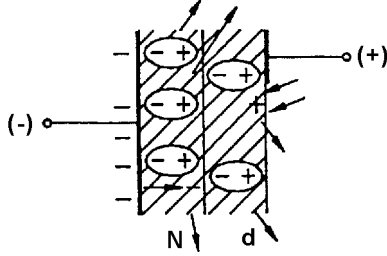
2)Öğrencilerin ışık yayan diyot uygulamalarını anlamaları.

2.Tartışma Konuları

1)LED Karakteristikleri

Işık yayan diyotların prensip şeması Şekil 1-4-1'de verilmiştir.İleri bias2ın taşıyıcıların tekrar birleşmelerine sebep olmasından dolayı ışık yayma noktası yeniden birleşme noktasında olmaktadır.Şekilden anlaşılacağı gibi P terminalinin temas alanı küçük olup,N terminalinin temas alanı büyük olmaktadır.

Bu sayede PN terminallerini LED çıkışından ayırabiliriz.(Şekil 1-4.2’de verilmiştir.)Bununla beraber yeni LED’ teki P terminalinin kurşun kablosu N terminalinden daha uzundur.

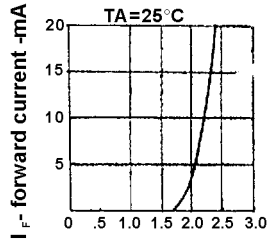


Şekil 1-4.1 Elektronun LED içindeki fotonlara transferi prosesi

Şekil 1-4.2 LED Çıkışı

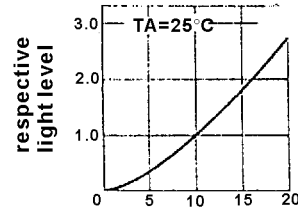
LED karakteristikleri eğrileri Şekil 1-4.3 (a)(b)(c)(d)’de verilmiştir.

- 1) V_f - I_f ilişkisi
- 2) I_f -Aydınlık Seviyesi İlişkisi
- 3) Akım Tepe Değeri Ve Verimlilik İlişkisi
- 4) Dalga boyu-Aydınlık Seviyesi İlişkisi



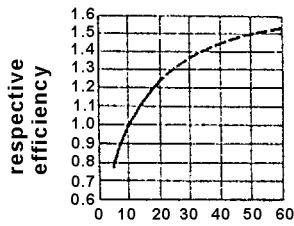
V_f - forward voltage -V

(a)



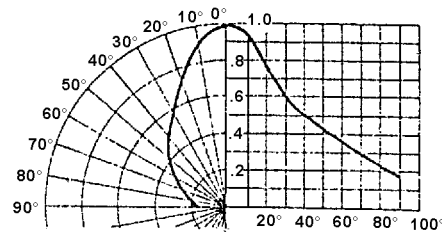
I_f - forward current -mA

(b)



I_{peak} - peak value of current - mA

(c)



(d)

Şekil1-4.3 LED Karakteristikleri Eğrisi

2)LED Uygulamaları

Yalnız başına kullanılan LED'e ilave olarak LED aynı zamanda 7 bölümlü display ile beraber kullanılabilir.Tek LED durum bildirme amacıyla kullanılır.Display numara gösteriminde kullanılır.

1-5 Opto Elektrik Diyot Deneyi

1.Öğretim Amacı

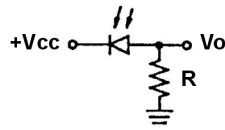
1)Öğrencilerin Opto Elektrik Diyot karakteristiklerini anlamaları.

2)Öğrencilerin Opto Elektrik Diyot uygulamalarını anlamaları.

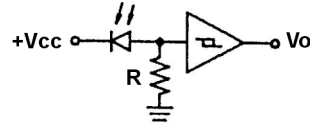
2.Tartışma Konuları

1)Sürücü Şekilleri

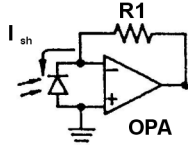
(1)



(2) Schmitt IC



(3)

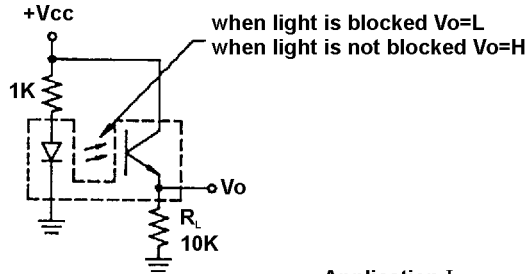


$$I_{sh} = 6.3 \mu A$$
$$V_o = I_{sh} \times R1$$

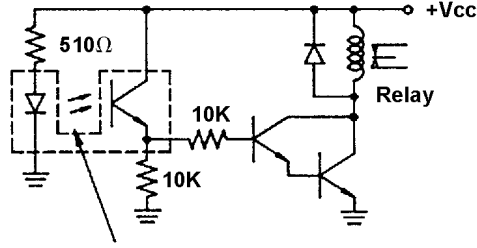
I_x : intensity

2)İlgili Komponentlerin Uygulama Örnekleri

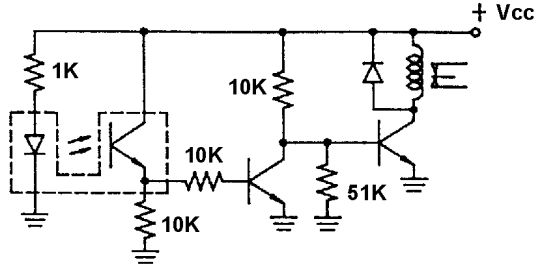
Opto-Blocker Temel Devresi



Application I



When light is blocked, Relay off; otherwise, Relay on.



When light is blocked, Relay on; otherwise, Relay off.

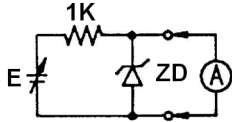
4. Alıřtırmaların Çözümü

1) Seçmeli

- 1.(3) 2.(3) 3.(2) 4.(2) 5.(1) 6.(1) 7.(1) 8.(3) 9.(3)
10.(2) 11.(1) 12.(2) 13.(1) 14.(2) 15.(1) 16.(1) 17.(2)

2) Alıřtırmalar

1. Z_d numarasının bilinmemesi durumunda Z_d'nin sabit değeri nasıl ölçülür?

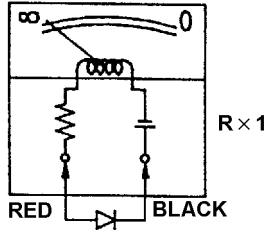


Şekil (1)

As shown in left fig, E increase form zero until the value is constant, this constant is just the stable value.

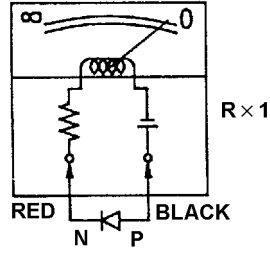
2. R_{x1} metresi bir diyotun niteliğinin belirlenmesinde nasıl kullanılır?

Çözüm:



Indicator is at ∞ ,
This is reverse connect

Şekil (2)



Indicator is in 5Ω ,
This is forward connect

Şekil (3)

PN'in fark edilememesi durumunda (diyot kısa devre veya açık devre) diyot kırılmıştır.

3.Çözüm: 2 ile aynıdır.

4.Çözüm: 2 ile aynıdır,ve LED ileri durumda yanmaktadır.

5.Rx1 metresi kullanılarak,

1-Optoelektrik diyot

2-Optoelektrik transistor ölçülebilir.

Çözüm:

1-Optoelektrik Diyot

i.Optoelektrik diyotların ileri karakteristikleri genel diyotlara benzemektedir.Geri karakteristik (i) Geri gerilim-akım (ii) Akım bölümlerini içermektedir.Optoelektrik-diyot spesifikasyonları Tablo1 Şekil(4)(5)'de gösterilmiştir.

ii.Optoelektrik-diyotların ölçülmesi genel diyotlara benzemektedir,aradaki fark indikatörün metre üzerindeki ışığa bağımlı olmasıdır.Güçlü ışık R'nin küçük,zayıf ışık R'nin büyük olduğunu Şekil(4)(5) olduğu gibi göstermektedir.

-Maksimum Spesifikasyon (Ta=25°C)

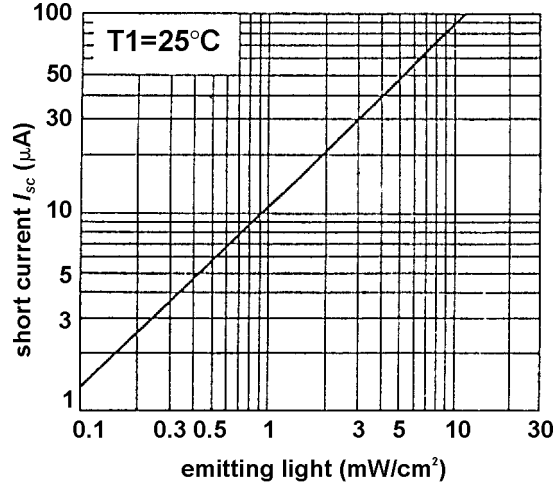
Madde	Sembol	Spec	Birim
DC Geri Gerilim	Vr	20	V
Kayıplar	Pd	150	mW
Çalışma Sıcaklığı	Topr	-30-80	°C
Depo Sıcaklığı	Tstr	-40-90	°C
Sıcaklık-zaman	Tsol	260°C 3sec	

Elektriksel Karakteristikler (Ta=25°C)

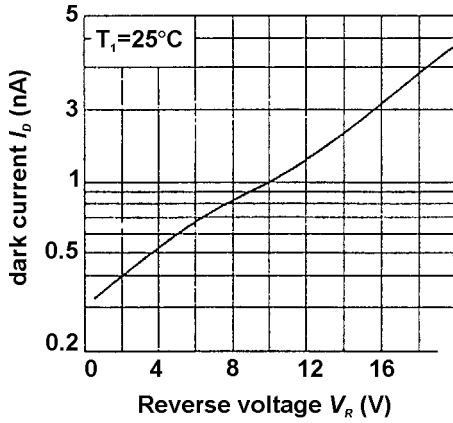
Madde	Sembol	Durum	Dakika	Standart	Max	Birim
Karanlık Akımı	Id	Vr=10V, E=0	-	1	30	Na
Kısa Akım	Isc	E=0.1Mw/cm ² (not)	0,9	1.5	-	µA
Açık Gerilim	Vop	E=0.1Mw/cm ² (not)	150	250	-	Mv
Pin arası kapasite	Ct	Vr=3V, f=1MHz	-	20	-	Pf
Hassas dalgaboyu tepe değeri	λr		-	960	-	nm
Anahtarlama Zamanı	Yükseliş zamanı	Tr	-	100	-	ns
	Düşüş Zamanı	Tf	-	100	-	ns

Not:renk sıcaklığı:2870 k.

Tablo 1 Optoelektrik-diyot spesifikasyonu



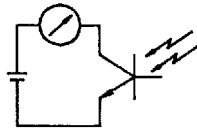
Şekil (4)



Şekil (5) Geri karanlık gerilim akım karakteristikleri

2-Optoelektrik transistör

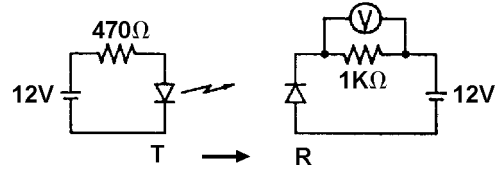
Optoelektrik transistörlerin B,C,E terminallerinin ayrılması genel transistörlerdeki gibidir. Aradaki fark genel transistörlerin B terminaline bias eklenerek indikatörün döndürülmesinin sağlanmasıdır. Optoelektrik transistörde ışık akımının genişleyerek indikatörün dönmesinin sağlanmasıdır. (Şekil6). Işık yoğunluğunun değişerek metre indikatörün değişmemesi durumunda optoelektrik diyot bozulmuştur.



Şekil(6)

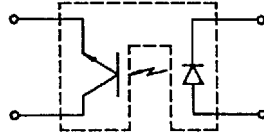
6. Basit bir devre kurarak infarare ışık yayan ve alan diyot karakteristiklerini ölçünüz.

Çözüm:

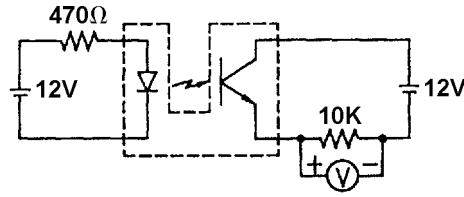


Şekil (7)

7. Işık yayıcının iç yapısı Şekil 8’de gösterilmiştir. Şekilde gösterilen IC ışık ayırıcının gerilim transferi yapabilmesi için nasıl kullanılmalıdır?



Şekil (8)



Ünite 2 Kırpıcı (Sınırlayıcı) Ve Sıkıştırıcı (Yakalayıcı) Diyot Devreleri

1.Öğretim Amacı

Bu ünite de elektronik devrelerde sıkça kullanılan diyotlar gösterilecektir. Bu Ünite de öğrenilen teori ilerdeki ilgili ünitelere tatbik edilebilir. Öğrencilerin bu üniteyi (özellikle kırpıcı devreleri) öğrenmeleri ilerdeki konularda kolaylık sağlayacaktır.

2.Kapsam Özeti

Bu ünite de genel olarak kırpıcı ve yakalayıcı devreler gösterilecektir. Kırpıcı devreler devre tiplerine göre aşağıdaki şekilde sınıflandırılabilir,

- 1)Seri Kırpıcı
- 2)Paralel Kırpıcı
- 3)Seri Kırpıcı Ve DC Bias ekli
- 4)Paralel Kırpıcı Ve DC Bias ekli

Bu devreler çıkış türüne göre aşağıdaki şekilde sınıflandırılabilir,

- 1)Pozitif yarı döngü kırpıcı
- 2)Negatif yarı döngü kırpıcı

Yakalayıcı devreler devre tiplerine göre aşağıdaki şekilde sınıflandırılabilir,

- 1)Pozitif Yakalayıcı
- 2)Negatif Yakalayıcı

3.Deney Maddeleri

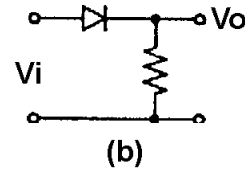
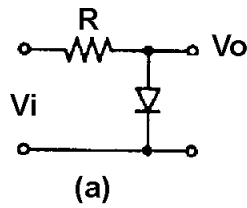
2-1 Deney (1) Kırpıcı (Sınırlayıcı) Diyot Devreleri

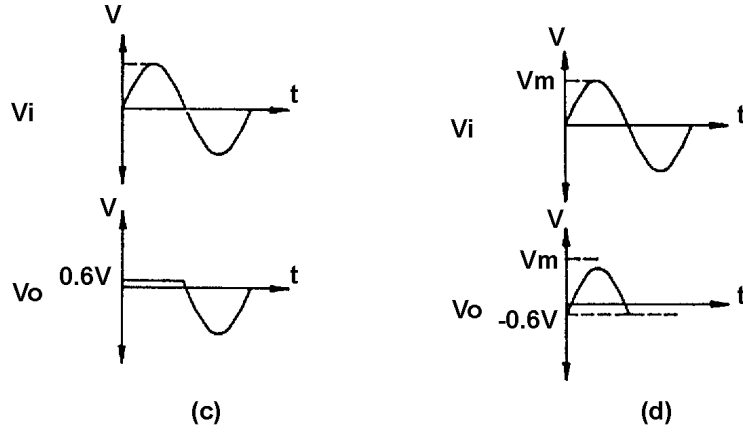
1.Öğretim Amacı (2-2)

- 1)Öğrencilerin kırpıcı devreler teorisini anlamaları.
- 2)Öğrencilerin kırpıcı devreler uygulamalarını anlamaları.

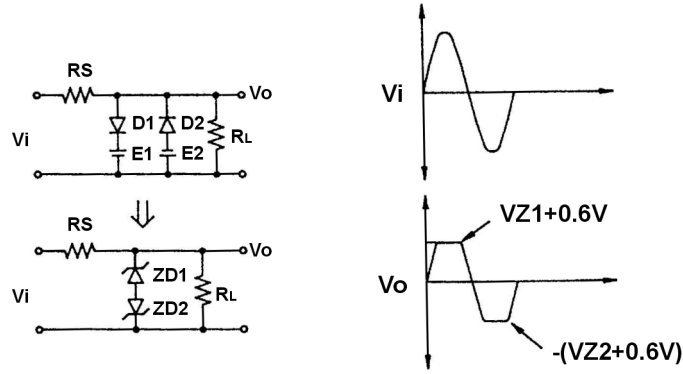
2.Tartışma Konuları

Kırpıcı devreler Şekil 2-1.1(a)(b)'de gösterilmiştir. Diyotların ileri gerilimlerine ilişkin çıkış gerilimleri 2-1.1(c)(d)'de gösterilmiştir.





Şekil2-1.1 Kırpıcı Diyot Devreleri Ve V_i - V_o arasındaki ilişki.
 Şekil 2-1.2 kırpıcı devrelerin pozitif ve negatif yarı dörüngelerini göstermektedir.E1 ve E2 pozitif ve negatif yarı dörüngelerin şiddetlerini göstermektedir.Burada D1E1 ve D2E2 devreleri için iki Zd alabiliriz,yarı dörüngelerin genlikleri ZD1 ve ZD2 sabit değerde olacaktır.



Şekil 2-1.2

2-3 Sıkıştırıcı(Yakalayıcı)Diyot Devreleri (2-4)

Öğretim Amacı

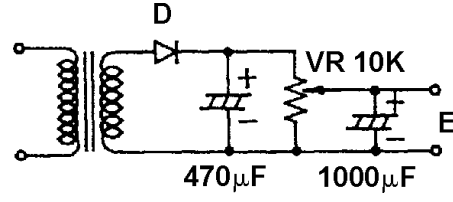
- 1)Öğrencilerin sıkıştırıcı devreler teorisini anlamaları.
- 2) Öğrencilerin sıkıştırıcı devreler uygulamalarını anlamaları.

2.Tartışma Konuları

Şekil 2-3.1(a)(b)'de bias ile beraber sıkıştırıcı gösterilmektedir.E gerilimi Şekil 2-3.2'de gösterilen kaynak devresinden sağlanmaktadır.Pratik uygulamalarda E DC kaynak devrelerinden alınabilir.



Şekil 2-3.1



Şekil 2-3.2

4. Alıştırmaların Çözümleri

1) Seçmeli

1.(2) 2(1) 3(1) 4(2) 5(1)

Ünite 3 Doğrultucu Devreler Deneyi

1.Öğretim Amacı

Bu ünite diyotların en yaygın ve kullanışlı uygulama alanlarını içermektedir.Elektronik devrelerin hemen-hemen tüm eğitimlerinde verilmektedir.Öğretmenler bu ünite kapsamının çok iyi anlaşılmasını sağlamalı ve ileride öğrenciler kendi başlarına doğrultucu devreleri uygulamalıdır.

2.Bu ünite temel olarak 3 tip temel doğrultucu devre içermektedir.

1)Yarı Dalga 2)Tam Dalga 3)Köprü Doğrultucu Devresi

Yukarıdaki 3 tip için geliştirilen 2 diğer basit uygulama devresi;

1)Çift güç kaynağı

2)Gerilim Katlayıcı Devreler

3.Deney Maddeleri

3-1-Yarı Dalga Doğrultucu Devreler Teorisi

1.Öğretim Amacı

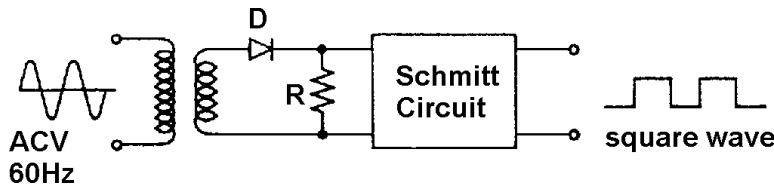
1)Öğrencilerin yarı-dalga doğrultucu devreler teorisini anlamaları.

2) Öğrencilerin yarı-dalga doğrultucu devreler uygulamalarını anlamaları.

2.Tartışma Konuları

1)DC Darbe

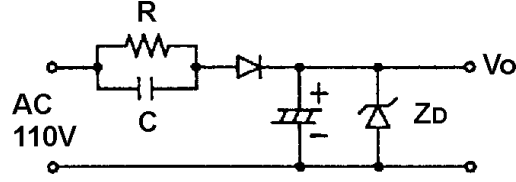
Yarım Dalga Doğrultucu çıkışının filtre devresine (filtre kapasitör) bağlanmaması durumunda çıkış sabit direk akım olmayıp DC darbe şeklinde olacaktır.Bu şekilde oluşan DC darbe elektronik devrelerde doğru akım kaynağı olarak kullanılsa da,başka şekilde örneğin 60 Hz kare dalga generatörü gibi kullanılır.(Şekil 3-1).Bununla beraber yarım dalga doğrultucularında transformatör kullanılması gerekli değildir.Vdc 150V çıkışı olan doğrultucu bir devre 110V AC kaynağa trafo gereksinimi duyulmadan bağlanabilir.Diğer ilgili yedek parçaların özellikleri istenen şartları sağlamalıdır.



Şekil 3-1.1 60 Hz Kare Dalga Generatörü

2)Trafo yerine RC kullanılması

Yer ve maliyet kazanmak amacıyla trafo yerine RC kullanılabilir ve ZD ile gerekli gerilim sağlanır.Bu durum Şekil 3-1.2'de gösterilmiştir.



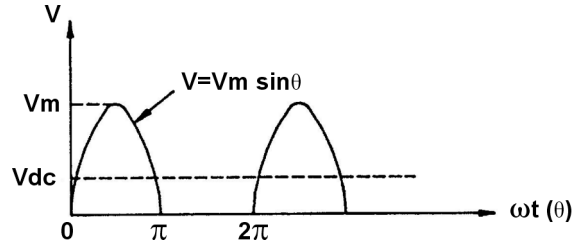
Şekil 3-1.2 Yarım Dalga Doğrultucu,gerilim düşürülmesi amacıyla RC kullanılmıştır.

3)Vdc=0,318 Vm Hesaplanması

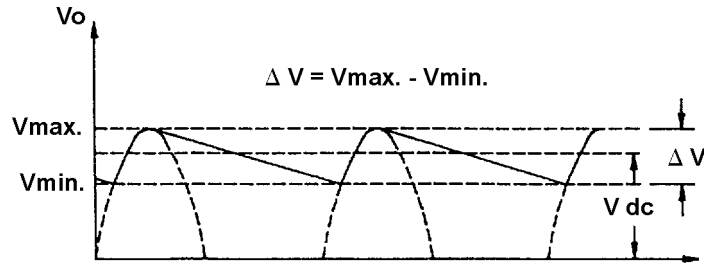
Yarı dalga doğrultulduktan sonraki dalga formu Vdc:0,318 Vm(filtre edilmeden) Şekil 3-1.32de gösterilmiştir.Vdc değeri Şekil 3-1.3’de gösterilen eğri altındaki alanın doğrultucu dalga formu periyodunda hesaplanması ile elde edilir.Hesaplamada kullanılacak formül aşağıdaki şekildedir,

$$V_{dc} = V_{av} = \frac{1}{T} \int V dt = \frac{1}{2\pi} \int_0^{\pi} (V_m \sin \theta) d\theta$$

$$V_{dc} = \frac{V_m}{2\pi} (-\cos \theta) \Big|_0^{\pi} = \frac{V_m}{2\pi} (-1(-1) - (-1)) = \frac{V_m}{\pi} = 0.318V_m$$



Şekil 3-1.3 Yarım Dalga Doğrultucu Dalga Formu (Filter edilmemiş)



Şekil3-1.4 Dalgalanma Gerilimi

4)Yarı Dalga Doğrultucu İle İlgili Bilgi

1.Sadece bir diyot gereklidir.

2.Dalgalanma frekansı:60 Hz

3. $V_{dc}=V_m/\pi=0,318 \times 1,414 V_m=0,45 V_{rms}$

4.Diyot PIV $=V_m$ (Yük bir direnç ise)

$=2V_m$ (Yük bir kapasitif ise)

5.Dalgalılık Faktörü $r=V_r(rms)/V_{dc} \times 100\%=0,385 V_m/0,318 V_m$
100%

$$= 121\%01.21$$

5.Dalgalanma İçin Ortalama Bir Çözüm

Doğrultucu devrelerdeki çıkış geriliminin darbe bileşenine kırpm adı verilir.Şekil 3-1.42de $\Delta V=V_m-V_{min}=Dalgalanma$ gerilimi tepeden-tepeye değeri verilmiştir.Dalgalanma kapasitörünün kapasitesini genişletirsek dalgalanma gerilimi düşecektir.Daha düşük seviyedeki DC dalgalanma gerilimi daha uygun olacaktır.Daha geniş kapasite değerine sahip filtre kapasitörleri daha geniş hacime sahiptir;kapasitörün ebadı kullanıcıların ihtiyaç duyduğu kırpm seviyesine bağlıdır.

Dalgalılık Faktörü $r=(Dalgalanma$ gerilimi efektif değeri/DCgerilimi ortalama değeri)100%

$$=(V_r(rms)/V_{dc})100\%$$

Dalgalanmanın dalga formu sinüzoidal olmamasına rağmen oldukça benzemektedir.Hesaplamalarda kolaylık sağlaması amacıyla dalgalanmayı sinüzoidal dalga olarak kabul edebiliriz., $V_r=\sqrt{2}(\Delta V/2)$.Burada V_{dc} 'nin ortalama değeri sinüzoidal dalganın iki tepe noktasının orta noktası olarak alabiliriz.

3-2.Tam Dalga Doğrultucu Devreler (3-4)

1.Öğretim Amacı

1)Öğrencilerin tam-dalga doğrultucu devreler teorisini anlamaları.

2) Öğrencilerin tam-dalga doğrultucu devreler uygulamalarını anlamaları.

2.Tartışma Konuları

1)Tam Dalga Doğrultucu Devreler İle İlgili Bilgiler

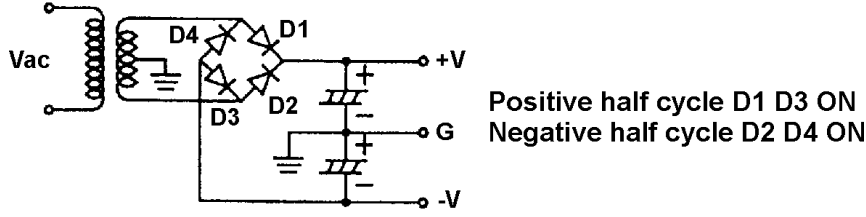
(1)İki diyot ve merkez tetiklemeli trafo kullanımı

(2) $V_{dc}=0.636 V_m=0.636 \times 1.414 V_{rms} = 0.9 V_{rms}$

(3)Her bir diyot için PIV $= 2V_m$

(4)Dalgalılık Faktörü $r=0.305 V_m/0.636 V_m \times 100\% = 48\% =0.48$

2)Tam Dalga Doğrultucu Uygulamaları



Şekil 3-2.1 Çift Güç Kaynağı Devresi

3-3 Köprü Doğrultucu Devreler

1. Öğretim Amacı

- 1) Öğrencilerin köprü doğrultucu devreler teorisini anlamaları.
- 2) Öğrencilerin köprü doğrultucu devreler uygulamalarını anlamaları.

2. Tartışma Konuları

1) Köprü Doğrultucu Devre İle İlgili Bilgi

- (1) 4 adet diyot kullanılır
- (2) Her bir diyot için $PIV = V_m$
- (3) $V_{dc} = 0,636 V_m$
- (4) Kırpma Faktörü $r = 0.305 V_m / 0.636 V_m = 0.48 = 48\%$

2) Komple bir güç kaynağı tasarımı yapılabilmesi için çıkış akım ve geriliminin aşağıdaki yedek parça özelliklerini sağlaması gerekir.

(1) Trafo

- i) Çıkış Gücü
- ii) Gerilim Oranı

(2) Diyot

- i) PIV Değeri
- ii) Akım Dayanımı

(3) Kapasitör

- i) Kapasitans
- ii) Gerilim Dayanımı

3-5 Gerilim Katlayıcı Devreler

1. Öğretim Amacı

- 1) Öğrencilerin gerilim katlayıcı doğrultucu devreler teorisini anlamaları.
- 2) Öğrencilerin gerilim katlayıcı devreler uygulamalarını anlamaları.

2. Tartışma Konuları

Gerilim katlayıcı devreler öncelikle kapasitörlerin yük şarj etmeleri hareketine dayanır. Gerilim katlayıcılar birbirlerine bağlı kapasitörlerdeki azalan şarj gerilimlerinin çıkış gerilimlerini ikiye katlar. Gerilimin kapasitör yüküne bağlı olmasından dolayı yük direnci çok küçük olamaz. Bununla beraber diyotların yükseltici bir fonksiyonu yoktur. Devreler tarafından sağlanan akım çok küçük değerdedir.

4. Alıştırmaların Çözümleri

1) Seçmeli

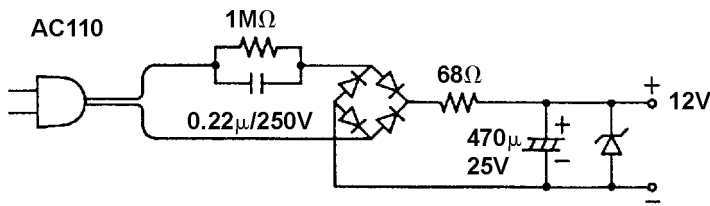
- 1.(3) 2.(1) 3.(1) 4.(3) 5.(1) 6.(1)
7.(2) 8.(2) 9.(3) 10.(1) 11.(2)

2) Alıştırmalar

1. AC110V gerilimi DC12V gerilime dönüştürecek köprü doğrultucusunda aşağıdaki malzemeler kullanılmalıdır,

- Malzemeler: (1) AC güç kablosu 110V/5A x 1
(2) R: 68Ω , 2W X 2 ; $1M\Omega$, 1/4W X 1
(3) C: $0,22\ \mu\text{F}/250\text{V}$ X 1
(4) D: 1N4148 X 4
(5) Zd: 12V/100 mA x 1

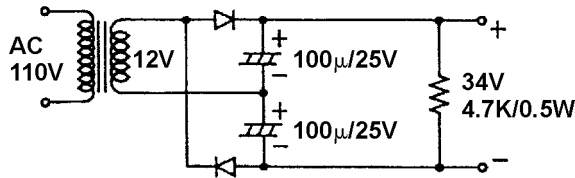
Çözüm:



2. Şekil (3)'de verilen devre deneyindeki gerilim katlayıcı doğrultucu devre AC110V-----DC34V

- Malzemeler: (1) Transformatör : AC110V/12V X 1
(2) D: 1N4002 μ
(3) C: $100\ \mu\text{F}/25\text{V}$ X 2
(4) R : $4.7\ \text{K}\Omega$, 1/2W X 1

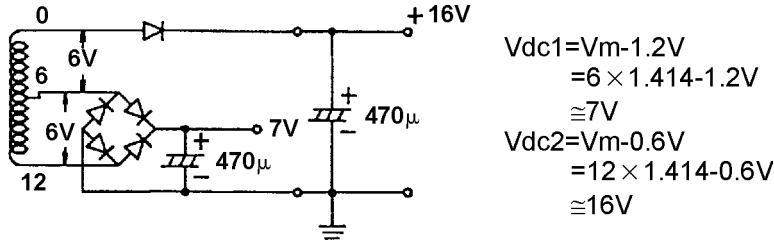
Çözüm



3. Çıkış DC gerilim değeri sırasıyla DC7V ve DC16V:olan doğrultucu devre için aşağıda malzemeler kullanılmalıdır,

- Malzemeler: (1) Transformatör : AC110V/0V-6V-12V
(2) Güç Kablosu AC110V/5A
(3) D : 1N4002 X 1
(4) Doğrultucu : 50 V/1A X 1
(5) C : $470\ \mu\text{F}/250\text{V}$ x 2

Çözüm:



5. Simulasyon Arızasının Bakımı

3-1 Yarım-Dalga Doğrultucu Şekil 3-3

Arıza Noktası: S4 (CR5-10PEN)

Bakım Talimatı

Normal Durum: S4 ON

Arıza 1 :S4 OFF, Yarım dalga doğrultucusu gerilim çıkışı yok

3-2 Şekil 3-4 Tam Dalga Doğrultucu

Arıza Noktası: S4(CR5-10PEN)

Bakım Talimatı

Normal Durum: S4 ON

Arıza 1 :S4 OFF,çıkış yarım-dalga

3-3 Köprü Doğrultucusu Şekil 3-5

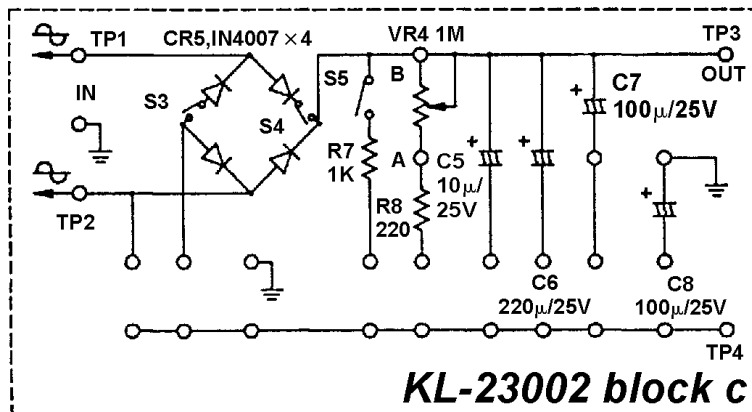
Arıza Noktası: S4 S3(CR5-1, CR5-30PEN)

Bakım Talimatı

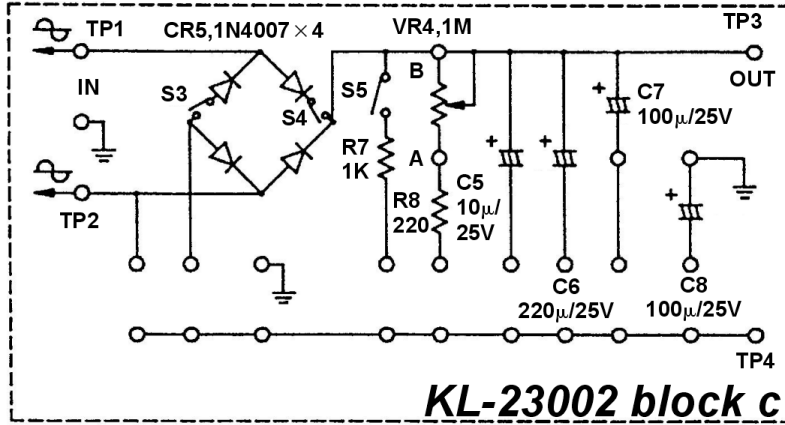
Normal Durum: S4 S3 ON

Arıza 1 :S4 OFF, S3 ON,sadece pozitif yarı döngü çıkışı

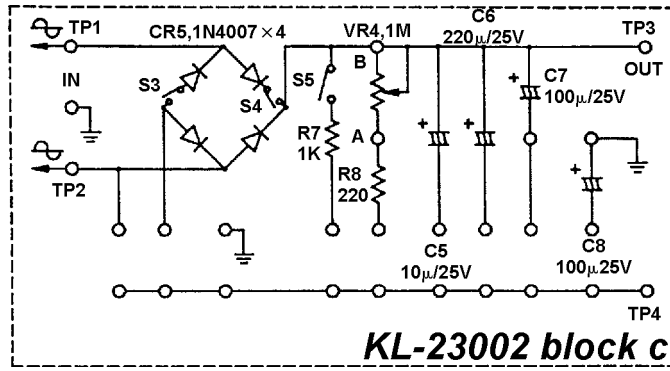
Arıza 3 :S4 OFF, S3 OFF. $V_o=0$



-Şekil 3-3-



Şekil 3-4



Şekil 3-5

Ünite 4 Diferansiyel&Entegral Devreleri

1.Öğretim Amacı

Diferansiyel&Entegral devrelerinin elektrik veya temel devreler deneyinde gösterilmiştir.Bu ünite de her bir sinyaldeki dalga formu değişimi ve uygulamaları incelenecektir.Bu sebeple bu ünite de sinyallerin karakteristikleri Diferansiyel ve entegral edildikten sonra analiz edilmelidir.Öğrenciler devreleri anlamakla beraber uygulamaları hakkında da bilgi sahibi olmalıdırlar.

2.Kapsam Özeti

Bu ünite temel RC şarj ve deşarj teorisi ile başlayacak daha sonra diferansiyel ve entegral devreleri hakkında bilgi verilecektir.Çıkış gerilim biçimleri kare dalga ve girişler sinüzoidal dalga şeklinde olacaktır.Bunlara ek olarak RL devrelerin karakteristikleri kısaca açıklanacaktır.RL devreleri RC devreleri ile kıyaslanabilir.

3.Deney Maddeleri

4-1 RC-DC Şarj-Deşarj Devreleri Deneyi

1.Öğretim Amacı

1)Öğrencilerin RC Şarj ve Deşarj karakteristiklerini anlamaları.

2) Öğrencilerin RC Şarj ve Deşarj uygulamalarını anlamaları.

2.Tartışma Konuları

RC Şarj Ve Deşarj Devreleri Şekil 4-1.1 'de V_c ve V_r değişimleri Şekil 4-1.2'de gösterilmiştir.

$$V_c = E(1 - e^{-\frac{t}{RC}})$$

$$V_r = Ee^{-\frac{t}{RC}}$$

$$I_c = \frac{V_r}{R} = \frac{E}{R} e^{-\frac{t}{RC}}$$

$e=2.71828$

t =zaman;saniye

I_c =şarj akımı

Rc =zaman sabiti ; T

when ① $t=T$

$$V_c = E(1 - e^{-1}) = E \times 0.632 = E \times 63.2\%$$

$$V_r = Ee^{-1} = E \times 0.368 = E \times 36.8\%$$

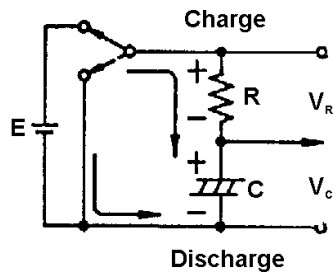
$$I_c = \frac{E}{R} \times 36.8\%$$

② $t=5T$

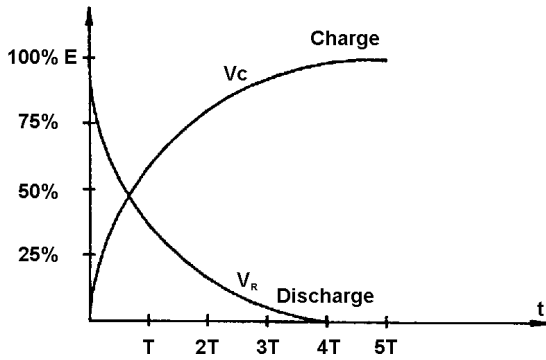
$$V_c = E(1 - e^{-5}) = E \times 0.993 = E \times 99.3\% \cong E$$

$$V_r = Ee^{-5} = E \times 0.007 = E \times 0.7\% \cong 0V$$

$$I_c = \frac{E}{R} \times 0.7\% \cong 0A$$



Şekil 4-1.1



$$\begin{aligned} E &= V_C + V_R \\ &= V_C + E_0 e^{-\frac{t}{R_c}} \\ \therefore V_C &= E - E_0 e^{-\frac{t}{R_c}} \quad (E_0 = E) \\ &= E(1 - e^{-\frac{t}{R_c}}) \end{aligned}$$

Şekil 4-1.2

Şekil 4-1.1'deki deşarj devresi aşığıdaki şekilde analiz edilmiştir,

$$\frac{dQ}{dt} = \frac{-E}{R} \rightarrow C \frac{dE}{dt} + \frac{E}{R} = 0 \rightarrow \frac{dE}{dt} + \frac{1}{RC} E = 0 \rightarrow \frac{dE}{dt} = -\frac{1}{RC} E$$

$$\text{Çapraz çarpım} \rightarrow \frac{dE}{E} = -\frac{1}{RC} dt \text{ ----- } \textcircled{1}$$

Denklemin her iki tarafının entegralini alırsak $\textcircled{1}$

$$\int \frac{dE}{E} = -\frac{1}{RC} \int dt + K \quad K: \text{constant}$$

$$\rightarrow \ln E = -\frac{t}{RC} + K \text{ ----- } \textcircled{2}$$

If $t = 0$

$$\ln E = K \text{ ----- } \textcircled{3}$$

Denklemdede K katsayısını yerine koyarsak $\textcircled{2}$

$$\ln E - \frac{t}{RC} + \ln E_0$$

$$\rightarrow \ln E - \ln E_0 = -\frac{t}{RC}$$

$$\ln \frac{E}{E_0} = -\frac{t}{RC} \quad (e^{\ln \frac{E}{E_0}} = e^{-\frac{t}{RC}})$$

$$\rightarrow \frac{E}{E_0} = e^{-\frac{t}{RC}} \rightarrow E = E_0 e^{-\frac{t}{RC}}$$

4-2 Diferansiyel Devreleri Deneyi-Giriş Kare Dalga

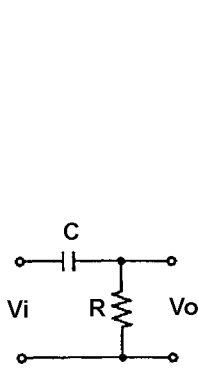
1.Öğretim Amacı

- 1)Öğrencilerin Diferansiyel devreleri karakteristiklerini anlamaları.
- 2) Öğrencilerin Diferansiyel devreleri uygulamalarını anlamaları.

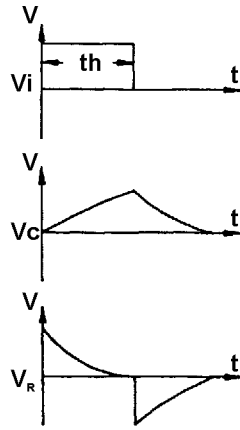
2.Tartışma Konuları

Diferansiyel devresi Şekil 4-2.1'de gösterilmiştir.

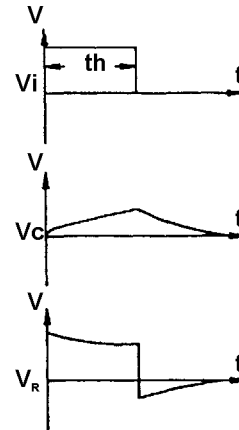
Girişin kare dalga biçiminde olması durumunda, V_r ve V_c dalga formu Şekil 4-2.2 (a)da olduğu gibidir. $T > (1/10)t_4$ olması durumunda V_r, V_c dalga formu Şekil 4-2.2 (b)'de olduğu gibidir. Diferansiyel işlemi görülmemektedir. Diferansiyel devrelerin diferansiyel işlemi yapabilmeleri için RC değerinin çok büyük olmaması gereklidir. Diferansiyel sinyalinin tetikleme sinyali olarak kullanılması durumunda RC değeri incelenmelidir, tetikleme zamanı çok uzun veya çok kısa olabilir, bu durum tetikleme devresinin hareketini etkileyecektir.



Şekil 4-2.1



Şekil 4-2.2(a)



Şekil 4-2.2(b)

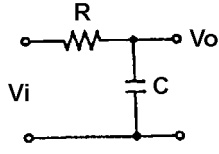
4-3 İntegral Devreleri Deneyi-Kare Dalga Giriş

1. Öğretim Amacı

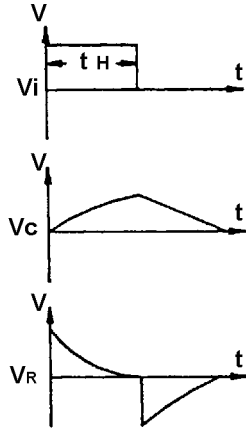
- 1) Öğrencilerin entegral devre karakteristiklerini anlamaları.
- 2) Öğrencilerin entegral devreleri uygulamalarını anlamaları.

2. Tartışma Konuları

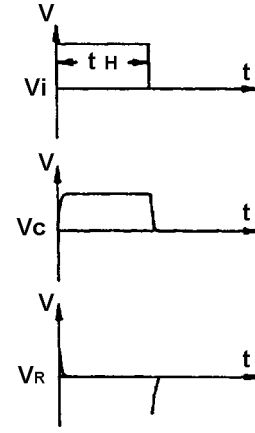
Entegral Devresi Şekil 4-4.1'de gösterilmiştir. Eğer giriş kare dalga şeklinde ise V_r, V_c 'nin dalga formu Şekil 4-4.2 (a)'deki gibi olacaktır. $T < 10tk$ olması durumunda V_r, V_c Şekil 4-4.2 (b)'deki gibi olacaktır. Bu durumda entegral işlemi görülmeyecektir. Bu sebeple entegral devrenin entegral fonksiyonu görebilmesi için RC değerinin çok büyük olmaması gerekmektedir. Entegral sinyalinin tetikleme sinyali olarak kullanılması durumunda RC değerine dikkat edilmelidir. Diğer halde tetikleme işaretinin gerilimi çok küçük olacak ve devrenin çalışmasını engelleyecektir.



Şekil 4-4.1



Şekil 4-4.2(a)



Şekil 4-4.2(a)

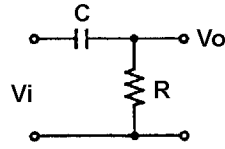
4-4 Diferansiyel Devreleri Deneyi-Sinüzoidal Dalga Girişi

1.Öğretim Amacı

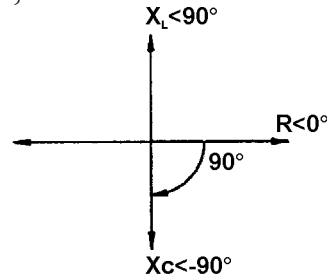
- 1) Öğrencilerin diferansiyel devre karakteristiklerini anlamaları.
- 2) Öğrencilerin sinüzoidal dalga girişli diferansiyel devreler uygulamalarını anlamaları.

2.Tartışma Konuları

Devre şeması Şekil 4-3.1’de verilmiştir.Girişin sinüzoidal dalga olması durumunda çıkış dalga formu değişmeyecektir,fakat çıkış gerilim ve fazı değişecektir.Analiz sonuçları aşağıdaki gibidir,



Şekil 4-3.1 Diferansiyel Devre



Şekil 4-3.2(a)

R ve Xc arasındaki faz farkı 90° olup koordinat diyagramında ve Şekil 4-3.1’de gösterilmiştir.

$$V_o = V_i \frac{R}{R + jX_c \angle -90^\circ}$$

$$= V_i \frac{R}{R - jX_c}$$

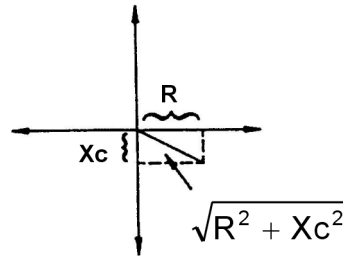


Fig 4-3.2(b)

$$\begin{aligned}
&= V_i \frac{R}{\sqrt{R^2 + X_c^2} \angle (\tan^{-1} \frac{X_c}{R})} \\
&= V_i \frac{R}{\sqrt{R^2 + X_c^2}} \angle 0^\circ - (\tan^{-1} \frac{X_c}{R}) \\
&= V_i \frac{R}{\sqrt{R^2 + X_c^2}} \angle -\tan^{-1} \frac{X_c}{R} \\
&= V_i \frac{R}{\sqrt{R^2 + X_c^2}} \angle \tan^{-1} \frac{X_c}{R}
\end{aligned}$$

-38-

V_o V_i 'den $\frac{R}{\sqrt{R^2 + X_c^2}}$ kere küçüktür. faz $\angle \tan^{-1} \frac{X_c}{R}$

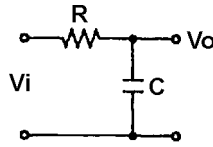
4-5 Entegral Devreler Deneyi-Sinüzoidal Dalga Girişi

1. Öğretim Amacı

- 1) Öğrencilerin entegral devre karakteristiklerini anlamaları.
- 2) Öğrencilerin entegral devreleri uygulamalarını anlamaları.

2. Tartışma Konuları

Şekil 4-5.12de gösterildiği gibi devre girişinin sinüzoidal dalga formunda olması durumunda çıkış dalga formu değişmeyecektir. Fakat çıkış gerilim ve fazı değişecektir. Analiz sonuçları aşağıdaki gibidir,



Şekil 4-5.1 Entegral Devresi

R ve X_c arasındaki faz farkı 90° olup Şekil 4-3.2(a)(b)2de verilmiştir.

Şekil 4-5.1'den

$$\begin{aligned}
V_o &= V_i \frac{X_c \angle -90^\circ}{R + X_c \angle -90^\circ} = V_i \frac{X_c \angle -90^\circ}{R - jX_c} \\
&= V_i \frac{X_c \angle -90^\circ}{\sqrt{R^2 + X_c^2} \angle \tan^{-1}(\frac{-X_c}{R})} \\
&= V_i \frac{X_c \angle -90^\circ - \tan^{-1}(\frac{-X_c}{R})}{\sqrt{R^2 + X_c^2}} \\
&= V_i \frac{X_c}{\sqrt{R^2 + X_c^2}} \angle \tan^{-1} \frac{X_c}{R} - 90^\circ \\
(\angle \tan^{-1} \frac{X_c}{R} - 90^\circ &= \angle -(90^\circ - \tan^{-1} \frac{X_c}{R})
\end{aligned}$$

-39-

V_o V_i 'den $\frac{X_c}{\sqrt{R^2 + X_c^2}}$ kere küçüktür. faz $\angle 90^\circ - \tan^{-1} \frac{X_c}{R}$

4-6 RL Devreler Deneyi

1. Öğretim Amacı

1) Öğrencilerin RL devreler karakteristiklerini anlamaları.

2) Öğrencilerin RL devreleri uygulamalarını anlamaları.

2. Tartışma Konuları

R, C devrelerinde olduğu gibi diferansiyel ve entegral devreleri R, L'den oluşmuş olup transit hal karakteristiklerine sahiptir. Temel devrenin analizi aşağıdaki gibidir:

Şekil 4-6.1'deki devre RL enerji depolayıcı (şarj) ve enerji boşaltıcı (deşarj) devresidir. Devrededeşarj çevre $V_R + v_L = 0$

$$\therefore L \frac{di}{dt} + Ri = 0 \text{ -----} \quad \textcircled{1}$$

$$\rightarrow \frac{di}{dt} = -\frac{R}{L}i \rightarrow \frac{di}{i} = -\frac{R}{L}dt$$

Her iki tarafın entegrali alınırsa $\rightarrow \int \frac{1}{i} di = -\frac{R}{L} \int dt$

$$\rightarrow \ln iO = -\frac{R}{L}t + K \text{ -----} \quad \textcircled{2}$$

$$\text{If } t=0, K = \ln iO$$

K değeri denklem 2’de yerine konulursa⊙

$$\ln i = \frac{R}{L}t + \ln i_0$$

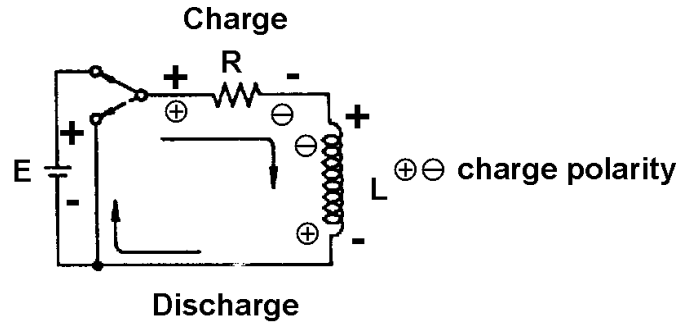
$$\ln \frac{i}{i_0} = -\frac{R}{L}t$$

$$\frac{i}{i_0} = e^{-\frac{R}{L}t} \quad \therefore i = i_0 \times e^{-\frac{R}{L}t}$$

$$\text{where } eL = L \frac{di}{dt} = L \frac{di_0 \times e^{-\frac{R}{L}t}}{dt}$$

$$= L \left(-\frac{R}{L}\right) i_0 \times e^{-\frac{R}{L}t} = -E_0 e^{-\frac{R}{L}t} \quad (\text{discharge})$$

$$eR = -eL = E_0 e^{-\frac{R}{L}t}$$



Şekil 4-6.1

4. Alıştırmaların Çözümleri

1)Seçmeli

1.(2) 2.(2) 3.(1) 4.(2) 5.(1)

Ünite 5 Transistor Karakteristikleri Deneyi

1.Öğretim Amacı

Diyotlar ile ilgili bilgi geçmiş ünitelerde verilmiştir.Bundan sonra transistörler hakkında bilgi verilecektir. Transistörler aynı zamanda PN yarıiletkenlerinden oluşmuştur.Bu sebeple diyot devrelerinde öğretilen bilgiler transistor konusunun anlaşılmasını kolaylaştıracaktır.Bu sebepten dolayı öğrencilerin transistor karakteristiklerini,sembollerini ve transistor eklerini tamamen anlayarak ilerideki ünitelere hazır hissetmeleri beklenmektedir.

2.Kapsam Özeti

Bu ünite de transistörlerin kuvvetlendirme fonksiyonu dahil olmak üzere karakteristikleri,spesifikasyon bilgisi ve ürün niteliği ile ilgili yorumlar verilecektir.

3.Deney Maddeleri

5-1 PNP Transistor Karakteristikleri Deneyi,

1.Öğretim Amacı

1)Öğrencilerin PNP Transistor karakteristiklerini anlamaları.

2) Öğrencilerin Transistor bilgisi,sembolleri ve ürün niteliği konusunda yorum yapma becerilerini kazanmaları.

2.Tartışma Konuları

BJT:BJT (Bipolar Junction Transistor)'ü kısaltmasıdır.Bu kısaltma üç uçlu bağlantı terminallerini sembolize etme amacıyla kullanılmaktadır.Bipolar tanımı bir gerçeği göstermektedir:Delikler ve yarı iletken elektronları akımın iletilmesinde beraber rol oynamaktadır.Eğer sadece 1 tip taşıyıcı (elektron veya delik) iletken olarak kullanılırsa,bu taşıyıcı uni-polar cihaz örneğin:FET-schottky diyotu vb. ismini alır.

(1) α Değerinin Tartışılması

Şekil 5-1.1'de Kirişof akım kanunu uygulanırsa;

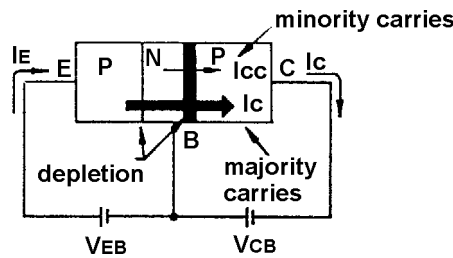
$$I_e = I_c + I_B$$

$$I_c = \alpha I_e + I_{c0}$$

I_{c0} (I_{c0}):Sızıntı Akımı (E noktasında I_c açık), C,E 'yi ortak kullanmakta

$$\alpha = I_c / I_e$$

$$I_c = \alpha I_e + I_{c0}$$

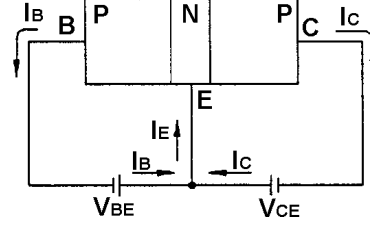


Şekil 5-1.1

(2) β Değerinin Tartışılması

Şekil 5-1.2’de ayrı bir PNP transistor bias tipini göstermektedir. Kirişof akım kanunu uygulanırsa,

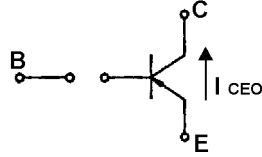
$$\begin{aligned}
 I_e &= I_c + I_b \\
 I_c &= \alpha I_e + I_{co} = \alpha(I_c + I_b) + I_{co} \\
 &= \alpha I_c + \alpha I_b + I_{co} \\
 \therefore I_c(1 - \alpha) &= \alpha I_b + I_{co} \\
 I_c &= \frac{\alpha I_b}{1 - \alpha} + \frac{I_{co}}{1 - \alpha} \text{ eq.5.1}
 \end{aligned}$$



$I_b=0$ olması durumunda, denklemin 5.1’de yerine konulursa

$$I_c = \frac{I_{co}}{1 - \alpha} \Big|_{I_b = 0}$$

Burada görüldüğü gibi I_c tamamen 0’a eşit olmamaktadır. I_c $I_b=0$ olması durumunda I_{ceo} olarak gösterilir. Şekil 5-1.3’de B’nin açık olması durumunda I_c ’nin durumunu göstermektedir.



Şekil 5-1.3 I_{ceo}

Bununla beraber CE tipinin akım amplifikatörü

$$\beta = I_c / I_b$$

Because $I_e = I_c + I_b$, $\alpha = I_c / I_e$

$$\begin{aligned}
 \therefore \frac{I_c}{\alpha} &= I_c + \frac{I_c}{\beta} \rightarrow \frac{1}{\alpha} = 1 + \frac{1}{\beta} \\
 \rightarrow \beta &= \alpha\beta + \alpha \rightarrow \beta(1 - \alpha) = \alpha
 \end{aligned}$$

$$\therefore \beta = \frac{\alpha}{1 - \alpha} \text{ ----- 6.2}$$

$$\alpha = \frac{\beta}{1 + \beta} \text{ ----- 6.3}$$

Meanwhile, because $I_{ceo} = \frac{I_{co}}{1 - \alpha} = \frac{I_{cbo}}{1 - \alpha}$

$$\therefore I_{ceo} = (1 + \beta) I_{cbo} \cong \beta I_{cbo} \text{ ----- 6.4}$$

$$(1 + \beta = \frac{1 - \alpha}{1 - \alpha} + \frac{\alpha}{1 - \alpha} = \frac{1}{1 - \alpha})$$

(3) P_c (Kolektördeki güç tüketimi)
Transistörlerin $P_{cmax} = V_{ce} I_c$ (CE tipi) -----6-5

$P_{cmax} = V_{bc} I_c$ (CB tipi)

5-2 NPN Transistor Karakteristikleri Deneyi

1.Öğretim Amacı

1)Öğrencilerin PNP Transistor karakteristiklerini anlamaları.

2) Öğrencilerin Transistor bilgisi,sembolleri ve ürün niteliği konusunda yorum yapma becerilerini kazanmaları.

2.Tartışma Konuları

1) NPN ve PNP transistörler pratik uygulamalarda aynıdır.Aradaki fark güç kaynağının polarizesindedir.

(Şekil 5-2.1)(a) (b)



Şekil 5-2.1

4.Alıştırılmaların Çözümleri

1) Seçmeli

1.(1) 2.(1) 3.(1) 4.(3) 5.(1)
6.(2) 7.(1) 8.(1) 9.(2) 10.(2)

Ünite6 Transistor Amplifikatör Devreler Deneyi

1.Öğretim Amacı

Transistor kuvvetlendirici devreler elektronik devreler arasında en çok kullanılanlar arasındadır.IC'lerin geniş kullanım alanları bulunmaktadır ; buna rağmen halen kullanılan bazı temel elektronik devreler mevcuttur.Özellikle bazı elektronik devrelerde transistörlerin kullanımını ihtiyaç olmakla beraber ekonomik açıdan da uygundur.Bununla beraber transistor kuvvetlendirici devrelerin anlaşılması ileride IC'lerin anlaşılması açısından da faydalı olacaktır.Bu sebeple öğrenciler basit kuvvetlendirici devrelerin tüm karakteristiklerini ve uygulama alanlarını öğrenmelidirler.

2.İçerik Özeti

Bu ünite de 3 tip temel kuvvetlendirici transistor karakteristiğinin uygulamaları gösterilecektir.Anahtarlar, yüksek akım kazancı,yüksek empedans,darlington devreleri gibi transistörler gösterilecektir.

3.Deney Maddeleri

6-1 CE Kuvvetlendirici Devreler Deneyi

1.Öğretim Amacı

- 1)Öğrencilerin CE kuvvetlendiriciler teorisini anlamaları.
- 2) Öğrencilerin CE kuvvetlendiriciler uygulamalarını anlamaları.

2.Tartışma Konuları

- 1)Bias kararlılığını etkileyen faktörler:
Tüm kuvvetlendirici devrelerde I_c ısıya bağımlı olarak aşağıdaki faktörlere bağılı olarak değişir,
1- I_{co} ısı $10\text{ }^{\circ}\text{C}$ 'ye yükseldiğinde tek bir kere yükselir.
2-Isı $1\text{ }^{\circ}\text{C}$ 'ye yükseldiğinde V_{be} 2.5Mv değerine düşer.
3-Isının yükselmesi ile beraber akım kazancı β yükselir.
Yukarıdaki tüm faktörler tasarlanan çalışma noktasını değiştirmektedir.

Silikon Diyotlardaki Tipik Parametre Değerleri Tablo 6-1.1

T (°C)	Ico (Na)	β	Vbe (V)
-65 °C	0,2 X 10 ⁻³	20	0,85
25 °C	0,1	50	0,65
100 °C	20	80	0,48
175 °C	3,3 X 10 ³	120	0,3

Tablo 6-1.1

Kararlılık Faktörü (S) bias kararlılığı olarak aşağıdaki parametreler ile tanımlanabilir.

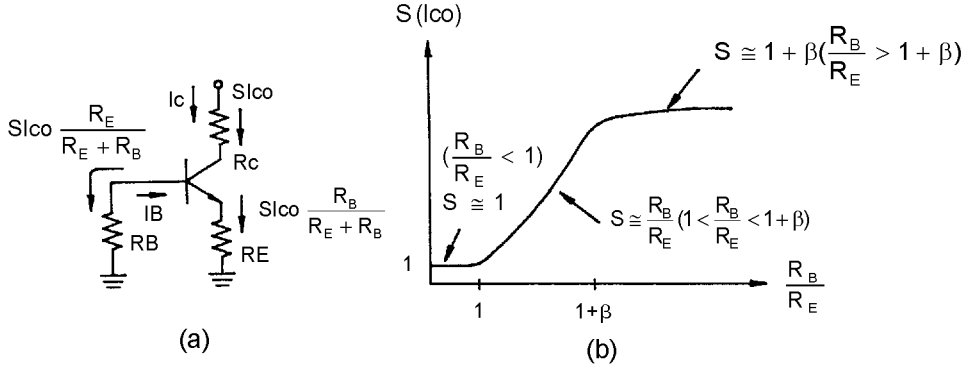
$$S(I_{co}) = \frac{\Delta I_c}{\Delta I_{co}} \text{-----} 6.1$$

$$S(V_{be}) = \frac{\Delta I_c}{\Delta V_{be}} \text{-----} 6.2$$

$$S(\beta) = \frac{\Delta I_c}{\Delta V\beta} \text{-----} 6.3$$

S (Ico) Şekil 6-1.1 temel transistor devreleri ve Ico2ın etkilerini göstermektedir.Eğer sadece Ico'ın etkisini göz önüne alırsak (Vbe&β göz önüne alınan sabitler) analiz edilen kararlılık faktörü Şekil 6-1.1(b)2de gösterilmiştir.Şekilde görüldüğü gibi kararlılık faktörü ideal durumdan (S=1) maksimum değerine S=β+1 doğru değişmiştir.Maksimum değer sabit bias devresinde veya Rb/Re oranının β+1'den büyük olması durumunda meydana gelir.Bias kararlılığı Re'nin var olmasından dolayı büyümüştür.S (Ico) Şekil 6-1.1'den çıkartılmış olup aşağıdaki denklem ile ifade edilebilir.

$$S(I_{co}) = \frac{(1 + \beta)(1 + \frac{R_b}{R_e})}{(1 + \beta) + \frac{R_b}{R_e}} \text{-----} 6.4$$



Şekil 6-1.1

Genelde günümüzdeki transistörlerdeki I_{co} çok küçüktür. Bu sebeple $S(I_{co})$ sebebiyle oluşan farklılık çok büyük olmamaktadır. V_{be} 'nin değişimi ile oluşan kararlılık faktörü analizler sonucu aşağıdaki denklemlerle ifade edilebilir,

$$S(V_{be}) = \frac{\Delta I_c}{\Delta V_{be}} = \frac{-\beta}{R_b + R_e(1 + \beta)} \quad \text{-----} \quad 6.5$$

$$\text{when } (1 + \beta) \gg \frac{R_b}{R_e} \text{ and } \beta \gg 1, \quad S(V_{be}) = \frac{-1}{R_e}$$

Denklem 6.5'den bilindiği gibi R_e 'nin büyük olması; V_{be} 'deki ısı değişikliğinden kaynaklanan değişimlerin devreye olan etkisinin daha küçük olmasına sebep olmaktadır. V_{be} 'deki ısı değişimlerinden kaynaklanan etkiler diyot kompensasyon devreleri kompanse edilebilir.

$S(\beta)$: β ısı değişimi'nin devrenin bias kararlılığına olan etkileri aşağıda verilmiştir.

$$\frac{\Delta I_c}{I_c(T_1)} = \left(1 + \frac{R_b}{R_e}\right) \frac{\Delta \beta}{\beta(T_1)\beta(T_2)} = \left(1 + \frac{R_b}{R_e}\right) \frac{\frac{\beta(T_2)}{\beta(T_1)} - 1}{\beta(T_2)} \quad \text{-----} \quad 6.6$$

- $\beta(T_1)$: T_1 sıcaklığındaki β değeri
- $\beta(T_2)$: T_2 sıcaklığındaki β değeri
- $I_c(T_1)$: T_1 sıcaklığındaki I_c değeri

Örnek1:Transistör parametreleri için Tablo 6-1.1 değerleri kabul edilirse.Devrede $R_b/R_e=20$ ve $I_c=2mA$ (oda sıcaklığında).Sıcaklığın oda sıcaklığından $100\text{ }^{\circ}\text{C}$ 'ye çıkması durumunda ΔI_c değerini β parametresine bağlı olarak hesaplayınız,
Çözüm:Denklem 6.6

$$\Delta I_c = I_c(T1) \left(1 + \frac{R_b}{R_e} \frac{\beta(T2) - 1}{\beta(T1)}\right) = 2mA \left(1 + 20 \frac{80 - 1}{50}\right)$$
$$= 0.315mA = 315\mu A$$

I_c görüldüğü gibi oda sıcaklığındaki $2mA$ değerinden $100\text{ }^{\circ}\text{C}$ 'de 2.315 mA değerine çıkmıştır. β bias kararlılığını etkileyen 3 faktörden en önemlisi olmaktadır.Bu sebeple bias tasarımında β değerine bağlı olmayan bias devreleri özel olarak hazırlanmaktadır.

2)Küçük sinyaller ile analiz (h parametresi)

Transistor devrelerinin AC eşdeğeri analiz edilmesi için transistörlerin h parametrelerinin anlaşılması gerekmektedir.Transistörlerin h parametrelerindeki eşdeğer devresi Şekil 6-1-2'de gösterilmiştir.

h_{ie} :giriş direnci (CE tipi)

h_{re} :geri transfer gerilim oranı (CE tipi)

h_{fe} :ileri transfer akım oranı (CE tipi)

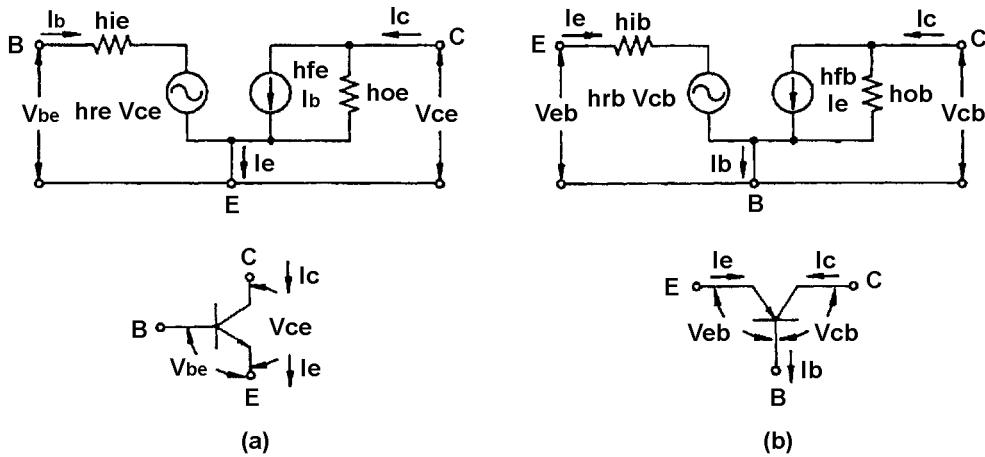
h_{oe} :çıkış kondüktansı (CE tipi)

h_{ib} : giriş direnci (CB tipi)

h_{rb} : geri transfer gerilim oranı (CB tipi))

h_{fb} : ileri transfer akım oranı (CB tipi)

h_{ob} :çıkış kondüktansı (CB tipi)



Şekil 6-1.2

h parametrelerinin tanımı

$$\begin{aligned} h_{ie} &= \frac{2V_{be}}{2I_b} \cong \frac{\Delta V_{be}}{\Delta I_b} \Big|_{U_{ce} = \text{constan t}} \\ h_{re} &= \frac{2V_{be}}{2V_{ce}} \cong \frac{\Delta V_{be}}{\Delta V_{ce}} \Big|_{I_b = \text{constan t}} \\ h_{fe} &= \frac{2I_c}{2I_b} \cong \frac{\Delta I_c}{\Delta I_b} \Big|_{V_{ce} = \text{constan t}} \\ h_{oe} &= \frac{2I_c}{2V_{ce}} \cong \frac{\Delta I_c}{\Delta V_{ce}} \Big|_{I_b = \text{constan t}} \end{aligned}$$

CE konfigürasyonu yaklaşık çözümü Tablo 6-1.2

	CE	CE (with RE)	CC	CB
A _i	-h _{fe}	-h _{fe}	1+h _{fe}	$\frac{h_{fe}}{1+h_{fe}}$
R _i	h _{ie}	h _{ie} +(1+h _{fe})R _e	h _{ie} +(1+h _{fe})R _e	$\frac{h_{fe}}{1+h_{fe}}$
A _v	$-\frac{h_{fe} R_L}{h_{ie}}$	$-\frac{h_{fe} R_L}{R_i} - \frac{R_L}{R_e}$	$1 - \frac{h_{fe}}{R_i}$	$h_{ie} \frac{R_L}{h_{ie}}$
R _o	∞	∞	$\frac{R_s + h_{ie}}{1+h_{fe}}$	∞
R _o '	R _L	R _L	R _o //R _L	R _L

Tablo 6-1.2

6-2 CB Amplifikatör Devreler Deneyi

1.Öğretim Amacı

- 1) Öğrencilerin CB kuvvetlendiriciler teorisini anlamaları.
- 2) Öğrencilerin CB kuvvetlendiriciler uygulamalarını anlamaları.

2. Tartışma Konuları

Bias kararlılığını etkileyen faktörler

$$\text{Giriş Empedansı } Z1 = h_{ib} \frac{h_{fb} h_{rb} Z1}{1 + h_{ob} Z1}$$

$$\text{Çıkış Empedansı } Z2 = \frac{1}{h_{ob} - \left(\frac{h_{fb} h_{rb}}{h_{ib} + R_s} \right)}$$

$$\text{Akım Kazancı } A_i = \frac{h_{fb}}{1 + h_{ob} Z1}$$

$$\text{Gerilim Kazancı } A_v = \frac{h_{fb} Z1}{h_{ib} + (h_{ib} h_{ob} - h_{fb} h_{rb}) Z1}$$

Yaklaşık çözümler tablo 6-1.2’de verilmiştir.

CE Amplifikatörlerin küçük sinyal analizinde $Z1, Z2, A_i, A_v$ CB amplifikatör formülündeki ile aynıdır. Sadece indislerin değiştirilmesi

gerekmektedir. Örneğin; $A_i = \frac{h_{fe}}{1 + h_{fe} Z1}$

6-3 CC Amplifikatör Devreleri Deneyi

1. Öğretim Amacı

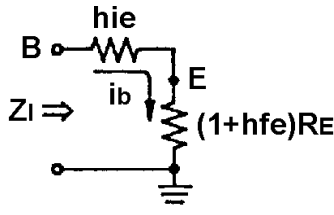
- 1) Öğrencilerin CC kuvvetlendiriciler teorisini anlamaları.
- 2) Öğrencilerin CC kuvvetlendiriciler uygulamalarını anlamaları.

2. Tartışma Konuları

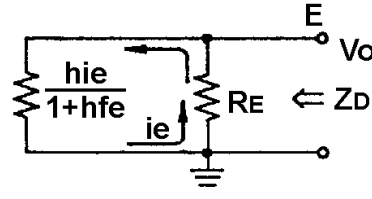
1) Şekil 6-3.1 tipik CC devresidir, burada Z_i, Z_o aşağıdaki denklemlerden elde edilebilir,

$$Z_i = \frac{V_i}{I_i} = \frac{V_i}{I_b} = \frac{I_b h_{ie} + (1 + h_{fe}) I_b R_e}{I_b} = h_{ie} + (1 + h_{fe}) R_e$$

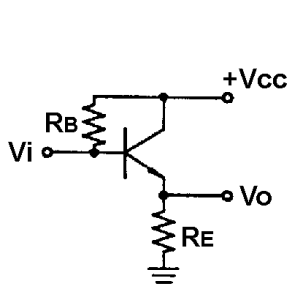
$$Z_o = R_e // \frac{V_o}{I_e} = R_e // \frac{I_b h_{ie}}{I_b (1 + h_{fe})} = R_e // \frac{h_{ie}}{1 + h_{fe}}$$



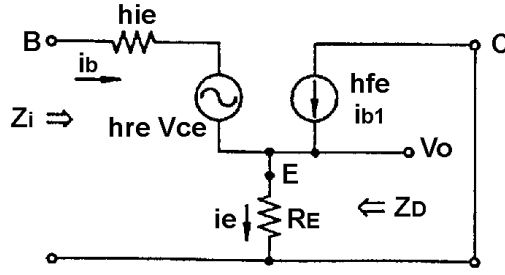
(a) Zi: Giriş terminaline bakarak



(b) Zd: Çıkış terminaline bakarak



Şekil 6-3.1



(c)

Şekil 6-3.2

6-4 Anahtarlı Transistor Devreleri Deneyi

1. Öğretim Amacı

1) Öğrencilerin transistor karakteristiklerini kesme ve doyum durumunda anlamaları.

2) Öğrencilerin CC kuvvetlendiriciler uygulamalarını anlamaları.

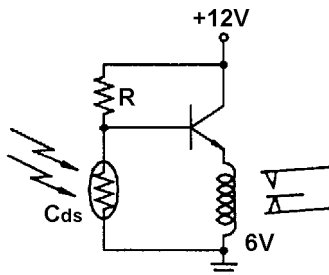
2. Tartışma Konuları

1) Transistörlerin Doyumu (CE Tipi)

Transistörlerin doyuma ulaşması durumunda $I_c = V_{cc}/R_c$. Eğer $I_c = \beta I_b$; V_{cc}/R_c değerine eşit olur. Bu durum transistörün doyuma ulaşması anlamındadır. Bu durumda I_c sürekli artış göstermesine rağmen I_b artmayacaktır.

Transistörlerin doyuma ulaşması durumunda $V_{ce} = 0.2V$

2) CC devrelerinin anahtarlama fonksiyonu Şekil 6-4.12de gösterilen devrede transistor emitör içindeki yük direncinden etkilenmekte ve doyuma ulaşmamaktadır. Bu sebeple ancak kaynak geriliminin yükün ihtiyaç duyduğu gerilimden büyük olması durumunda be devre normal davranış göstermektedir.



Şekil 6-4.1

6-5 Darlington Devreleri Deneyi

1.Öğretim Amacı

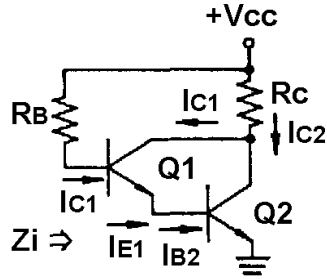
- 1)Öğrencilerin darlington devreleri karakteristiklerini anlamaları.
- 2) Öğrencilerin darlington devreleri uygulamalarını anlamaları.

2.Tartışma Konuları

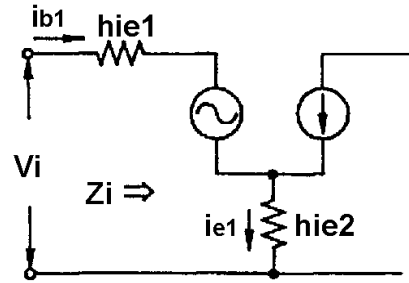
Şekil 6-5.1'de tipik bir darlington devresi gösterilmiştir.Burada Z_i, A_i aşağıdaki gibi analiz edilmiştir,

$$Z_i = \frac{V_i}{I_i} = \frac{V_i}{I_b} = \frac{I_b(h_{ie1} + (1 + h_{fe})h_{ie2})}{I_b} = h_{ie1} + (1 + h_{fe})h_{ie2}$$

$$A_i = \frac{I_{c2}}{I_{b1}} = \frac{I_{b1}(h_{fe1} + 1)h_{fe2}}{I_{b1}} = (1 + h_{fe1})h_{fe2} \cong h_{fe1} \times h_{fe2}$$



Şekil 6-5.1 Darlington Devresi



Şekil 6-5.2 Zi(giriş terminaline bakarak)

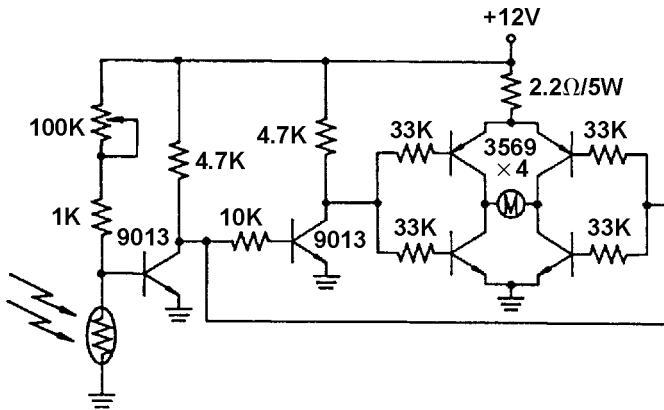
4.Alıştırma Çözümleri

1)Seçmeli

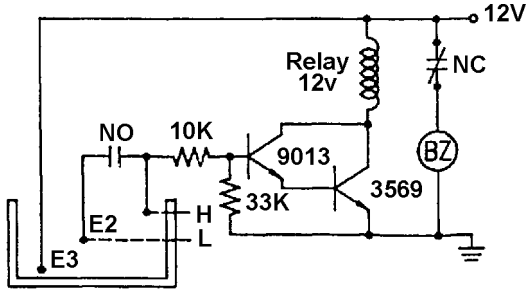
- 1.(1) 2.(2) 3.(3) 4.(3) 5.(1) 6.(2) 7.(1) 8.(1)
9.(2) 10.(2) 11.(1) 12.(3) 13.(1) 14.(2) 15.(1) 16.(1)
17.(1) 18.(2) 19.(2) 20.(3) 21.(1) 22.(1)

2)Pratik

- 3.DC motorun (12 V veya 6V) sürücü devresi ileri ve geri çalışabilir.



4.Çözüm:Su seviyesini kontrol eden devre şeması



5.Simulasyon Arıza Çözümleri

6-1(a):CE amplifikatör (sabit bias) Şekil 6-6

Arıza Noktası:S-S2 (R1:47K açık Q1:E açık)

Çözüm

Normal Durum:S1,S2 ON $V_{be}=0.6V$, $V_{ce}=1/2V_{cc}$ (ayarlanabilir)

Arıza 1:S1 OFF,S2 ON $I_b=0V$, $I_c=0V$, $V_{be}=0$, $V_{ce}=V_{cc}$

Arıza 2: S1 ON,S2 OFF $I_b=0V$, $I_c=0V$, $V_{be}=0$, $V_{ce}=0$

6-1(c):Şekil 6-6 gösterildiği gibi bias β değerinden bağımsız.

Arıza Noktası:S-S2 (Rb1:47K açık Re:1K açık)

Çözüm

Normal Durum:S1,S2 ON $V_{be}=0.6V$, $V_{ce}=1/2V_{cc}$ (ayarlanabilir)

Arıza 1:S1 OFF,S2 ON $I_b=0V$, $I_c=0V$, $V_{be}=0$, $V_{ce}=V_{cc}$

Arıza 2: S1 ON,S2 OFF $I_b=0V$, $I_c=0V$, $V_{be}=0$, $V_{ce}=0$

6-2 CB Amplifikasyonu Şekil 6-7

Arıza Noktası:S3-S4 (R2:220 Ω kısa VR2:10K açık)

Çözüm

Normal Durum:S3 OFF,S4 ON $V_{be}=0.6V$

$V_c=1/2V_{cc}$ (ayarlanabilir)

Arıza 1:S3 ON

Arıza 2: S4 OFF, $V_b=0V$, $V_c=V_{cc}$

6-3(b) Şekil 6-8 CC Amplifikasyonu.

Arıza Noktası:S5.(Q3:B-E kısa)

Çözüm

Normal Durum:S5 OFF

Arıza 1: S5 ON, $V_{be}=0V$, $V_{ce}=V_{cc}$.Relay çalışmıyor.

6-5 Darling Devresi

1) Şekil 6-9 Opto-Kontrol Devresi

Arıza Noktası:S1-S2 (VR4:açık,Relay bobini açık)

Çözüm

Normal Durum:S7 ON S8 ON

Arıza 1:S7 OFF,S8 ON.Vcds=0V.Relay çalışmıyor.Vc=Vcc

Arıza2:S7 ON,S8 OFF.Vcds=0-1,2V (Ayarlanabilir)

Vc=0V.Relay çalışmıyor

2) Zaman-geçikme devresi Şekil 6-9

Arıza Noktası:S1-S2 (VR4:açık,Relay bobini açık)

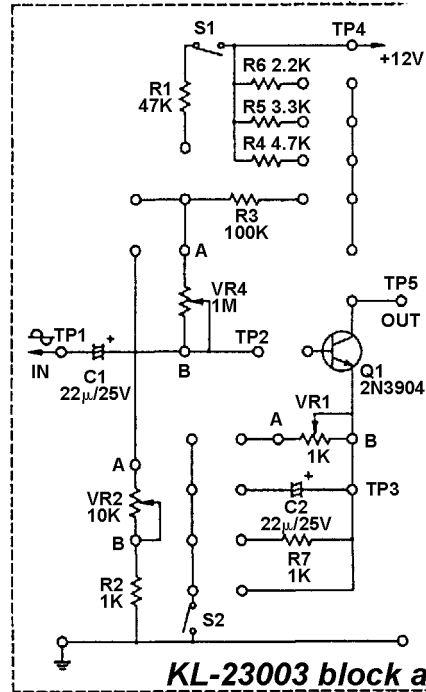
Çözüm

Normal Durum:S7 ON S8 ON

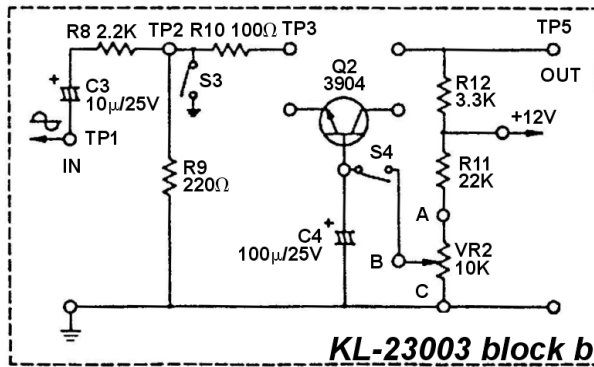
Arıza 1:S7 OFF,C şarj edilemiyor,kapasitör gerilimi=0V Vbe1

Vbe2 0V,Relay çalışmıyor.

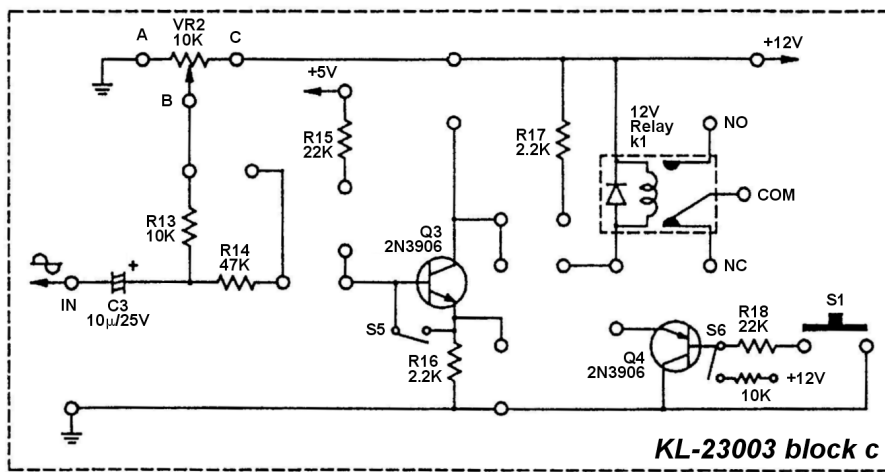
Arıza2:S8 OFF,C normal şarj ediliyor,ancak relay çalışmıyor.Vc=0V.Relay çalışmıyor.



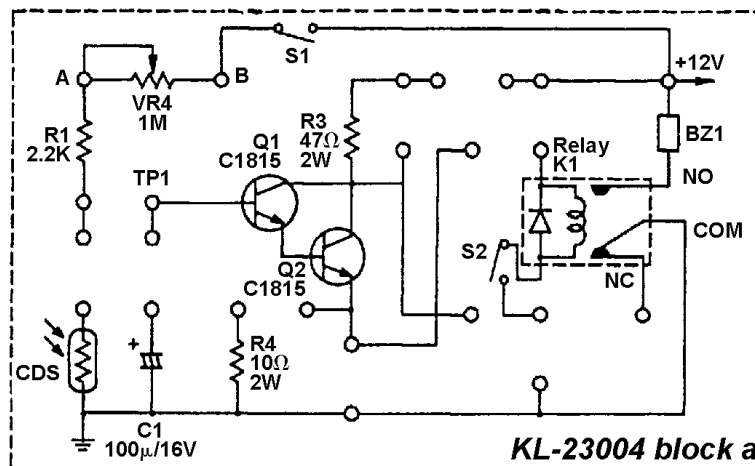
Şekil 6-6



Şekil 6-7



Şekil 6-8



Şekil 6-9

Ünite 7 FET Karakteristikleri Deneyi

1.Öğretim Amacı

Alan-Etkili Transistor (Field Effect Transistör) (FET) elektronik devrelerde sıklıkla kullanılan aktif bir devre elemanıdır.Bu eleman genellikle transistörleri amplifikatör ile değiştirmek amacıyla kullanılır.Bazı durumlarda gerilim ayarlayıcı direnç olarak da kullanılır.Son zamanlarda sıklıkla kullanılan CMOS IC bir MOSFET uygulamasıdır.Transistörler geçen ünitelerde tanıtılmış ve geniş bilgi verilmiştir.Bu ünite de öğrencilere farklı bir aktif komponent tanıtılacaktır.Öğretmenler JFET ve MOSFET karakteristiklerini iyice öğretmeli ve öğrencilerin FET ile transistörleri mukayese edebilmelerini sağlamalıdır.

2.Kapsam Özeti

Bu ünite de temelde JFET ve MOSFET karakteristikleri tanıtılmaktadır.Vu ünite de FET ve transistörler arasındaki farklar ve FET2lerin özel uygulamaları hakkında bilgi verilecektir.

3.Deney Maddeleri

- 1)Öğrencilerin JFET karakteristiklerini ve sembollerini anlamaları.
- 2) Öğrencilerin FET spesifikasyonları tablosunu okumayı öğrenmeleri.

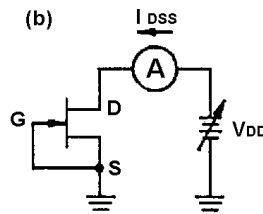
2.Tartışma Konuları

Spesifikasyon tablosundaki sıkça kullanılan parametreler;

- 1)Idss:Doyum akımı kollektör-kaynak
- 2)Vgs (kesme gerilimi)(Vp):Kapı-Kaynak arası (Alan etkili tranzistorlarda kapı işareti ile kanal akımının kesime gitmesi)
- 3)BVgss:FET'teki kollektör-kaynak ile kısa devre edildiğinde oluşan eşik gerilimi
- 4)gm:gfs:FET geçiş iletkenliği
- 5)rds:FET on konumunda iken kollektör-kaynak arası direnç (Vgs sabit)

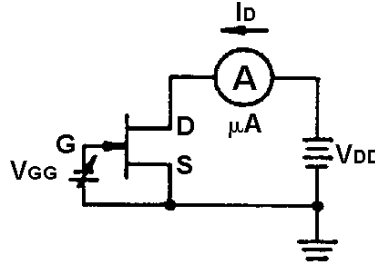
Açıklamalar:

Idss:Gate ve Kaynak kısa devre iken ($V_{gs}=0V$),drain-source arası akıma Idss denilmektedir.Akımın değerini Şekil 7-1.1'deki devreyi çözerek bulabiliriz.Küçük sinyal cihazları için akım birkaç mA mertebesindedir.



Şekil 7-1.1 Idss değerinin hesaplanmasında kullanılan devre

V_{gs} (Kesme-gerilimi)(V_p): Kollektör ile kaynak arasındaki kanalı kesebilecek ve kollektör akımını o yapan kapı ile kaynak arası gerilim.0 akım değerinin çok küçük akım değerlerinden ayırt edilmesi güç olacağından kesme gerilimi kollektör akımının çok küçük değerlerinde tespit edilir.Ölçme devresi Şekil 7-1.2’de verilmiştir.



Şekil 7-1.2 V_p ölçme devresi

V_{gss} :Kapı ile kaynak bağlantısındaki eşik gerilimi kollektörün kaynak ile kısa devre edilmesi durumundaki spesifik bir akım değerinde ölçülür.Gerilimin limiti aşması durumunda cihazdaki akım değeri harici bir devre ile sınırlandırılır.Yoksa FET çalışmaz.

$g_m(gfs)$: $g_m = \Delta I_d / \Delta V_{gs}$ (V_{ds} sabit)

Yukarıdaki formülde giriş gerilimi V_{gs} 'deki değişinti I_d ve JFET'in AC ampilifikatörü bağlantısına bağlı olarak ifade edilmiştir. g_m & V_{gs} ve I_{dss} arasındaki ilişki aşağıda gösterilmiştir.

$$g_m = g_{m0} \left(1 - \frac{V_{gs}}{V_p}\right) \quad \text{where } g_{m0} = \frac{2I_{dss}}{|V_p|}$$

g_{m0} : $V_{gs}=0V$ olması durumundaki en büyük AC kazancı

r_{ds} :Kollektör-kaynak arasındaki direnç spesifik V_{gs} ve I_d değerinde ölçülmüştür.JFET'in doyumda veya omik bölgede biased edilmesi durumunda r_{ds} onlar ve yüzler ohm mertebesinde olmaktadır.FET'in SW olarak kullanılması durumunda r_{ds} önemli bir parametre olmaktadır.

7-2 MOSFET Karakteristikleri Deneyi

1.Öğretim Amacı

- 1)Öğrencilerin MOSFET karakteristiklerini anlamaları.
- 2) Öğrencilerin MOSFET sembol ve spesifikasyonlarını öğrenmeleri.

2. Tartışma Konuları

1) Kanal Ayarlamalı Mosfet

Şekil 7-2.1 n-kanallı Kanal Ayarlamalı MOSFET eğrisini göstermektedir. Şekilden anlaşılacağı gibi MOSFET V_{gs} 'nin pozitif veya negatif olmasına bakmaksızın çalışacaktır. Negatif V_{gs} drain akımını pinch-off görülünceye kadar 0'a doğru azaltacaktır. Transfer eğrisi V_{gs} 'nin negatif olduğu bölümde JFET ile aynıdır. Ancak V_{gs} 'nin pozitif olduğu bölüm için I_d ile V_{gs} arası ilişki eğrinin birinci çeyreğinde süreklilik göstererek verilmiştir. Gate V_{gs} 'nin pozitif veya negatif değerleri için kanaldan izole edilmiştir. Bu durumda FET V_{gs} 'nin polaritesine bağlı olmaksızın sürekli çalışabilir.

2) I_d 'nin Hesaplanması

Örnek 1: Boşalan MOSFET için $I_{DSS}=12 \text{ mA}$, $V_p=-4,5 \text{ V}$. Aşağıdaki V_{gs} değerleri için I_d akımını hesaplayınız.

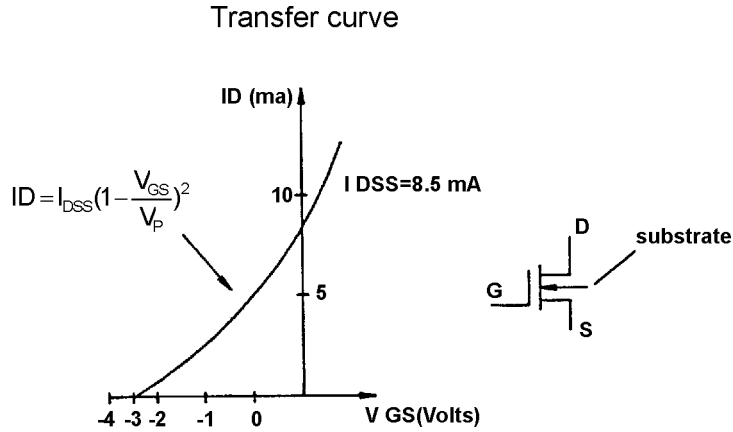
(a) 0 V (b) -3V (c) -4.5 V

Çözüm:

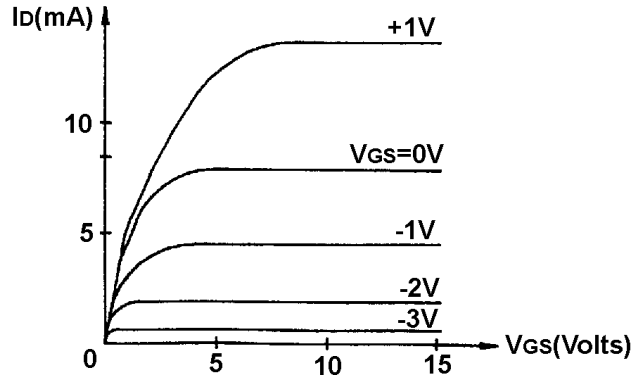
$$(a) I_d = I_{DSS} \left(1 - \frac{V_{gs}}{V_p}\right)^2 = 12 \text{ mA} \left(1 - \frac{0}{-4.5}\right)^2 = 12 \text{ mA}$$

$$(b) I_d = 12 \text{ mA} \left(1 - \frac{-3}{-4.5}\right)^2 = 1.33 \text{ mA}$$

$$(c) I_d = 12 \text{ mA} \left(1 - \frac{-4.5}{-4.5}\right)^2 = 0 \text{ A}$$



Kollektör Karakteristik Eğrisi



Şekil 7-2.1 n-kanallı boşalan MOSFET Karakteristik Eğrisi

1) Kanal Oluşturmalı MOSFET

2) Id'nin Hesaplanması

Örnek2:n-kanallı Kanal Oluşturmalı MOSFET eşik gerilimi 2.5 V değerindedir,aşağıdaki Vgs gerilim değerleri için Id akımını bulunuz.

Vgs: (a)Vgs=2.5V (b) Vgs=4V (c)Vgs=6.5V

Çözüm:

$$I_d = K (V_{gs} - V_t)^2 \quad K = 0.3 \text{mA} / \text{V}^2$$

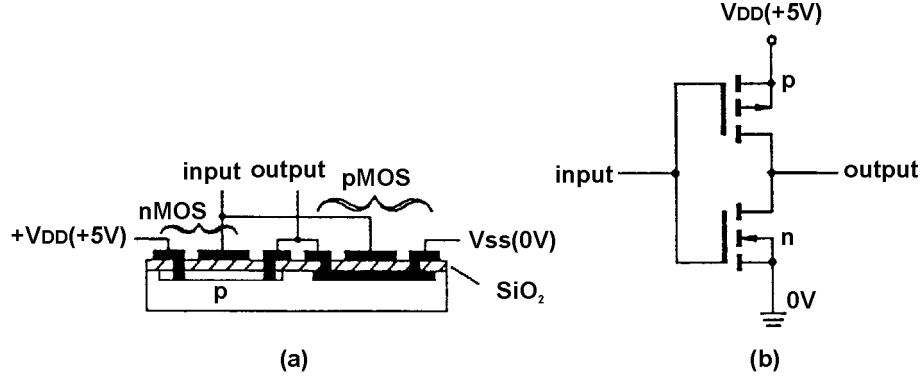
(a) $I_d = 0.3 \text{mA} / \text{V}^2 (V_{gs} - V_t)^2 = 0.3 \text{mA} \times 0 = 0 \text{A}$

(b) $I_d = 0.3 \text{mA} / \text{V}^2 (4 \text{V} - 2.5 \text{V})^2 = 0.675 \text{mA}$

(c) $I_d = 0.3 \text{mA} / \text{V}^2 (6.5 \text{V} - 2.5 \text{V})^2 = 4.8 \text{mA}$

3)CMOSFET

Şekil 7-2.22de CMOS'un temel bağlantısı gösterilmiştir.Giriş portu olarak genellikle pMOS kapısı ile nmos arasındaki terminal kullanılır.Girişte pozitif gerilim verildiğinde Pmos off ve Nmos on durumuna gelir.Eğer giriş gerilimi olarak düşük değerde bir gerilim verilirse pMOS on ve nMOS off durumuna gelir.Bu durumda gerilim +VDD değerine ulaşır.



Şekil 7-2.2 Temel CMOS Bağlantısı

4. Alıştırmaların Çözümleri

1) Seçmeli

1.(1) 2.(1) 3.(2) 4.(1) 5.(3)

2) Pratik Alıştırmalar

2. FET spesifikasyonları tablosuna bakarak her bir FET için ilgili spesifikasyonları yazınız.

Çözüm: FET spesifikasyonları tablosuna bakınız.

Ünite 8 FET Kuvvetlendirici Devreler Deneyi

1.Öğretim Amacı

Geçen ünite de alan-etkili transistörlerin karakteristiklerini vermiştir.Bu ünite de alan-etkili transistörlerin temel uygulamaları verilecektir.Bu sebeple bu ünitenin öğrenilmesi öğrencilerin FET uygulamalarını anlamalarını sağlayacaktır.

2.Kapsam Özeti

Bu ünite 6 deney maddesine bölünmüştür.Temelde JFET CS2lerin self-bias, fixed-bias devreleri ve CD amplifikatörü ile MOSFET2lerin amplifikatör devrelerini içermektedir.

3.Deney Maddeleri

8-1 JFET CS Amplifikatör Devreleri-Self-Bias

1.Öğretim Amacı

1)Öğrencilerin JFET CS amplifikatör devreleri teorisini anlamaları.

2) Öğrencilerin JFET CS amplifikatör devreleri uygulamalarını anlamaları.

2.Tartışma Konuları

1)Self-Bias Devreleri için pratik uygulama

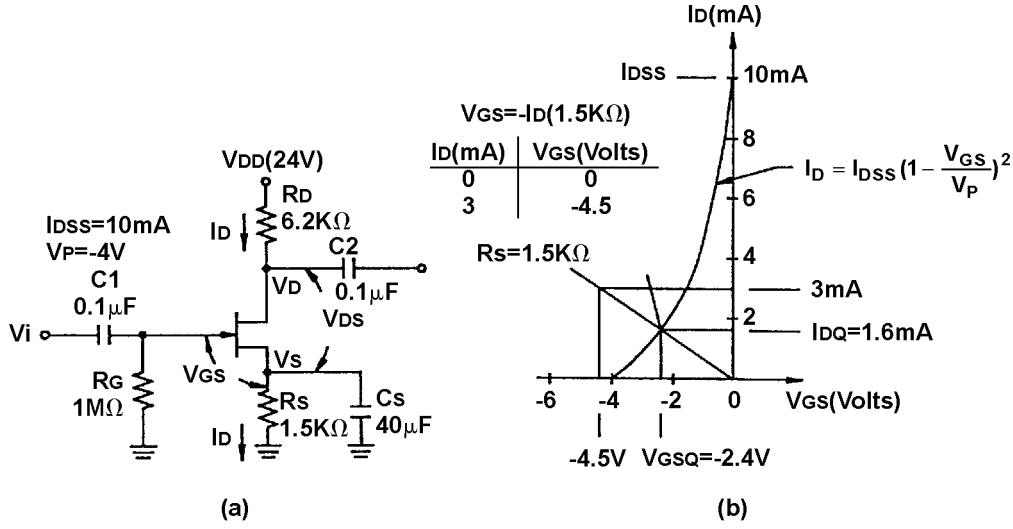
Örnek 1:Şekil 8-1.1(b)'deki devre için $R_s=1.5K\Omega$ değeri için çalışma noktasını bulunuz,

Çözüm:Öncelikle Şekil 8-1.1(b)'deki self-bias hattını çiziniz.Bu hat 0 noktasını ($V_{gs}=0, I_d=0$) ve I_d seçildikten sonraki bir noktadan geçmelidir.Örneğin $I_d=3mA$; bu akıma karşılık gelen $V_{gs}=-I_d R_s=-4.5V$.Düz hat $(0,0)$ ve $(-4.5V, 3mA)$ koordinatlarından geçecektir.Bu hattın transfer karakteristiği ile çakışma noktası çalışma noktasın verecektir.Koordinat diagramından çalışma noktasının koordinatını $(-2,4V, 1,6mA)$ olarak bulabiliriz.

$$V_{dsq} = V_{dd} - I_{dq} R_d - I_{dq} R_s$$

$$= 24V - 1,6mA \cdot 6,2K\Omega - 1,6 mA \cdot 1,5K\Omega$$

$$= 11.68 V$$



Şekil 8-1.1 JFET Self-Bias Ampilifikatör Devresi

8-2.JFETCS Amplifikatör Devreleri Deneyi-(Fixed-Bias)

1.Öğretim Amacı

Öğrencilerin CS amplifikatör devreleri teorisini anlamaları (fixed-bias)

2.Tartışma Konuları

1)Fixed-Bias Devreleri Pratik Alıştırma

Örnek 1.

Şekil 8-2.12deki devre için çalışma noktasını bulunuz,

Çözüm:

$$V_g = V_{dd} (R_2 / (R_1 + R_2)) = 16V (280K / (2M + 280K)) = 2V$$

$$V_{gs} = V_g - V_s = 2V - I_d R_s$$

Transfer karakteristik eğrisi denklemden bulunabilir,

$$I_d = 8mA (1 - V_{gs} / -4)^2$$

$V_{gs} = -4V$	$I_d = 0A$
$V_{gs} = -3V$	$I_d = 0,5mA$
$V_{gs} = -2V$	$I_d = 2mA$
$V_{gs} = -1V$	$I_d = 4.5mA$
$V_{gs} = 0V$	$I_d = 8mA$

Yük eğrisi $V_{gs} = 2V - I_d R_s$ denleminden bulunabilir,

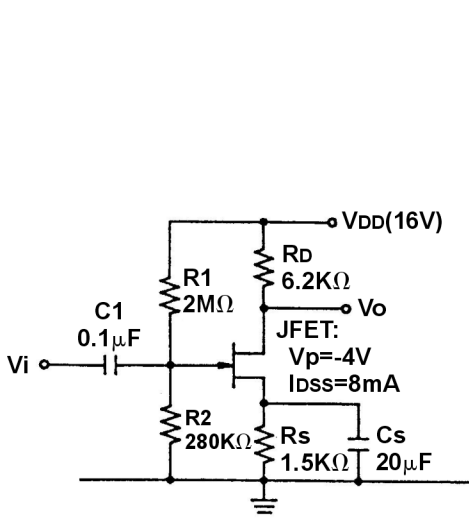
$V_{gs} = 2V$	$I_d = 0A$
$V_{gs} = 0V$	$I_d = 1,33mA$
$V_{gs} = -1V$	$I_d = 2mA$

Transfer karakteristiği ve yük eğrisi çakışma noktası (V_{gs}, I_{dq}) = (-1.75V, 2.5mA) çalışma noktasını vermektedir.

$$V_{dQ} = V_{DD} - I_{dQ} R_D = 16V - 2.5mA \cdot 2.5K\Omega = 9.75V$$

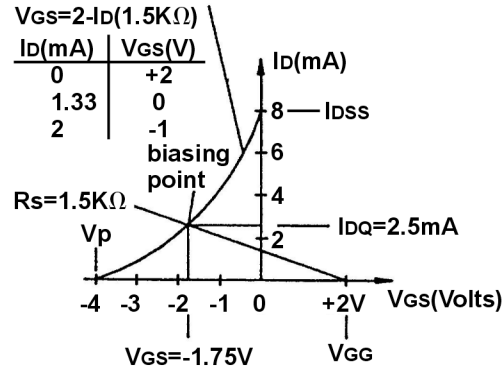
$$V_{sQ} = I_{dQ} R_S = 2.5mA \cdot 1.5K\Omega = 3.75V$$

$$V_{dsQ} = V_{dQ} - V_{sQ} = 9.75V - 3.75V = 6V$$



$$I_D = 8mA \left(1 - \frac{V_{GS}}{-4}\right)^2$$

$V_{GS}(V)$	$I_D(mA)$
-4	0
-3	0.5
-2	2
-1	4.5
0	8



(a) Kapı-Biased JFET devresi bağlı-bias ile

(b) Örnek 1 transfer karakteristiği ve yük eğrisi

Şekil 8-2.1

8-3 JFETCD Amplifikatör Devreleri Deneyi (Fixed-Bias)(8-4)

1.Öğretim Amacı

- 1)Öğrencilerin CD ampilifikatör teorisini anlamaları.
- 2) Öğrencilerin CD ampilifikatör fonksiyonlarını anlamaları.

2.Tartışma Konuları

CD ampilifikatörü aynı zamanda kaynak takipçisi olarak adlandırılır.CD ampilifikatörünün $A_v < 1$ ve V_o, V_i ile aynı fazda olup yüksek Z_i ve düşük Z_o değerlerine sahiptir.Şekil 8-3.1'de CD ampilifikatör devresi görülmektedir.AC eşdeğer devresine göre;

$$V_o = g_m V_{gs} R_s$$

$$V_{gs} = V_i - V_o = V_i - g_m V_{gs} R_s$$

$$V_i = V_{gs} (1 + g_m R_s)$$

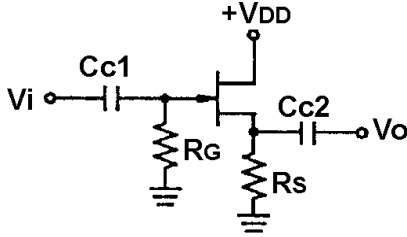
$$R_s = 1/g_m$$

Bu sebeple,

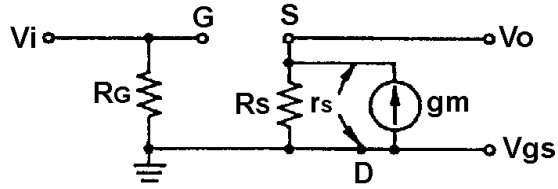
$$A_v = \frac{V_o}{V_i} = \frac{g_m V_{gs} R_s}{V_{gs}(1 + g_m R_s)} = \frac{g_m R_s}{1 + g_m R_s} = \frac{\left(\frac{1}{r_s}\right)R_s}{1 + \left(\frac{1}{r_s}\right)R_s}$$

$$= \frac{R_s}{r_s + R_s} \quad \text{-----} \quad 8-3.1$$

$$R_o = r_s // R_s \quad \text{-----} \quad 8-3.2$$



(a)CD Ampifikatör



(b)Eşdeğer Devre(CD)

Şekil 8-3.1

8-5 MOSFET Ampifikatör Devreleri Deneyi

1.Öğretim Amacı

1)Öğrencilerin DC-biased MOSFET konfigürasyonlarını anlamaları.

2.Tartışma Konuları

MOSFET ampifikatör devresi----self-biased örneği,

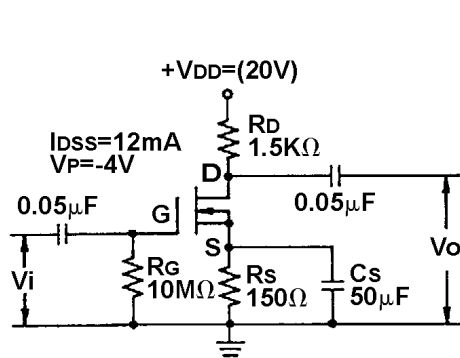
Örnek 1 :Şekil 8-5.12de MOSFET ampifikatör devresi gösterilmiştir.

Çözüm:

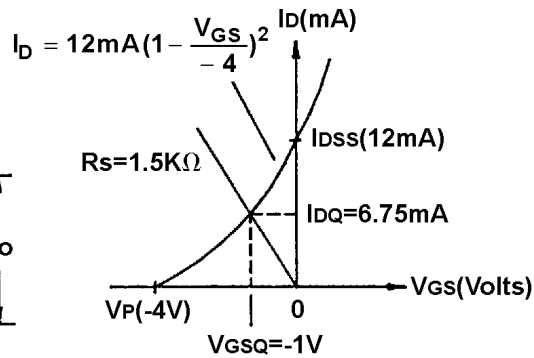
1)Öncelikle, $I_D = 12\text{mA} \left(1 - \frac{V_{gs}}{4}\right)^2$ formülünü kullanarak transfer karakteristiği çizilir.

2) $V_{gs} = -I_D R_s$ kullanılarak yük eğrisi çizilir.

3)Transfer karakteristiği ile yük eğrisinin çakışma noktası çalışma noktasını verir. $(V_{gs}, I_{DQ}) = (-1\text{V}, 6.75\text{mA})$



(a) CS Ampifikatör devresi(MOSFET)



(b)Transfer Karakteristiği

Şekil 8-5.1

8-6 MOSFET Amplifikatör Devreleri Deneyi(2)-Bias(2)

1.Öğretim Amacı

1)Öğrencilerin MOSFET'in DC bias konfigürasyonunu anlamaları.

2.Tartışma Konuları

MOSFET pratik uygulaması----fixed-bias

Örnek 1:Şekil 8-6.12de MOSFET amplifikatör devresi (fixed-bias) verilmiştir. $I_{DSS}=4mA$, $V_p=-5V$

Çözüm:

$$V_{GQ} = V_{DD} \frac{R_{G2}}{R_{G1} + R_{G2}} = 12V \frac{11M}{100M + 11M} = 1.19V$$

since $V_{SQ} = 0V$

therefore $V_{GSQ} = V_{GG} - V_{SQ} = 1.19 - 0 = 1.19V$

$$I_{DQ} = I_{DSS} \left(1 - \frac{V_{GSQ}}{V_p}\right)^2 = 4mA \left(1 - \frac{1.19}{-5}\right)^2 = 6.13mA$$

$$V_{DQ} = V_{DD} - I_{DQ} R_D = 12V - 6.13mA (1.2K\Omega) = 4.6V$$

$$V_{DSQ} = V_{DQ} - V_{SQ} = 4.6 - 0 = 4.6V$$

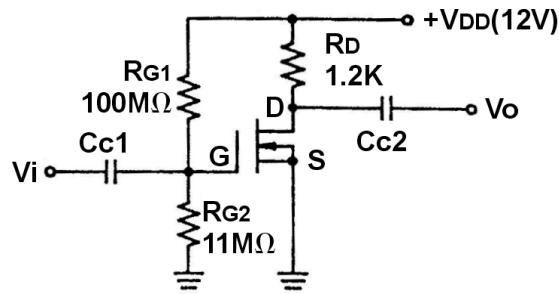


Fig 8-6.1 MOSFET amplification (Fixed-bias)

4.Alıştırmaların Çözümleri

1)Seçmeli

1.(3) 2.(2) 3.(1) 4.(4) 5.(3) 6.(1) 7.(1)

5.Simulasyon Arızanın Bakımı

8-1 Şekil 8-7 JFET CS amplifikatörü (self-biased)

Failure Point: S3 (Q5 D.G short)

Maintenace:

Normal condition: S3 OFF

Failure: S3 ON

V_{GS} is positive voltage (positive bias)
(N-channel must be negative biased)

8-4 CD Amplifikatörü (bağlı-bias) Şekil 8-7

Failure Point: S5 (R10: 22KΩ open)

Maintenance:

Normal condition: S5 ON

Failure: S5 OFF

V_{GS} is positive voltage (positive bias)
(N-channel must be negative biased)

8-5 MOSFET amplifikatörü Şekil 8-8

Failure Point: S4 (Q5 D.G short)

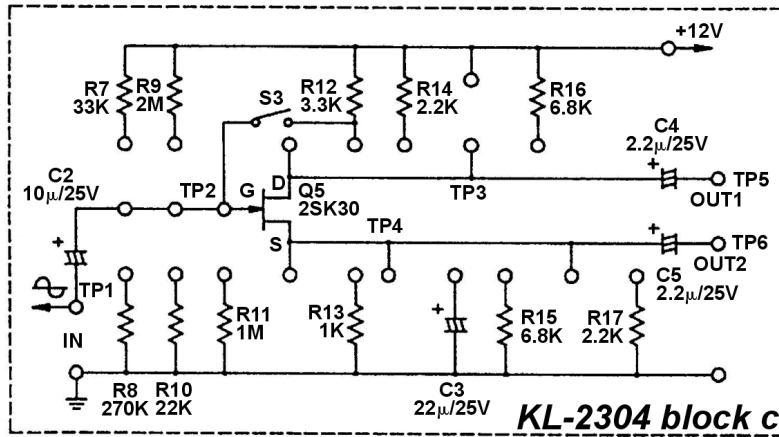
Maintenance:

Normal condition: S4 OFF

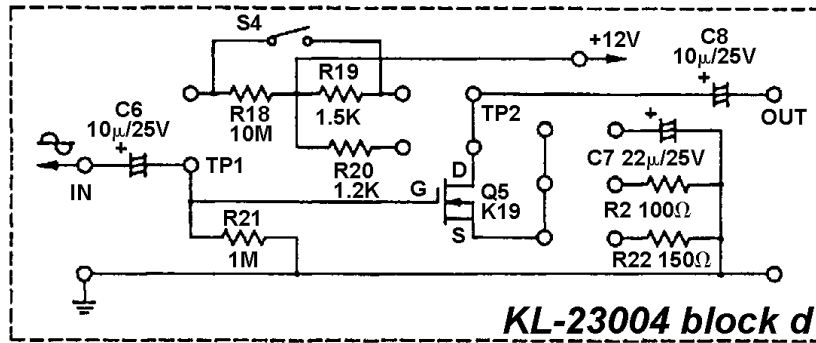
Failure: S4 ON

$V_{GS} = V_{DS}$

no amplifying function in MOSFET



Şekil 8-7



Şekil 8-8

Ünite 9 Çok Kademeli Amplifikatör Devreleri Deneyi

1.Öğretim Amacı

Bu ünite de OTL,OCL AMP gibi bir çok kullanışlı amplifikatör devresi açıklanacaktır.Komplike devreler temel devrelerden oluşmuştur.Bu sebeple öğrencilerden bu ünite de ve bundan önceki ünitelerde öğretilen devreler arasındaki ilişkileri anlamaları beklenmektedir.Bu sayede öğrenciler temel devre uygulamalarını yorumlamayı ve arıza tamiratyı yapmayı öğrenebilirler.Bununla beraber öğrencilerin komplike devrelerdeki IC gelişmelerini de öğrenmeleri gerekmektedir.

2.Kapsam Özeti

Bu ünite de temel transistor amplifikatör devrelerinin uygulamaları verilmesine rağmen 9.1---9.4 maddeleri 4 farklı tip uygulama devresi 9.5ve9.6 OTL ve OCLAMP ile ilgili genel uygulamaları içermektedir.9.7 maddesi OTLAMP'deki IC gelişmelerini anlatmaktadır.

3.Deney Maddeleri

9.1 RC Kupleli Amplifikatör Devreleri Deneyi

1.Öğretim Amacı

- 1)Öğrencilerin iki veya daha çok seviyeli amplifikatör devresinin nasıl kaskat bağlanacağını anlamaları.
- 2) Öğrencilerin RC kupleli amplifikatör teorisini anlamaları.
- 3) Öğrencilerin RC kupleli amplifikatör uygulamalarını anlamaları.

2.Tartışma Konuları

RC kupleli amplifikatör devreleri DC bileşenleri blok etmek ve AC sinyali geçirmek amacıyla kapasitörler ile beraber kullanılır.Her bir seviyedeki DC bias tasarımı etkilenmeyecek, ancak üretilen AC sinyal etkilenecektir.Bu etki aşağıdaki şekilde gösterilmiştir.

1)Şekil 9-1.12de gösterilen devrede ikinci seviyenin giriş direnci birinci seviyenin yükü olacak ve yük etkisi2ne sebep olacaktır.Bu sebeple analize son seviyeden başlamak uygun olur;

2)İkinci seviye için AC analiz (örneğin,hfe=100)

$$1)A_{v2} = V_o/V_{i2} = R_{c2}/R_{e2} = 2,4K\Omega/100K\Omega = 24$$

$$2)E_{i2} = (1+h_{fe})R_{e2} = 10K\Omega$$

$$3)E_{i2} = 27K\Omega // 2.4K\Omega // 10K\Omega = 1.8K\Omega$$

3)Birinci seviyenin AC analizi,(örneğin hfe=100)

$$1)A_{v1} = V_o1/V_{i1} = Z_{o1}/R_{e1} = (R_{c1} // Z_{i2})/R_{e1} = 2.4K\Omega // 1.8K\Omega // 100\Omega = 10$$

2) $E_{i1}' = (1 + h_{fe}) R_e = 10K\Omega$

3) $E_{i1}' = 27K // 2.4K // 10K = 1.8K\Omega$

4) Toplam Gerilim Kazancı A_{vt}

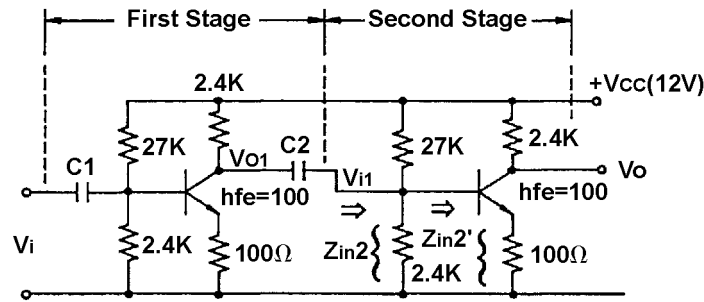
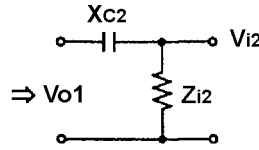
$$A_{vt} = V_o/V_i = A_{v1}, A_{v2} = 10.24 = 240$$

5) Şekilde birinci seviyenin durumu ile ikinci seviye aynıdır. $A_{v2} = 24$ ancak A_{v1} yalnızca 10 değerindedir. Bu durum yük etkisinin bir sonucudur.

6) $X_{c1} = 1/2\pi f c_1$, $X_{c2} = 1/2\pi f c_2$, $f \downarrow$, $X_{c1} \uparrow$, $X_{c2} \uparrow$.

Bu sebeple C_1 ve C_2 V_{i1} ve V_{i2} değerlerini düşüreceklerdir. Bu durum aşağıdaki şemada verilmiştir.

$$V_{i2} = V_{o1} \cdot Z_{i2} / (Z_{i2} + X_{c2})$$
 A_{vt} 'nin düşmesine sebep olacaktır.



Şekil 9-1.2 RC Kupreli Amplifikatör

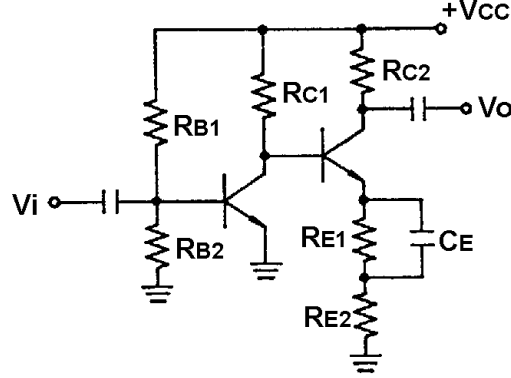
9-2 Direk Kupreli Amplifikatör Devreleri Deneyi

1. Öğretim Amacı

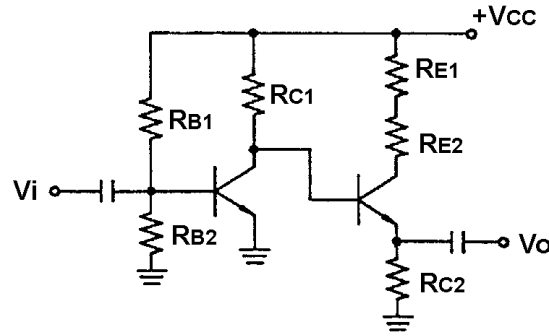
- 1) Öğrencilerin direk kupreli amplifikatör teorisini anlamaları.
- 2) Öğrencilerin direk kupreli amplifikatörlerin avantaj ve dezavantajlarını anlamaları.

2.Tartışma Konuları

Direk kupleli amplifikatörlerde en önemli problem DC-Bias tasarımıdır.Devrede kapasitör bulunmamasından dolayı frekans cevabı geliştirilmiştir.Fakat bir önceki ve sonraki seviyelerin DC-Bias'ları birbirlerinden etkilenmeleri için zorlanmaktadır.Sonuç olarak bir seviyede arıza olması durumunda diğer seviyenin yanması söz konusu olacaktır.Şekil 9-2.1(a)(b)'de sıklıkla kullanılan direk-kupleli bias devresi gösterilmektedir.



(a)İki adet NPN içeren devre



(b)PNP ve NPN içeren devre .

Şekil 9-2.1 Direk-Kupleli Amplifikatör Devresi

9-3 Transformatör –Kupleli Amplifikatör Devreleri Deneyi

1.Öğretim Amacı

- 1) Öğrencilerin transformatör kupleli amplifikatör teorisini anlamaları.
- 2) Öğrencilerin transformatör kupleli amplifikatör uygulamalarını anlamaları.

2.Tartışma Konuları

Empedansın eşleşmemesi durumunda amplifikatör devresinin ihtiyaç duyduğu yükün enerjisi kayba uğrayacaktır.Bu sebeple maksimum güç elde etmek için iyi bir empedans eşleşmesi sağlanmalıdır.Bu eşleşmenin sağlanması için birçok audio amplifikatörü uygulamalarında audio amplifikatörü kullanılır.

1) Transformator Karakteristikleri

Transformator Şekil 9-3.12de gösterilmiştir.

$$1) V_1/V_2 = N_1/N_2$$

$$2) V_1 I_1 = V_2 I_2$$

$$V_1/V_2 = I_2/I_1$$

$$V_1/V_2 = I_2/I_1 = N_1/N_2$$

$$Z_1/Z_2 = (V_1/I_1)/(V_2/I_2)$$

$$= V_1 I_2 / V_2 I_1 = (N_1/N_2)^2 = N_1^2 / N_2^2$$

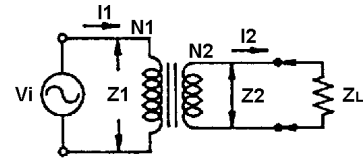


Fig 9-3.1

Burada empedansların oranı dönüştürme oranının karesine eşittir. Amplifikatörde kullanılan kupleli transformator video transformatördür. Burada uygun frekans aralığı 20Hz-20KH arasındadır.

2) Empedans Eşleşmesinin Sonuçları

Şekil 9-3.2(a)(b)'de eş olmayan ve eş empedanslı devreler sırasıyla gösterilmiştir. Çıkış gücü aşağıdaki gibi karşılaştırılmıştır,

1) Eş olmayan empedans

$$Z_o = 32\Omega \quad Z_{L1} = 8\Omega \quad V_o = 10V$$

$$P = V_1^2 / Z_1 = 2^2 / 8 = 0.5W$$

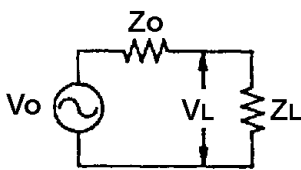
2) Eş Empedans

$$Z_o = 32\Omega \quad Z_{L2} = 32\Omega \quad V_o = 10V$$

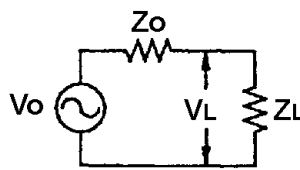
$$P = V_1^2 / Z_1 = 5^2 / 32 = 0.78W$$

Açıkça görüldüğü gibi eş olmayan empedanslı devrenin çıkış gücü eş empedanslı devrenin çıkış gücünden küçük olmaktadır.

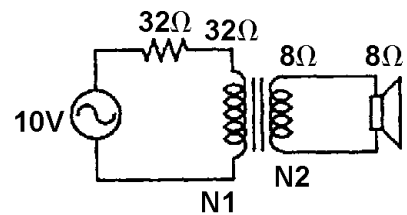
Şekil 9-3.2(c)'deki devrede video transformatorünün ikinci tarafının gerilimi düşecektir, mikrofonun (8Ω) çıkış gücü video transformatorü bağlanmaması durumundan daha büyük olacaktır. ($V_1 I_1 = V_2 I_2$)



(a) eş-olmayan empedans



(b) eş-empedans



(c)

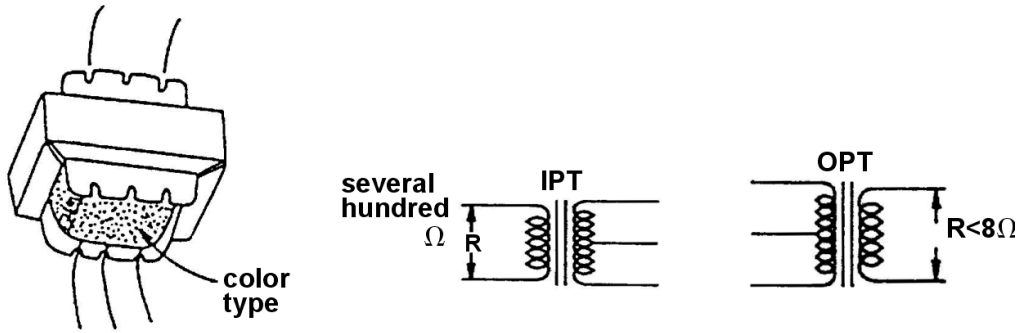
Şekil 9-3.2

3)Kuple Edilmiş Transformatör Kullanımına Ait Notlar

Transistör kolektör yükünün video transformatörü olması durumunda DC direnci çok küçük olacaktır.Statik çalışma noktasındaki Vce gerilimi kaynak Vcc gerilimine çok yakın olacaktır.Girişin AC sinyal olması durumunda indüklenme kuvveti sebebiyle indüklenme gerilimi oluşacaktır.Kaynak gerilimi ve bu indüklenme gerilimi , Vce'nin maksimum değerinin 2Vcc değerine ulaşmasına sebep olacaktır.Bundan dolayı tranzistörün dayanım gerilimi 2Vcc'den küçük olmamalıdır.

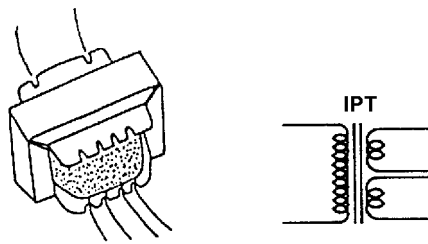
4)Video Transformatörü

Video transformatörleri iki tipe ayrılmaktadır.Birincisi giriş transformatörü (IPT) ve diğeri çıkış transformatörüdür(OPT).Giriş transformatörü mavi veya yeşil renktedir.Çıkış gerilimi kırmızı veya sarı renktedir.Şekil 9-3.3'te sembol ve eşdeğer şemalar gösterilmiştir.Giriş transformatörünün tek-çıkışlı puşpul amplifikatörü olarak kullanıldığı devre şeması Şekil 9-3.4te gösterilmiştir.



(a)Pratik Çizim (b) Giriş Transformatör sembolü (b) Çıkış Transformatör sembolü

Şekil 9-3.3



Şekil 9-3.4

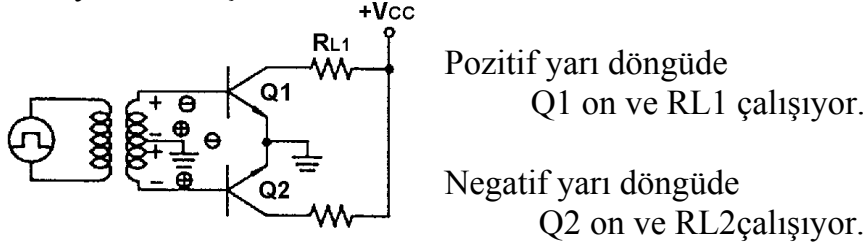
9-4 Puşpul Amplifikatör Devreleri Deneyi

1.Öğretim Amacı

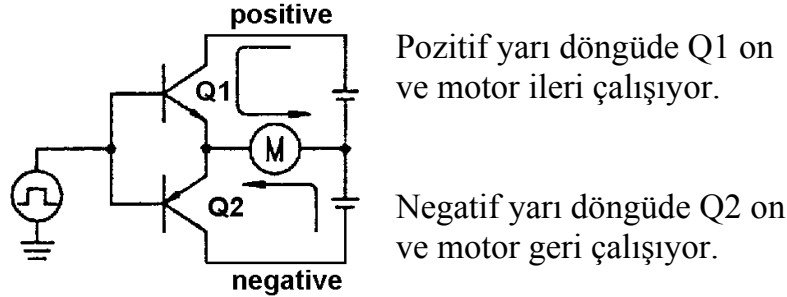
- 1) Öğrencilerin puşpul amplifikatörler teorisini anlamaları.
- 2) Öğrencilerin 2-sonlu puşpul amplifikatör teorisini anlamaları.

2.Tartışma Konuları

Puşpul amplifikasyonu giriş sinyalinin pozitif ve negatif yarı dögüsünü kullanarak iki farklı tranzistörü kapalı ve açık konumlarını kontrol etmek için kullanılır.Bu fikir yükün her iki hareketini kontrol etmek için düşünülmüştür.Çift güç kaynağı kullanımı DC motorların ileri ve geri hareketlerini kontrol etmede kullanılır.Şekil 9-4.1(a)(b)'de eşdeğer şeması sırasıyla verilmiştir.



(a)Pozitif ve negatif yarı-dögü kontrol RL1,RL2



(b)Pozitif ve negatif yarı-dögüler motorun ileri-geri hareketlerini kontrol ediyor.

-Şekil 9-4.1 (a)(b)

9-5 OTL-Tipi Amplifikatör Devreleri Deneyi

1.Öğretim Amacı

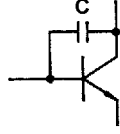
- 1) Öğrencilerin puşpul amplifikatörler teorisini anlamaları.
- 2) Öğrencilerin 2-sonlu puşpul amplifikatör teorisini anlamaları.

2.Tartışma Konuları

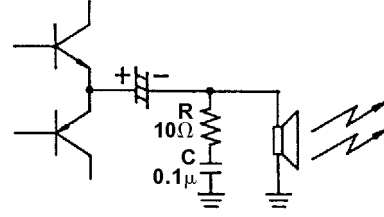
OTL AMP yüksek güç çıkışı sağlayabilmektedir.Fakat aynı zamanda pozitif geri besleme üretmekte ve devrelerde osilasyona sebep olmaktadır.Bu etkilerin sebepleri çok seviyeli tranzistorlerdeki kapasitörler ,kablolamadaki stray kapasitörleri ve mikrofonlardaki indüktif etkilerdir. Yüksek frekanslı tranzistörlerdeki güç kaybının yanı sıra aşırı ısınma,yanma ve gürültü oluşmasına sebep olmaktadır.Yüksek frekans osilasyonunu önlemenin iki yolu bulunmaktadır,

1)Şekil 9-5.1'de görülen devrede tranzistörlerdeki C-B arasına 50pF'lık kapasitör eklenerek yüksek frekans kazancını dolayısıyla yüksek frekans osilasyonunu azaltmak (-AB=1)

2) Şekil 9-5.2’de görülen devrede çıkış terminali ve toprak arasına 10Ω ve $0,1\mu F$ ’lık bir devre eklenmesi.Bu eklenen devre mikrofonlar sebebiyle oluşan indüktif fazı elimine edecektir.



Şekil 9-5.1

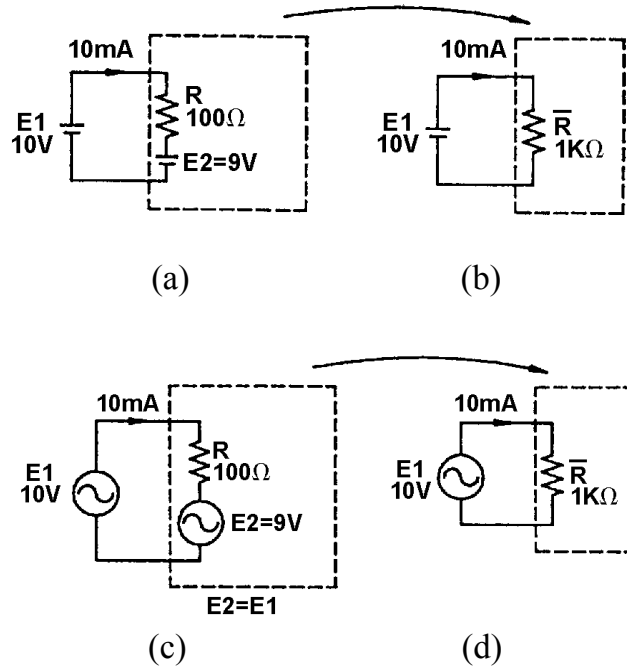


Şekil 9-5.2

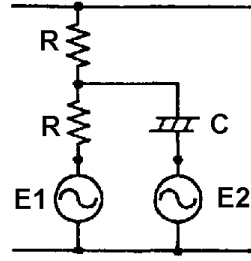
Direnç Eklemeli Devre

Bias devresinden dolayı oluşan yük etkisi ve AC sinyal kazancını azaltmak amacıyla Bias çemberindeki kuple edilmiş tranzistörlerin fonksiyonlarını iyileştirerek eşdeğer direnci yükseltebiliriz.Direnç eklenen devrenin çalışma prensibi aşağıda verilmiştir,

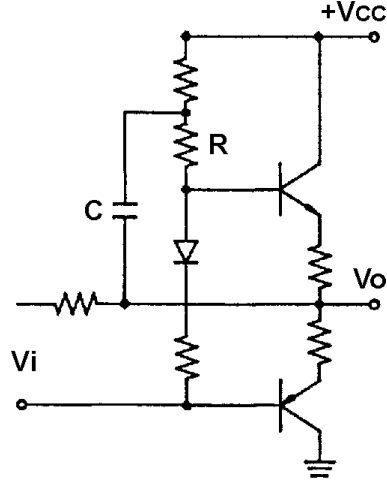
Şekil 9-5.3(a)(b)(c)(d) göz önüne alırsak.(a)(b) mukayese edildiğinde E2’nin dirence ek olarak bağlandığı görülür.Sonuç (b)’de verilmiştir. Devrenin eşdeğer direnci 100Ω ’dan $1K\Omega$ ’a çıkmıştır.Pratikte Şekil 9-5.4’de gösterildiği gibi E2 , kuple edilmiş kapasitör geri beslemesinden elde edilebilir.



Şekil 9-5.3



(a)direnç-eklemeli devre



(a)direnç-eklemeli devre

9-6 OCL Tipi Amplifikatör Devreleri Deney,

1.Öğretim Amacı

- 1) Öğrencilerin OCL AMP teorisini anlamaları.
- 2) Öğrencilerin OCL AMP'ların nasıl teşhis edeceklerini öğrenmeleri.

2.Tartışma Konuları

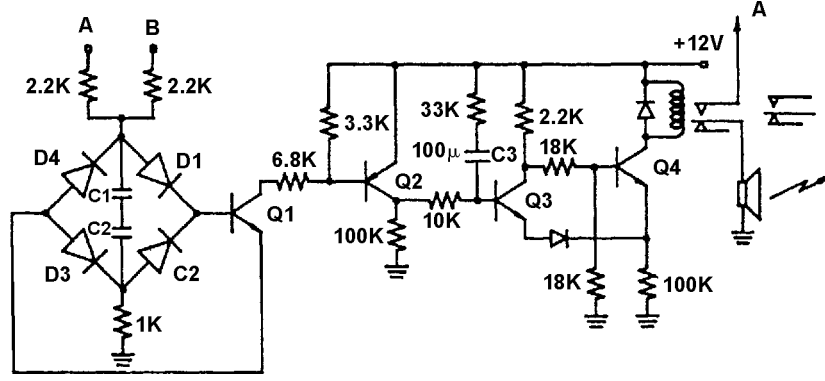
OCL AMP amplifikatörleri OTL'lerden daha iyi olmaktadır.Ancak mikrofon merkez nokta gerilimi anormal olduğunda kolaylıkla yanabilmektedir.Bu sebeple OCLAMP çıkışı genellikle bir sigorta veya mikrofon koruyucu ile bağlanmaktadır.Bir çok farklı tipte mikrofon-koruyucu bulunmaktadır.Şekil 9-6.1'de koruyucu tiplerinden bir tanesi gösterilmektedir.Çalışma prensibi kısaca özetlenmiştir.

1)Normal durumda amplifikatördeki 33K 100μ devre kısmı on konumunda Q3 on ve Q4 off ,relay off konumundadır.Bağlantının açılması ile mikrofon bağlanmamaktadır.Kısa bir süre sonra devre kararlı hale gelir ve C3100μ tamamıyla şarj olur.Q3 off , Q4 on konumundadır.Bağlantının kapanması ile mikrofon devreye girer ve amplifikatörden ses çıkışı sağlanır.

2)Anormal durumlarda A veya B noktasında DC seviyesi bulunmaktadır.Burada D1,D4 on,Q1 on,Q2 on,Q3on,Q4off ve relay off konumundadır.Bağlantının açılması ile mikrofon devreye girememekte ve devrenin korunması sağlanmış olmaktadır.

3)C1 C2 devredeki normal AC sinyal devre kısımlarıdır.

4)Q2 on durumunda iken C3 0V'a kadar deşarj olur ki tekrar şarj olabilsin.



Şekil 9-6.1 Mikrofon Koruyucu

9-7 IC Tipi Amplifikatörler

1.Öğretim Amacı

- 1) Öğrencilerin tüm IC AMP devreleri türlerini anlamaları.
- 2) Öğrencilerin AMP içeren tranzistörler ve ICAMP'ler arasındaki farklılığı anlamaları.

2.Tartışma Konuları

Sıklıkla bahsi geçen IC gücü çıkış gücü 1W üzerindeki entegre devreler anlamındadır.Bu tür IC'ler yapısal olarak aşağıdaki bölümlere ayrılabilir,

1)Foto 1'de gösterilen hibrid IC;monolithic IC ve ince film IC2den oluşmuş olup aynı zamanda ince film IC olarak da adlandırılmaktadır.

IC montajında giriş sinyali pini ile kaynak transformatörü AC indüklenmesini önlemek amacıyla birbirlerinden uzak bağlanmalıdır.Giriş sinyali topraklanması,kaynak topraklanması ve yük (mikrofon) topraklanması Şekil 9-7.1'de gösterildiği gibi beraber bağlanmalı ve makine şaftına monte edilmelidir.Bu bağlantı bölgesi giriş sinyali terminaline yakın olmalıdır.Bu sayede güç kaybı azaltılabilmektedir.

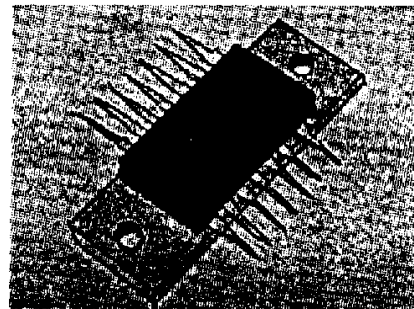
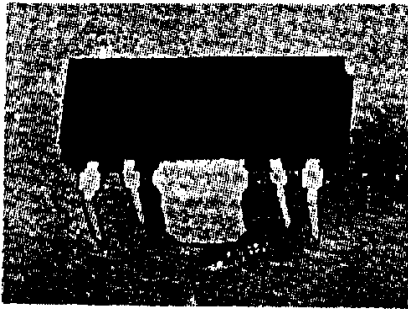


FOTO1

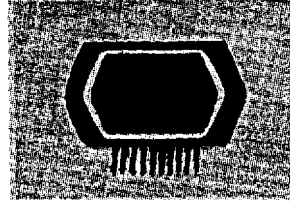
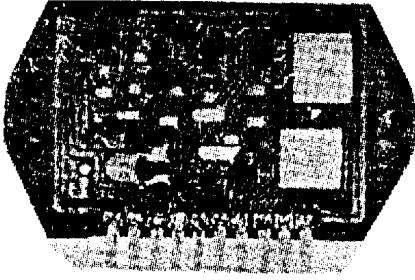
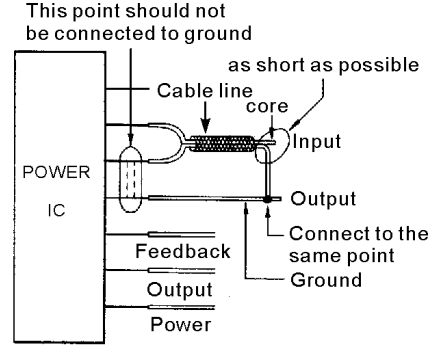


FOTO2



RESİM3



Şekil 9-7.1

SANYO Sık Kullanılan IC Güç Bilgisi

ÇIKIŞ GÜCÜ	○ TAM SİMETRİK DEVRE		STEREO	
	□ KORUYUCU DEVRE			
	MONO TEK GÜÇ	ÇİFT GÜÇ	TEK GÜÇ	ÇİFT GÜÇ
5W	STK-011	-	STK-433,-435	-
20W	STK-015	STK-020	STK-430,-6,-7	STK-040,-457
15W	STK-016	STK-055°, -075, -075G	STK-439	STK-041,-459
20W	STK-024	STK-057°, -077, -077G	STK-441	STK-043,-461
25W	STK-031	STK-058°, -078, -078G	STK-443	STK-463
30W	STK-035	STK-060°, -080, -080G	-	STK-465
35W	-	STK-082°, -082G	-	-
40W	-	STK-083	-	-
50W	-	STK-050°, -084, -084G	-	-
70W	-	STK-070°, -086, -078G	-	-

Şekil 9-7.1

4. Alıştırmaların Çözümleri

1) Seçmeli

1(1) 2(2) 3(1) 4(3) 5(1) 6(3) 7(1) 8(3)
9(2) 10(2) 11(2) 12(1) 13(1) 14(1) 15(3)

5. Simülasyon Arıza Çözümleri

9-1 RC Kupleli Amplifikatörler Şekil 9-8

Arıza Noktası: S1 (VR4 :1M açık), S2 (Q1:E,E kısa devre)

Çözüm

Normal Durum: S1 ON, S2 OFF

Arıza 1: S1 OFF, S2 ON

$V_{b1} = 0V, V_{e1} = 0V, V_c = V_{cc}$

Arıza 2: S2 ON

$V_{be1} = 0V, V_{b1} = V_{e1} = 0V, V_c = V_{cc}$

Yukarıdaki hata Q2'deki DC Biası etkilemeyecektir.

9-2 Direk Kupleli Amplifikatörler Şekil 9-8

Arıza Noktası: S1 (VR4 açık), S2 (Q1:B,E kısa devre)

Çözüm

Normal Durum: S1 ON, S2 OFF

Arıza 1: S1 OFF

$V_{b1} = 0V, V_{c1} = V_{cc}, V_{b2} = V_{cc}, V_{c2} \downarrow$

Arıza 2: S2 ON

$V_{be1} = 0V, V_{c1} = V_{cc} = 0V, V_{b2} = V_{cc}, V_{c2} \downarrow$

Q1 hatası Q2'deki DC Biası etkileyecektir

9-3 Transformator Kupleli Amplifikatörler Şekil 9-10

Arıza Noktası: S4 (Q3:C,E kısa devre)

Normal Durum: S4 OFF

Arıza Durumu : S4 ON

$Q3: V_{be3} = 0.6V, V_{c3} = 0V, V_{b4} = 0V, V_{c4} = V_{cc}$

9-4 Puşpul Amplifikasyonu Şekil 9-10

Arıza Noktası: S3 (R15 açık), S8 (OPT'nin ilk çekirdeği açık)

Çözüm

Normal Durum: S3 ON, S8 ON

Arıza 1: S3 OFF

$Q5: V_{b5} = 0V, V_{be5} = 0V, V_{c5} = V_{cc}$

Arıza 2: S8 OFF

$Q6: V_{be} = 0.6V, V_{c} = 0V$

$V_{b5} V_{c5} V_{b7} V_{b62y1}$ ölçen giriş sinyali normal.

9-5 OTL AMP Şekil 9-11

Arıza Noktası: S4 (CR1 kısa devre), S5 (Q2:B,E kısa devre)

S3 (Q3:C,E açık)

Çözüm

Normal Durum: S4 OFF, S5 OFF, S3 ON

Arıza 1: S4 ON. Çapraz distorsiyon çok ciddi!!

Arıza 2:S5 ON

$V_{be5} = 0V$, $V_{c5} \uparrow$ orta nokta gerilimi yükseliyor.

Arıza 3:S3 OFF

$V_{c3} = 0V$, orta nokta gerilimi düşüyor.

9-6 OCL AMP Şekil 9-12

Arıza Noktası:S1 (CR1:6.2V kısa devre) , S3 (Q2:C,E kısa devre) , S2 (CR2-C-R3 kısa devre)

Çözüm

Normal Durum:S1 OFF , S3 OFF , S2 OFF

Arıza 1:S1 ON

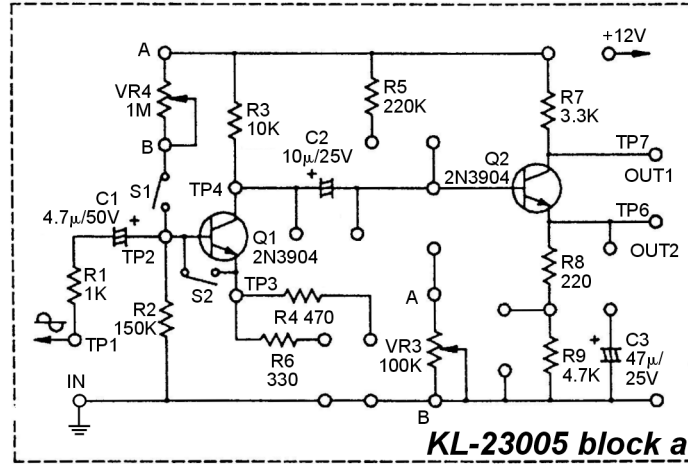
$V_{e1} = V_{e2} = 0V$

Arıza 2:S3 ON

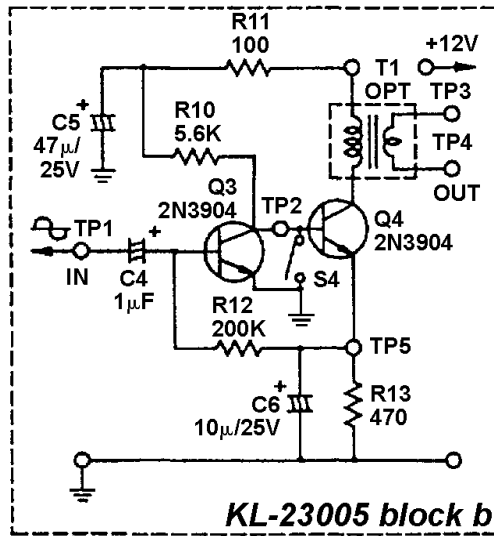
$V_{e1} = V_{e2} = -V_{cc}$.

Arıza 3:S2 ON

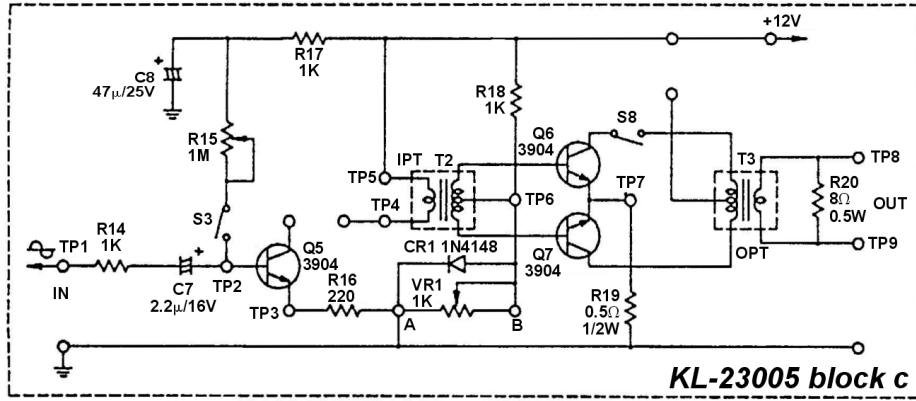
Çapraz distorsiyon çok ciddi!!



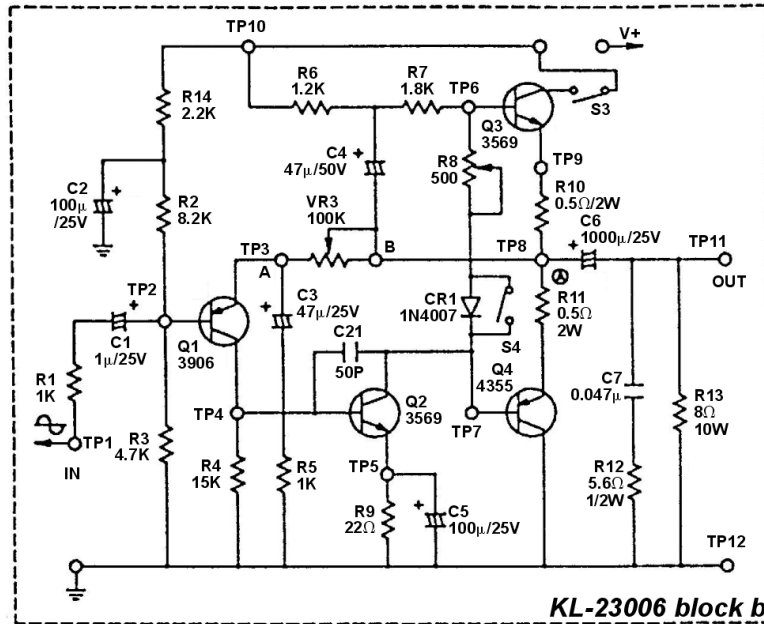
-Şekil 9-8-



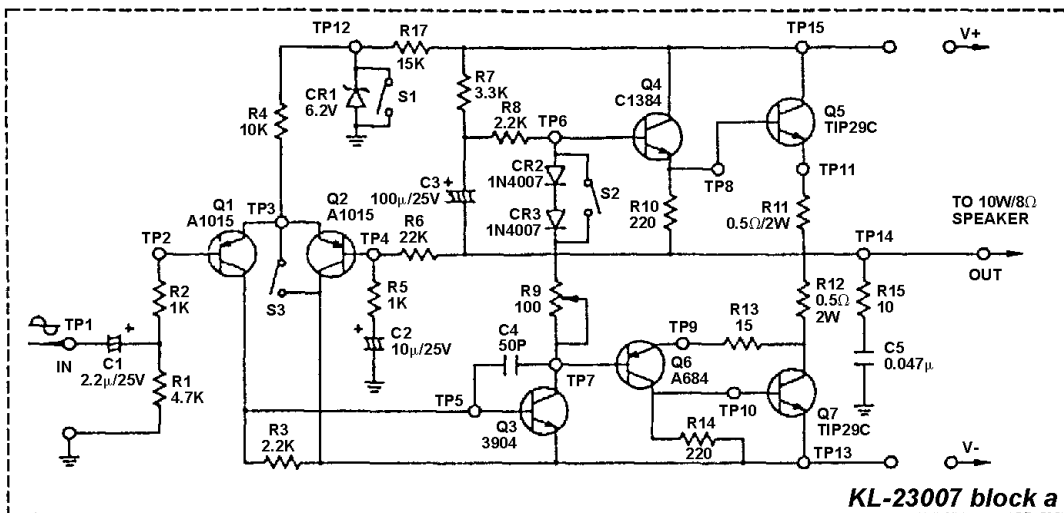
-Şekil 9-9-



-Şekil 9-10-



-Şekil 9-11-



-Şekil 9-12-

Ünite 10 Negatif Geri Beslemeli Tranzistör Devreleri Deneyi

1.Öğretim Amacı

Geçmiş ünitelerde (6-9) negatif geri beslemeli tranzistör devreleri uygulamalarını açıklamıştık.Bu ünite de farklı türde negatif geri besleme metotlarını açıklayacağız.Ümit ediyoruz ki öğrenciler negatif geri beslemeli devreleri yeterince tanıyabilirler.

2.Kapsam Özeti

3 farklı negatif geri besleme metodu bulunmaktadır.Bu ünite de Gerilim-Seri,Gerilim-Paralel,Akım-Seri,Akım-Paralel negatif geri besleme devrelerini sırasıyla tanıtacağız,

4 3.Deney Maddeleri

10-1 Gerilim-Seri Negatif Geri Besleme Devresi

1.Öğretim Amacı

- 1) Öğrencilerin gerilim-seri negatif geri besleme devreleri teorisini anlamaları.
- 2) Öğrencilerin gerilim-seri negatif geri besleme devreleri uygulamalarını anlamaları.

2.Tartışma Konuları

1)Kararlılık Artışı

$$A_{vf} = A_v / (1 + \beta A_v) = 1/\beta$$

Amplifikatörün gerilim-kazancı A_{vf} hemen-hemen β 'ya bağlıdır,ancak tranzistör parametrelerinden bağımsızdır.Bu yönden , devrelerin kararlılığını büyük ölçüde arttırmakta ve gerilim kazancını açıkça arttırmaktadır.Bu sebeple negatif geri beslemeli amplifikatörün gerilim-kazancı yükseltilmelidir.

2)Band-Genişliğinin Arttırılması

$$B_{wf} = (1 + \beta A_v) B_w$$

Örnek 1 : Geri besleme olmayan tek bir amplifikatör için.Gerilim kazancı $A_v=20$, $B_w=20$ KHz.Negatif geri besleme oranı 1% olan geri besleme devresinin bu devreye eküple edilmesi durumunda ki gerilim kazancı,geri besleme A_{vf} ve bant genişliğini bulunuz.

Çözüm:

$$A_{vf} = A_v / (1 + \beta A_v) = 20 / (1 + 0,01 \times 20) = 16.6$$

$$B_{wf} = (1 + \beta A_v) B_w = 20 \text{KHz} \times (1 + 0,01 \times 20) = 24 \text{KHz}$$

Örnek 1'den bulunan değerler $A_v B_w$ (geri besleme olmadan) = 400KHz, $A_v f B_w f$ (geri beslemeli) = 400KHz. $A_v f B_w f = A_v B_w$ olmasından dolayı negatif geri besleme devresi $A_v f$ değerini düşürmekte ve doğal olarak $B_w f$ değerini yükseltmektedir.

3)Distorsiyon Düşürülmesi

Amplifikatörlerdeki distorsiyon farklı tip harmoniklerin bir araya karışmasından dolayı oluşmuştur. Bundan dolayı, eğer harmonik etkisini azaltabilirsek distorsiyon seviyesini azaltmış oluruz.

Gerçekte, negatif geri besleme devresi Gerilim kazancı $A_v f = A_v / (1 + \beta A_v)$ değerinin düşmesi durumunda harmonik kazancı da aynı şekilde düşecektir.

D_f : Harmonik distorsiyon (negatif geri-besleme)

$$D_f = D / (1 + \beta A_v)$$

4)Gürültü Azaltılması

Gürültü farklı tür kaynaklardan gelmektedir. Gürültünün düşürülme sebebi harmoniklerin düşürülme sebebiyle aynıdır.

$$N_f = N / (1 + \beta A_v) \quad (N: \text{Gürültü})$$

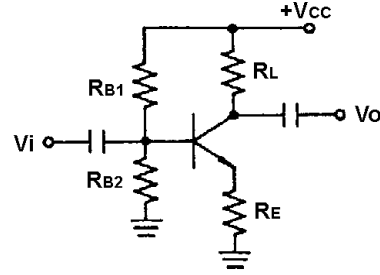
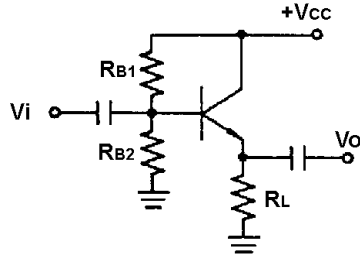
Kazancın orijinal standarta ulaşması için, amplifikasyon seviyesini arttırmamız gerekmekte çünkü negatif geri besleme kazancı düşürmektedir. Bu durumda sistemin gürültüsü orijinal halinden daha fazla olacaktır. Bu sebeple negatif geri beslemelerden kaynaklanan gürültünün azaltılması için seviyelerin yükseltilmesi yerine tüm devrenin parametreleri ayarlanarak yüksek kazanç sağlanmalıdır

Gerilim-Seri Geri Besleme Ve Akım-Seri Geri Besleme Arasındaki Farklar

Şekil 10-1.1(a) ve (b) RE'den gelen geri beslemeleri göstermektedir.

Niçin Şekil 10-1.1(a) gerilim-seri geri besleme, ve Şekil 10-1.1(b) akım-seri geri beslemesidir?

Dikkatli incelendiğinde ,şekil(b)'den görüleceği gibi geri besleme gerilimi çıkış akımının RE üzerinden oluşturduğu gerilimdir. Şekil(a)'da görüleceği gibi geri besleme gerilimi tüm veya kısmi çıkış gerilimidir. Bu sebeple şekillerden biri negatif akım geri beslemesi diğeri negatif gerilim beslemesidir.



(a) negatif gerilim geri beslemesi

(b) negatif akım geri beslemesi

Şekil 10-1.1

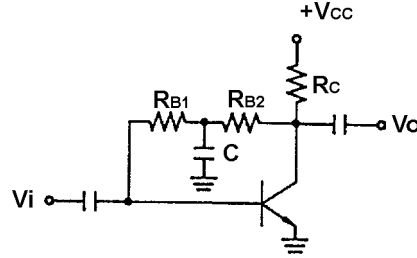
10-2 Gerilim-Paralel Negatif Geri-Beslemesi

1.Öğretim Amacı

- 1) Öğrencilerin gerilim-paralel negatif geri besleme devreleri teorisini anlamaları.
- 2) Öğrencilerin gerilim-paralel negatif geri besleme devreleri karakteristiklerini anlamaları.

2.Tartışma Konuları

Şekil 10-2.1’de gerilim-paralel negatif geri-besleme devresi gösterilmiştir.Bu devrede RB1 ve RB2 negatif DC geri beslemesi oluşturmakta ve çalışma noktasının kararlı kalmasını sağlamaktadır.Fakat bu uygulama AC negatif geri-beslemesi üretmekte ve kazancın azalmasına sebep olmakta,karakteristiklerin kullanışlı hale gelmesini sağlamaktadır;(Devreyi geçecek DC akımı bloke ederek AC akımın kapasitörlerden geçmesini sağlamaktadır.)



Şekil 10-2.1 Gerilim-paralel negatif geri besleme

10-3 Akım-Seri Negatif Geri Besleme

1.Öğretim Amacı

- 1) Öğrencilerin akım-seri negatif geri besleme teorisini anlamaları.
- 2) Öğrencilerin akım-seri negatif geri besleme karakteristiklerini anlamaları.

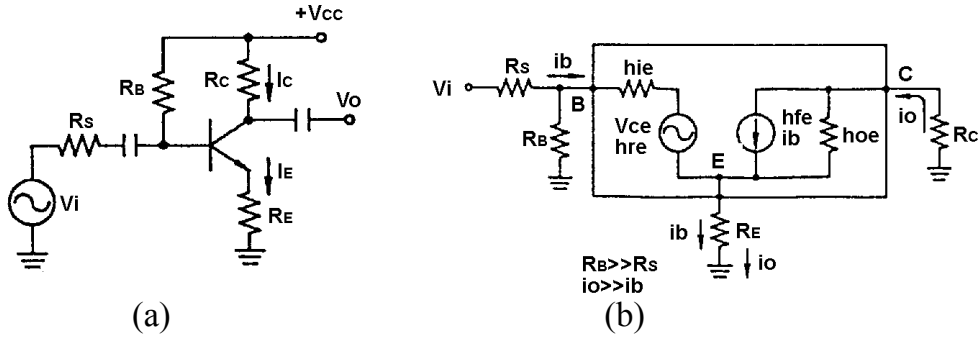
2. Tartışma Konuları

Akım-Seri Negatif Geri-Besleme AC Analizi:

Şekil 10-3.1'de akım-seri negatif geri besleme devresi gösterilmiştir. Geri besleme gerilimi $V_f = i_e \times R_E = i_o \times R_E$ i_o ile orantılıdır.

Geri Besleme Oranı $\beta = V_f / R_E$

$$A_{vf} = V_o / V_s = i_o R_c / V_s = i_o R_c / (i_b (R_s + h_{ie}) + i_o R_E) \quad (i_o \gg i_b)$$
$$= i_o R_c / i_o R_E = R_c / R_E$$



Şekil 10-3.1

10.4 Akım-Paralel Negatif Geri Besleme

1. Öğretim Amacı

- 1) Öğrencilerin akım-paralel geri besleme teorisini anlamaları.
- 2) Öğrencilerin akım-paralel negatif geri besleme karakteristiklerini anlamaları.

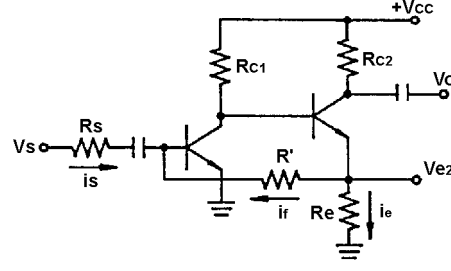
2. Tartışma Konuları

Akım-paralel negatif geri-besleme devrelerinde, geri besleme oranı β i_f / i_o olup Şekil 10-4.12de gösterilmiştir.

$$\beta = V_{e2-0,6V/R'} / V_{e2/R_e} = V_{e2/R'} / V_{e2/R_e} = R_e / R'$$

$$A_{if} = A_i / (1 + \beta A_i) = 1/\beta = R'/R_E$$

$$A_{vf} = V_o/V_s = i_o R_{c2}/V_s = i_o R_{c2}/i_s R_s = i_o/i_s = A_{if}(R_{c2}/R_s)$$



Şekil 10-4.1 Akım-Seri Negatif Geri-Besleme

4. Alıştırmaların Çözümleri

1) Seçmeli Sorular

1(1) 2(1) 3(3) 4(1) 5(2) 6(2) 7(1)

5. Arıza Bakım Simulasyonu

10-4 Akım-Paralel Devresi Şekil 10-5

Arıza Noktası: S6 (Q8: C1815 C, B Kısa devre), S4 (R20: 2,2k açık),
S5 (Q9: B, E kısa devre)

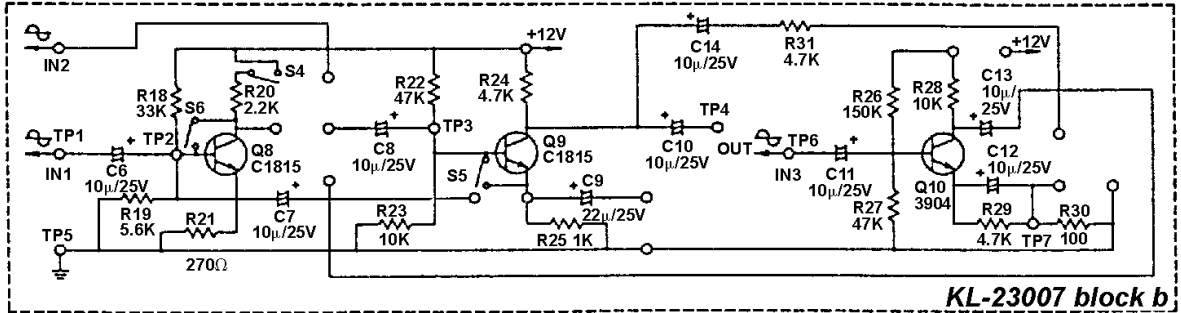
Bakım Talimatı

Normal: S6 OFF

Arıza 1: S6 ON. VBC8=0V, VC8=VB1

Arıza 2: S4 OFF. VC8=0V

Arıza 3: S5 ON. VBE9=0V, VC9=Vcc



-Şekil10-5-

Ünite 11 Pozitif Geri Beslemeli Tranzistör Devreleri Deneyi

1.Öğretim Amacı

Bu ünite de gösterilen amplifikatör devrelerine ek olarak , tranzistörlerden oluşan devrelere ait olarak osilasyon devreleri tanıtılacaktır.Elbetteki,her ne tip devre olursa olsun tranzistörlerin temel amplifikasyon karakteristikleri uygulamaları olacaktır.Aradaki tek fark devre bağlantılarının az miktarda değiştirilmiş veya düzeltilmiş olmasıdır.Bundan dolayı,öğrenciler öncelikle tranzistör amplifikatör devreleri anlamalıdır.Daha sonra bu ünite içeriğini de anlayabilirler.Tranzistör amplifikasyonunun anlaşılması ile öğrenciler bu ünite de ki osilatör devrelerin uygulama ve üretim metotlarını da öğrenebilirler.

2.Kapsam Özeti

Bu ünite de pozitif geri beslemeli osilasyon devrelerini birkaç bölümü ayıracağız,

1)Sinüzoidal Osilatörler

2)Multivibrasyon (Kare dalga)

3)Diğerleri

Sinüzoidal dalga,frekansa bağlı olarak,alçak frekanslı dalga ve yüksek frekanslı dalga olarak ayrılabilir.Multivibrasyon 3 farklı tipi kapsar,(astable,monostable,bistable)Diğer tipler : Intermittent,Schmitt ve Sawtooth dalga.

3.Deney Maddeleri

11-1 Alçak Frekans Sinüzoidal Osilasyon Deneyi

1.Öğretim Amacı

1) Öğrencilerin alçak frekans sinüzoidal osilatör devreler teorisini anlamaları.

2) Öğrencilerin alçak frekans sinüzoidal osilatör devreler

uygulamalarını anlamaları

2.Tartışma Konuları

(1) RC faz değiştirici osilatörleri f_o, β katsayıları

1.Vf lider fazı tipi

Şekil 11-1.1 RC fazı şift ağı(faz lider). f_o ve β değerlerini bulunuz?

Çözüm:

1)(KVL) çevre metotunu kullanarak 3-kademeli faz değiştirici şebekesini analiz edelim..Her bir çevre akımı I (I_1, I_2, I_3) olsun.

2)Çevre (KVL) metodu kullanılarak aşağıda belirtilen 3 denklem bulunur,

$$I_1(-jX_c) + (I_1 - I_2)R = V_o$$

$$(I_2 - I_1)R + I_2(-jX_c) + (I_2 - I_3)R = 0$$

$$(I_3 - I_2)R + I_3(-jX_c) + I_3R = 0$$

3)Yukarıdaki denklemlerin çözülmesiyle,

$$I_3 = V_o R^2 / (R^3 - 5R X_c^2 - j(6R^2 X_c - X_c^3)) \text{-----1}$$

$$4) \therefore V_f = I_3 R$$

$$\therefore V_f = V_o R^3 / (R^3 - 5R X_c^2 - j(6R^2 X_c - X_c^3)) \text{-----2}$$

V_f 'nin V_o ile aynı fazda olması durumunda (devre tamamen direnç devresi), olması durumunda denklem 22deki imajiner kısım 0 olur.

Bu denklemden $6R^2 X_c - X_c^3 = 0$

$$X_c \neq 0 \text{ olamaz dolayısıyla } 6R^2 = X_c^2 = (1/2\pi f_o C)^2$$

Bu sebeple $f_o = 1/2\pi\sqrt{6RC}$

5) $6R^2 = X_c^2$ denklem 22de yerine koyulursa

$$V_f = V_o R^3 / (R^3 - 5R X_c^2) = V_o R^3 / (R^3 - 5R 6R^2) = V_o R^3 / (R^3 - 30R^3) = -V_o/29$$

$$6) \therefore \beta = V_f / V_o$$

$$\therefore \beta = -1/29 \text{ (negatif işaret ters fızı göstermektedir)}$$

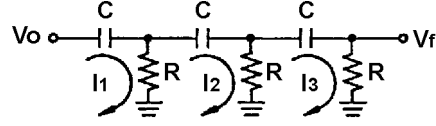
7) Tartışma konularından bulunan

$f_o = 1/2\pi\sqrt{6RC}$ olması durumunda faz V_o ve V_f arasında ters olmaktadır ve

$$\beta = -1/29$$

Sinüzoidal osilatörler için durum $-\beta A_v = 1$

Bu sebeple amplifikatörün gerilim kazancı A_v en az 29 olmalıdır.



Şekil 11-1.1

2. Vf fazı lag tipi

Şekil 11-1.1’de verilen lag tipi faz değıştirici şebekedir. Bu devrede ω ve b değęerlerini bulunuz,

1) Çevre (KVL) metodu kullanarak faz değıştirici şebekeyi analiz edelim. Çevre akımları sırasıyla I_1, I_2, I_3 olsun.

2) Çevre (KVL) metodu kullanılarak aşığıdaki 3 denklem bulunur;

$$I_1 R + (I_1 - I_2)(-jX_c) = V_o$$

$$(I_2 - I_1)(-jX_c) + I_2 R + (I_2 - I_3)(-jX_c) = 0$$

$$(I_3 - I_2)(-jX_c) + I_3 R + I_3(-jX_c) = 0$$

3) Yukarıdaki denklemleri çözürek,

$$I_3 = \frac{V_o X_c^2}{R^3 - 6R X_c^2} + j(5R^2 X_c - X_c^3) \text{-----1}$$

$$4) V_f = I_3(-jX_c)$$

$$V_f = -j \frac{V_o X_c^3}{R^3 - 6R X_c^2} + j(5R^2 X_c - X_c^3)$$

$$= -j \frac{V_o X_c^3}{R^3 - 6R X_c^2} + j(5R^2 X_c - X_c^3) \text{-----2}$$

V_f ile V_1 aynı fazda olması durumunda.(devre tamamen direnç devresi) denklem 2’de imajiner kısım 0 olur. $R^3 - 6R X_c^2 = 0$

R 0 değęerinde olamaz. Dolayısıyla $R^2 = 6X_c^2 = 6(1/2\pi f_o C)^2$

Bundan dolayı $f_0 = \sqrt{6/2\pi RC}$

5) $R^2 = 6X_c^2$ denklem 2'de yerine konulursa

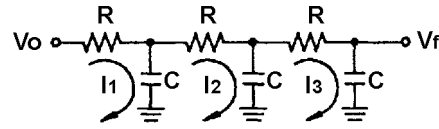
$$V_f = V_o X_c^3 / (X_c^3 - 5R^2 X_c) = V_o X_c^3 / (X_c^3 - 5(6X_c^2)X_c) =$$

$$V_o X_c^3 / (X_c^3 - 30X_c^3) = -1/29$$

6) $\beta = V_f/V_o$

$$\beta = -1/29$$

Sinüzoidal osilatörlerde durum $-\beta A_v = 1$ olur. Dolayısıyla amplifikatörün gerilim kazancı A_v en az 29 olmalıdır.



-Şekil 11-1.2

(2) Wien Köprü Osilasyonu f_0 ve β değerleri

Şekil 11-1.3'te Wien köprü geribesleme şebekesi gösterilmiştir. Bu devredeki geri besleme hızı;

$$\beta_1 = V_f/V_o = R/X_c / (R-jX_c + (R//X_c)) = (-jRX_c/R-jX_c)/(R-jX_c + (-jRX_c/R-jX_c))$$

$$= -jRX_c/(R^2-2jRX_c-X_c^2-jRX_c) = (-jRX_c)/(R^2-X_c^2-3jRX_c)$$

$$= RX_c/(j(R^2-X_c^2) + 3RX_c)$$

Osilasyon durumunda, geri besleme şebekesi tamamen direnç devresi olup, faz değişimi 180° ve imajiner kısım 0 olmaktadır.

$$\text{Bundan dolayı } R^2-X_c^2 = 0$$

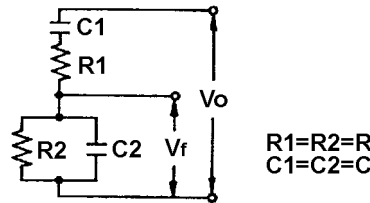
$$R^2=X_c^2$$

$$(1/2\pi f_0 C)^2 = R^2, \quad 1/2\pi f_0 C = R$$

$$f_0 = 1/2\pi RC, \text{ Eğer } R_1 \neq R_2, C_1 \neq C_2, f_0 = 1/2\pi\sqrt{R_1 R_2 C_1 C_2}$$

$$\text{Ne zaman } f_0 = 1/2\pi RC, \beta = RX_c/3RX_c = 1/3$$

Bundan dolayı $-\beta A_v = 1$ değerinde kalması ve devrenin osilasyonda kalması için gerilim kazancı en az 3 olmalıdır.



Şekil 11-1.3

11-2 Yüksek Frekans Sinüzoidal Osilasyonu Deneyi

1.Öğretim Amacı

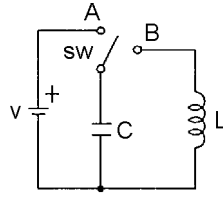
1) Öğrencilerin yüksek frekans sinüzoidal osilasyon teorisini anlamaları.

2) Öğrencilerin yüksek frekans sinüzoidal dalga genaretörleri uygulamalarını anlamaları

2.Tartışma Konuları

(1) L-C Enerji Depolama Devresi Osilasyonu

Şekil 11.2.12de görüldüğü gibi SW A noktasındadır.Kapasitör doyum noktasına kadar şarj edildiğinde SW anahtarı B konumuna getirilir.Osilasyon dalga formu Şekil 11-2.2’de gösterilmiştir.Operasyon aşağıdaki gibi analiz edilmiştir,



-Şekil 11-2.1-

1) $t=0$ anında C kapasitörü L üzerinden deşarj olur.Akım yönü Şekil 11-2.2(a)’da gösterilmiştir.Bobin tarafından üretilen anti elektromotor kuvveti (emk) akımla aynı yönde olup,kapasitördeki gerilimin düşmesi ile akım artmaktadır.Dalga formları Şekil 11-2.2(a)’da gösterilmiştir.Vc geriliminin azalmasıyla,kapasitördeki enerji ($cv^2/2$) düşmektedir.bu arada akım i artmaktadır.Dolayısıyla bobinde depolanan enerji sürekli artmaktadır.,kapasitördeki enerji bobine transfer edilmektedir.,bobindeki enerji maksimum seviyesine ulaşır ($LI^2/2$).Bundan dolayı akım i tepe değerine Şekil 11-2.2’de gösterildiği gibi ulaşır.

2) $t=t_1$ anında , $V_c=0$.Akım i maksimumdan 0’a azalacaktır.Bundan dolayı,bobin anti-EMF oluşturarak i akımının büyük değerlerde azalıp artmasına mani olacaktır.Dalga formu Şekil 11-2.2(b)’de verilmiştir.Kapasitörde ki gerilim 0 olduğunda i akımı ile şarj edilmektedir.

Gerilim polaritesi (alt terminal pozitif ve üst terminal negatif)orijinalin tersi yönündedir,dolayısıyla V_c eğrisi negatif yöne doğru yükselmektedir.

T_1-t_2 peryotunda,akım i azalırken gerilim V_c daha büyük değerlere şarj olacaktır.Bu peryotta V_c 'nin büyümesi ile kapasitörde daha çok enerji olacaktır. i akımının küçülmesi ile bobindeki enerji azalacaktır.Bu durum enerjinin bobinden kapasitöre doğru transfer edildiğini göstermektedir.

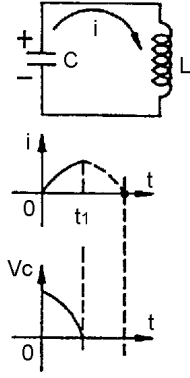
i akımının 0'a inmesi durumunda , bobindeki tüm enerji kapasitöre transfer edilmiş kapasitör gerilimi V_c maksimum negatif tepe değerine ulaşmıştır.

T_1-t_2 peryotundaki $i-V_c$ eğrisi Şekil 11-2.2'de gösterilmiştir.

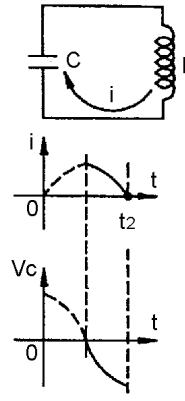
3) $t=t_2$ anında , $i=0$ ve V_c negatif tepe değerine ulaşmıştır.Bu arada,kapasitör gerilimi V_c bobin üzerinden deşarj olmaktadır.Deşarş akımı yönü orijinalin aksi yönünde olup Şekil 11-2.2 (c)'de gösterilmiştir.Bundan dolayı akım ters yönde Şekil 11-2.2(c)'de verilen akım eğrisinde gösterildiği gibi yükselmektedir.Bu zaman aralığında V_c gerilimi azalmaktadır. $V_c=0$ anında kapasitördeki enerji tamamen bobine transfer edilmiştir.Bu durumda akım tepe değerine ulaşmıştır. i akımı ve V_c gerilimi dalga formu Şekil 11-2.2(c)2de verilmiştir.

4) $t=t_3$ anında , V_c gerilimi 0 olup i akımı tepe değerine yükselmektedir. V_c 'nin 0 olmasından dolayı akım azalma eğilimindedir.Bobinde üretilen Anti-EMF akımın Şekil 11-2.2(d)'de gösterildiği gibi yavaşça düşmesini sağlamaktadır.Bu akım kapasitörü şarj edecektir.Üst terminalin polaritesi + ve alt terminalin polaritesi - olmaktadır. V_c gerilimi daha fazla şarj olacak ve akım düşecektir. $i=0$ olması durumunda ,bobindeki enerjinin tümü kapasitöre transfer edilmiştir.Bundan dolayı V_c gerilimi tepe değerine ulaşmıştır.Gerilim eğrisi Şekil 11-2.2(d)'de verilmiştir.

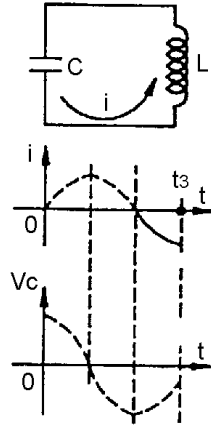
5) $t=t_4$ anında , operasyon $t=0$ anındaki operasyon ile aynı olup (1)-(4) arası tekrarlanacaktır.Bundan dolayı V_c 'nin dalga formu sinüzoidal olmaktadır.



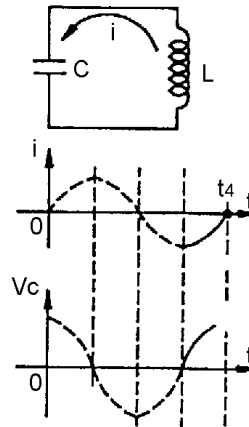
(a) C L üzerinden deşarj olmaktadır.



(b) C L üzerinden şarj olmaktadır.



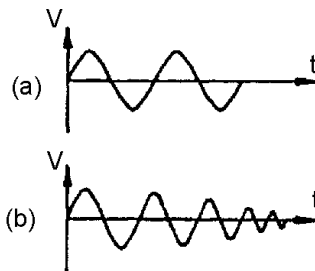
(c) C L üzerinden ters yönde deşarj olmaktadır



(d) C L üzerinden ters yönde şarj olmaktadır.

Şekil 11-2.2

2) L-C osilasyonundaki enerji genellikle L-C devresinin direnç bileşeninden kaynaklanmasından dolayı , osilasyon sinyali zayıflamakta ve en sonunda 0'a ulaşmaktadır.Şekil 11-2.32de osilasyon şiddeti formu görülmektedir.Bundan dolayı,devrenin osilasyonda kalması için devrenin L-C'deki enerjiyi kompanse etmesi gerekmektedir.



Şekil 11-2.3 Gerilim Osilasyonu

11-3 Quartz Kiristal Osilasyon Devreleri Deneyi

1.Öğretim Amacı

- 1) Öğrencilerin quartz kristali karakteristiklerini anlamaları.
- 2) Öğrencilerin kristal osilasyon devreleri prensip ve karakteristiklerini anlamaları

2.Tartışma Konuları

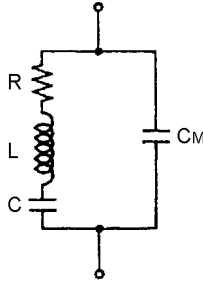
Şekil 11-3.1’de gösterilen kristal eşdeğer devresinde görüldüğü gibi, devre iki farklı tip harmonik osilasyon devresi içermektedir.Biri seri harmonik devresi,diğer, paralel harmonik devresi olmaktadır.

1)Seri Harmonik Devrelerin Uygulamaları

Bu uygulamanın yapılabilmesi için ,kristalin pozitif geri-besleme döngüsüne Eklenmesi gerekmektedir.Kristal empedansı kristal rezonans frekansında düşük olup bu sinyallerin geçmesini sağlamaktadır.Fakat diğer frekanslarda empedans yüksek olup sinyaller geri besleme yapamamaktadırlar.

2)Paralel Harmonik Osilasyon Uygulamaları

Bu karakteristiğin uygulanması ile ,kristal L-C enerji depolama devresinde olduğu gibi osilasyon yapmakta ve sinüzoidal dalga üretmektedir.



Şekil 11-3.1 Quartz Kristali Eşdeğer Devresi

11-4 Astable Osilasyon Devreleri Deneyi

1.Öğretim Amacı

- 1) Öğrencilerin harmonik osilasyon devreleri karakteristiklerini anlamaları.
- 2) Öğrencilerin astable osilasyon devreleri uygulamalarını anlamaları

2.Tartışma Konuları

1)Astable Harmonik Osilasyon Uygulamasında f Osilasyonunun Tartışılması

Şekil 11-4.1’de görüldüğü gibi ,CI’nin deşarj olduğu anda,RBI’nın karşılıklı iki terminalindeki gerilim yaklaşık 2Vcc değerindedir.

Deşarj esnasında RBI karşısındaki gerilim seviye-seviye düşmektedir. Deşarjın bitmesi ile RBI gerilimi Vcc değerine düşecektir. Bu anda Q1 OFF konumundan ON konumuna geçişecektir. Bundan dolayı,

$$V_{cc} = 2V_{ce} - e^{(T_1/RB_1C_1)}, \quad \frac{1}{2} = e^{(T_1/RB_1C_1)}$$

Her iki tarafın logaritması alınarak,

$$\log e^{(1/2)} = \log e, \quad \log 1 - \log 2 = -T_1/RB_1C_1$$

$$0 - \log 2 = -T_1/RB_1C_1, \quad T_1 = RB_1C_1 \log 2 = 0.693 RB_1C_1$$

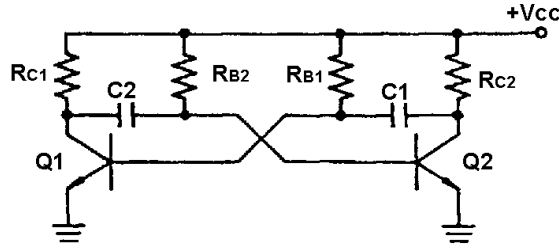
Aynı prensiple,

$$T_2 = 0.693 RB_2C_2$$

$$T = T_1 + T_2 = 0.693 (RB_1C_1 + RB_2C_2)$$

$$f = 1/T = 1/0.7 (RB_1C_1 + RB_2C_2) \quad RB_1C_1 = RB_2C_2 \text{ olması durumunda}$$

$$f = 1/1.4 RBC$$



Şekil 11-4.1 Astable Osilasyon Devresi

2) Astable Osilasyon Devresi Formülasyonu

$$1) R_c = V_{cc} / I_c \text{ (Q doyumdadır)}$$

Bu formülde, Vo büküklüğü Vcc'ye bağlıdır. Fakat Vcc tranzistörlerin Vceo değerinden büyük olamaz. Aynı zamanda IC değeri Icmx'dan büyük olamaz.

$$2) R_b \leq \beta R_c \text{ (Doyumda , } I_c = V_{cc} / R_c = \beta I_b = \beta V_{cc} / R_b \text{)}$$

$$3) C = 1 / 1.4 R_b f \text{ (} f = 1 / 1.4 R_b c \text{)}$$

11-5 Monostable Osilasyon Devreleri Deneyi

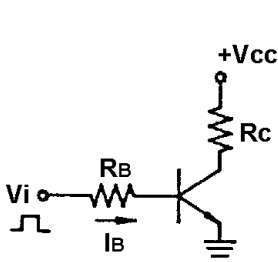
1.Öğretim Amacı

- 1) Öğrencilerin monostable osilasyon devreleri prensiplerini anlamaları.
- 2) Öğrencilerin monostable osilasyon devreleri uygulamalarını anlamaları

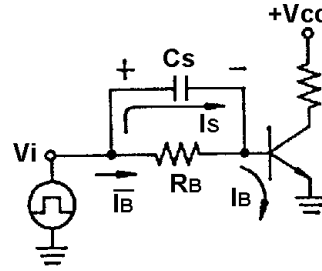
2.Tartışma Konuları

- 1) Tranzistörlerdeki ON-OFF anahtarlama zamanı nasıl iyileştirilebilir?

Çözüm:Tranzistörlerin anahtarlama amacıyla kullanıldı durumlarda tranzistör kesme yada doyum operasyonlarında kullanılır.Tranzistörlerdeki (OFF-ON) anahtarlama zamanını iyileştirmek için ,tranzistörlerdeki B ve E arasına ters gerilim eklenmelidir.Temel elektronik anahtarlama devresi ve gelişmiş anahtarlama devresi Şekil 11-5.1(a) ve (b)'de sırasıyla verilmiştir. Şekil 11-5.1 (b)'de verilen devrede Cs ivmelendirme kapasitörü olarak tanımlanmaktadır.



(a) Temel Devre



(b)Gelişmiş Devre

Şekil 11-5.1 Elektronik Anahtarlama

11-6 Bistable Osilasyon Devresi Deneyi

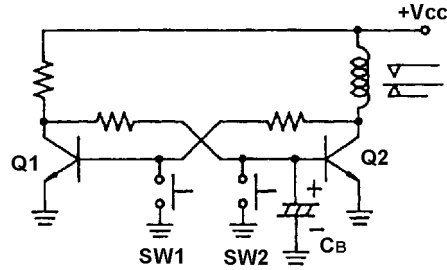
1.Öğretim Amacı

- 1) Öğrencilerin bistable osilasyon devreleri prensiplerini anlamaları.
- 2) Öğrencilerin bistable osilasyon devreleri uygulamalarını anlamaları

2.Tartışma Konuları

- 1)Bistable Devreler Uygulamaları-Kendi-kendini tamir eden devre
Şekil 11-6.1'de gösterilmiştir.

Güç kaynağının bağlanması ile, V_b C_b sebebiyle başlangıçta 0 değerindedir. Daha sonra Q2 OFF ancak Q1 ON konumuna gelir. Q1 ON konumuna geldiğinde, V_{ce1} 0.2 V öyle ki V_{b2} arttırılmaz ve Q2 OFF konumunda kalır. SW1'in basılması ile, Q1 OFF ve V_{ce1} V_{b2} gibi artmaktadır. Q2 ON konumuna geldiğinde V_{ce2} 0.2 V olur çünkü V_{b1} 0.6 V'dan küçüktür ve Q1 OFF konumunda tutulur.



Şekil 11-6.1 Kendi kendini tamir eden devre

11-7 Intermittent Osilasyon Devresi Deneyi

1. Öğretim Amacı

- 1) Öğrencilerin intermittent osilasyon devreleri prensiplerini anlamaları.
- 2) Öğrencilerin intermittent osilasyon devreleri uygulamalarını anlamaları

2. Tartışma Konuları

- 1) Sawtooth Dalga Formu Oluşturan Intermittent Osilatörü

Intermittent Osilatörlerinin diğer bir tipi Şekil 11-71(a)

gösterilmiştir. Kapasitörün emitör ile bağlanması ile devre amitörden sawtooth dalga formu oluşturabilmektedir.

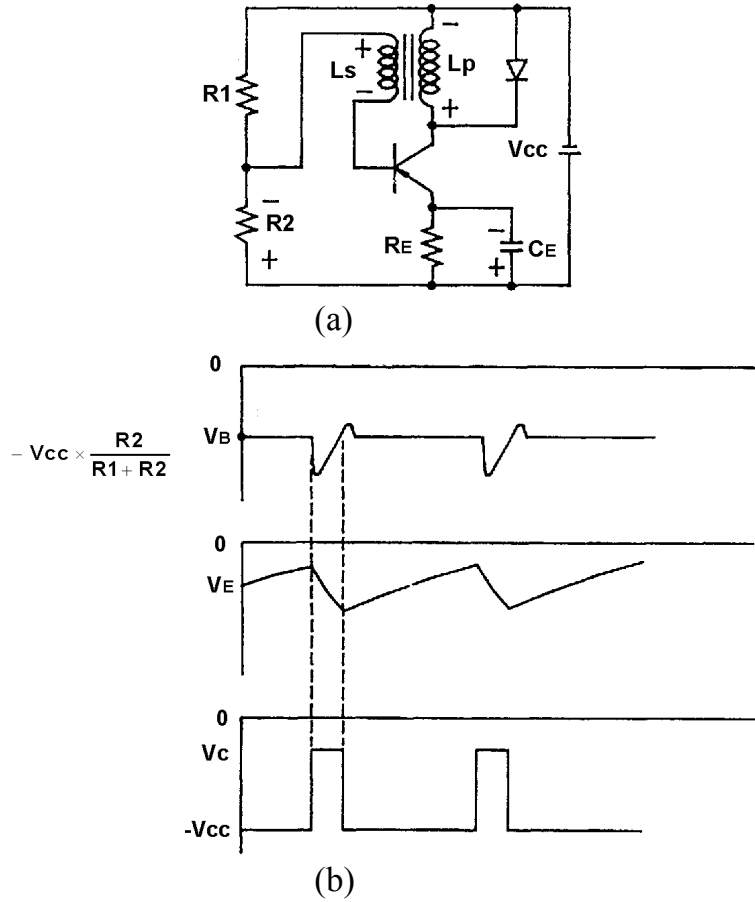
Prensip.

1) V_{cc} güç kaynağı devreye bağlandıktan sonra, tranzistör iletken hale gelir ve I_c akımı oluşur. Bundan dolayı L_s bobininde gerilim (üst sınır pozitif, alt sınır negatif) endüklenir. Şekil 11-7.1'de gösterildiği gibi endüklenen gerilim V_{r2} ile seri olmaktadır öyle ki ön gerilim yükselsin ve I_c akımı doyuma ulaşmadan azalsın. Bu şekilde, CE kapasitörü kuvvetli şekilde şarj olur ve oluşan büyük negatif gerilim tranzistörün emitörden OFF olmasına sebep olur.

2) Tranzistörün OFF konumuna gelmesi ile C_e kapasitörü R_e üzerindendeşarj olur. V_{ce} 'nin azalması ile Tranzistör ON konumuna gelir ve devre 1)'de tanımlanan operasyonları tekrarlar.

3) Şekil 11-7.1(b)'de devrenin her bir noktasındaki dalga formu gösterilmektedir.

4) R_e ve C_e değerlerinin değiştirilmesi osilasyon frekansı f' 'yi değiştirecektir.



Şekil 11-7.1

11-8 Scmitt Devresi Deneyi

1. Öğretim Amacı

- 1) Öğrencilerin Scmitt devreleri prensiplerini anlamaları.
- 2) Öğrencilerin Scmitt devreleri uygulamalarını anlamaları

2. Tartışma Konuları

1) Scmitt Devreleri Uygulamaları

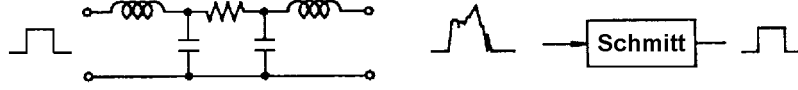
Scmitt Devreleri Ana Uygulamaları

1) Dalgaformu Oluşturulması

Kontrol sinyalinin uzak mesafelere iletilmesinde, sinyalde gürültü problemleri oluşmaktadır. Sonuç olarak, alıcıdaki sinyal vericideki ile aynı nitelikte olmamaktadır.

Bundan dolayı , kontrol devresi normal işletilememektedir. Alıcıda Scmitt devresi kullanarak sinyal formu düzeltilerek Şekil 11-8.1’de gösterilen H-L sinyali elde edilir.

2) Scmitt devresi herhangi bir elektrik alıcısı olarak kullanılabilir. Sıcaklık alıcısı olarak, Scmitt devresinin geçiktirici karakteristikleri kullanılarak operasyonun kararlılığı ölçülebilir.



Şekil 11-8.1

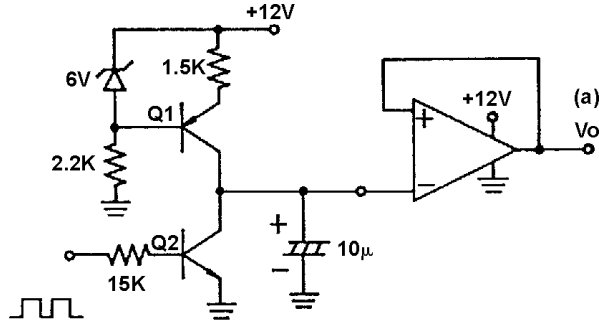
11-9 Sawtooth Dalga Formu Osilatör Deneyi

1. Öğretim Amacı

- 1) Öğrencilerin Sawtooth dalga formu üretilme teorisini anlamaları.
- 2) Öğrencilerin Sawtooth dalga formu devresi uygulamalarını anlamaları

2. Tartışma Konuları

Sawtooth dalga formu üretimi kapasitörlerin şarj ve deşarj edilmesi ile oluşur. Pratik uygulamalarda yük sawtooth dalga formu üretici çıkışı ile bağlanmalıdır. Bu arada , yükün direnç büyüklüğü kapasitörlerin şarj veya , deşarj sonuçlarını etkileyecektir. Bundan dolayı , sawtooth dalga formu üretici çıkışına tampon konulmaktadır, bu şekildeki operasyon amplifikatörü ve kaskat devre Şekil 11-92da gösterilmiştir.



Şekil 11-9 Sawtooth Dalga Formu Üretici Ve Operasyonel Amplifikatör

4. Alıřtırmaların Çözümleri

1) Seçmeli Problemler

1(2) 2(1) 3(2) 4(3) 5(1) 6(1)
7(2) 8(1) 9(2) 10(1) 11(1)

5. Arıza-Simülasyonları

11-1 Alçak Frekans Sinüzoidal Dalga formu (Şekil 11-10)

1. RC Faz deęiřtirici osilatörler

Arıza Noktası: S1 (C3:0,01µ KISA 9, S2 (Q1:C1815 B,E kısa)

Çözüm

Normal : S1 OFF, S2 OFF

Arıza 1 : S1 ON. Geri besleme ve osilasyon yapamaz.

Arıza 2: S2 OFF Vbe = 0V osilasyon yapamaz.

2. Wien-Köprüsü OSC Şekil 11-11

Arıza Noktası: S3 (Q2:C,E kısa), S4 (R14:33K Açık)

Çözüm

Normal Durum: S3 OFF , S4 ON

Arıza 1: S3 ON , Vce2 = 0

Arıza 2: S4 OFF , Vb3 = 0V , Vbe3 = 0V

11-3 Quartz Kristal OSC Şekil 11-12

Arıza Noktası: S1 (Q:B,E kısa)

Çözüm

Normal : S1 OFF

Arıza Durumu : S1 ON Vbe = 0V , Vo = +Vcc

11-4 Astable OSC

1. Şekil 11-13 Kare Dalga Üretici

Arıza Noktası: S6 (Q5:C,E kısa) , S7 (Q6: B , E kısa)

Çözüm

Normal : S6 OFF, S7 OFF

Arıza 1: S6 ON. Vce5 = 0V olmasından dolayı Vo1 ve Vo2 kare

dalga formlarını oluşturamaz.

Arıza 2: S7 ON. Vbe6 = 0V , Vce6 = +Vcc , Vce5 = 0V

3. Şekil 11-13 flaş ıřık

Arıza Noktası: S6 (Q5:C,E kısa) , S7 (Q6:B,E kısa devre)

Çözüm

Normal : S6 OFF , S7 OFF

Arıza 1: S6 ON. Vce5 = 0V , Vce6 düřtüęünde LED1 ON durumundadır , LED2 ON durumundadır.

Arıza 2: S7 ON. Vbe6 = 0V , Vce6 = Vcc ve LED2 Vce5 düřtüęünde ON durumunda deęildir , LED1 ON durumundadır.

4. Şekil 11-13 Elektriksel Zil

Arıza Noktası: S6 (Q5:C,E kısa) , S7 (Q6:B,E kısa)

Çözüm

Normal :S6 OFF , S7 OFF

Arıza 1:S6 ON.Vce5 = 0V devre osilasyonda değildir ve zil çalışmamaktadır.

Arıza 2:S7 ON.Vbe6 = 0V , Vce6 = +Vcc, devre osilasyonda değildir ve zil çalışmamaktadır.

11-5 Monostable OSC

2.Şekil 11-14 Zamanlayıcı

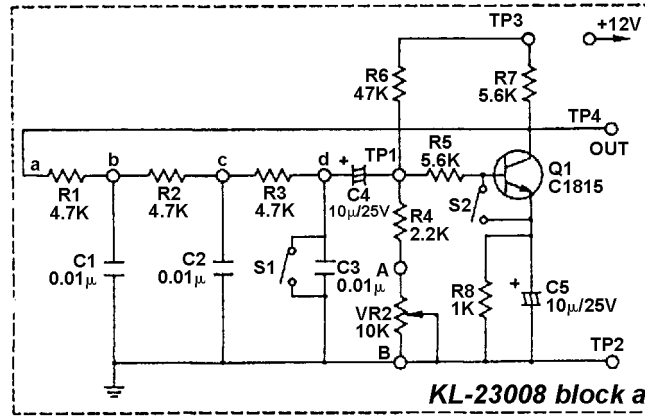
Arıza Noktası:S2 (R6:1KΩ açık) , S2 (Q3:B,E kısa)

Çözüm

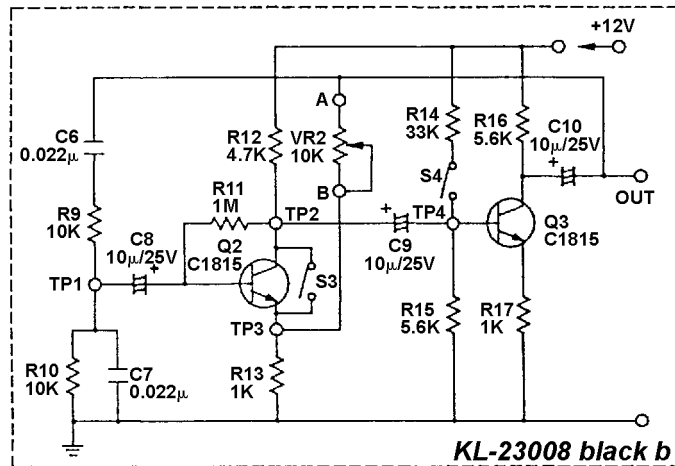
Normal :S2 ON , S3 OFF

Arıza 1: S2 OFF.Q2 tetiklemesi geçersiz ,Q2 ON konumunda kalıyor.

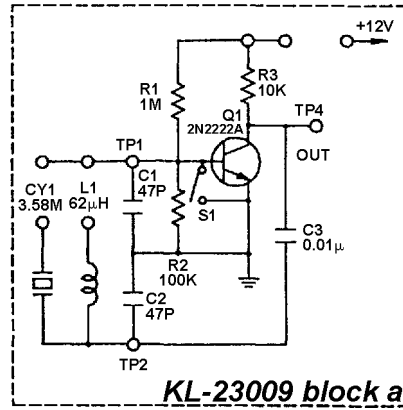
Arıza 2:S3 ON. Q3:Vbe2 = 0V ve Q3 OFF konumunda kalıyor.Q2 ON konumunda kalıyor.



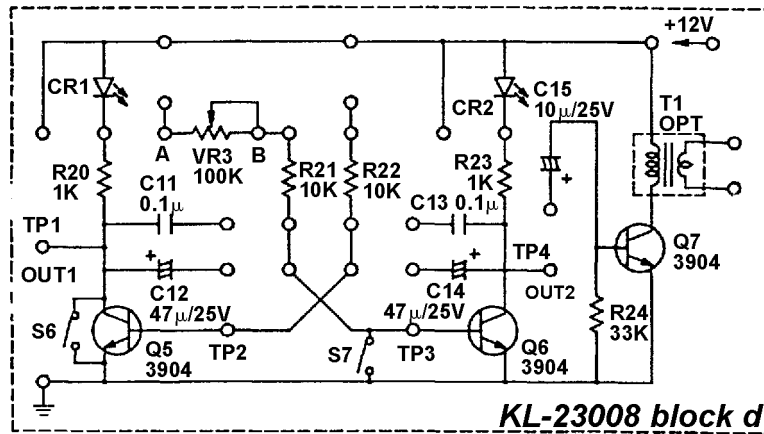
Şekil 11-10



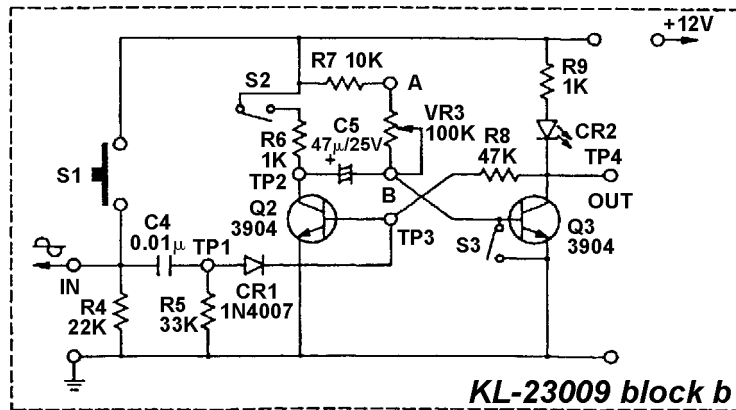
-Şekil 11-11-



-Şekil 11-12-



-Şekil 11-13-



-Şekil 11-14-

11-7 Intermittent OSC

2.Şekil 11-15 Elektriksel Zil

Arıza Noktası:S5 (L1 kısa)

Çözüm

Normal :S5 OFF

Arıza : S5 ON.RI1 = 0Ω Devre osilasyon yapmamaktadır.

11-8 Schmitt OSC

2.Şekil 11-16 60Hz Kare Dalga Üretici

Arıza Noktası:S1 (Q1:B,E kısa)

Çözüm

Normal :S1 OFF

Arıza : S1 ON.Vbe1 = 0V ve Vc1 çok yüksek.Vc2 RI1 = 0Ω ve Vc1 çok yüksek.Vc2 çok düşük , dolayısıyla kare dalga oluşmamaktadır.

11-9 Sawtooth DalgaFormu OSC

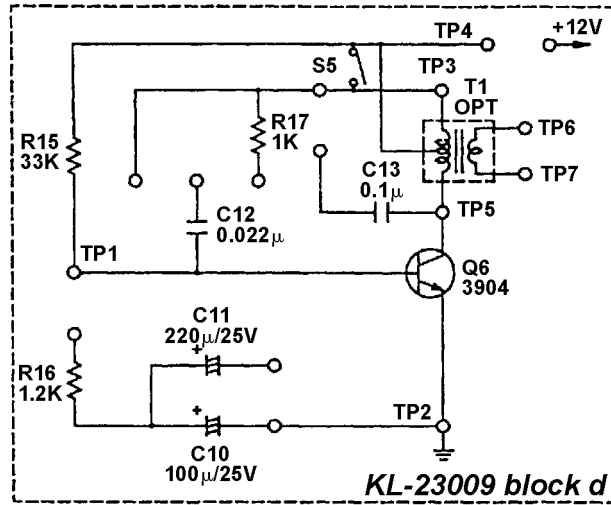
2.Şekil 11-172de lineer sawtooth dalga formu üretici gösterilmiştir.

Arıza Noktası:S2 (Q4:C,E kısa veya Cz kısa)

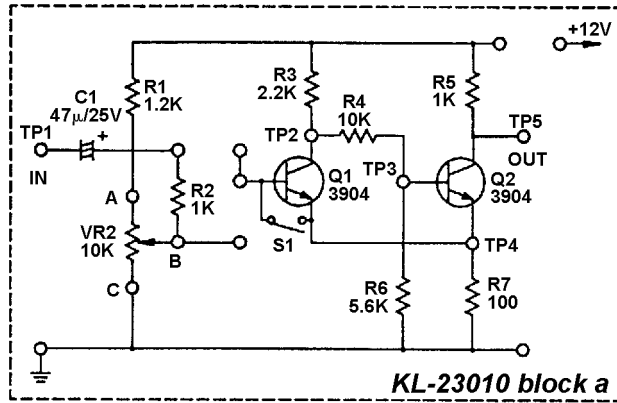
Çözüm

Normal :S2 OFF

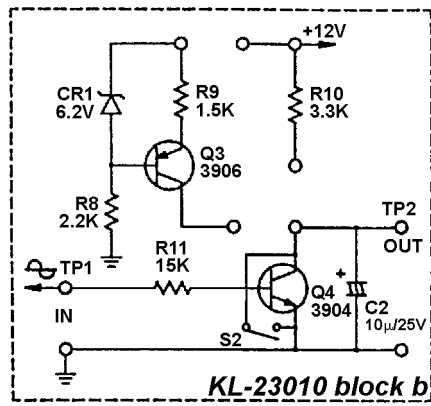
Arıza : S2 ON.Vc4 = 0V C kapasitörü şarj edilememektedir.



-Şekil 11-15-



-Şekil 11-16-



-Şekil 11-17-

Ünite 12 Regüle Edilmiş Gerilim Ve Sabit Akımlı Devreler Deneyi

1.Öğretim Amacı

Bu ünite de kararlı gerilim diodları ve tranzistörlerden oluşan kararlı gerilim ve sabit akım devrelerini tanıtacağız.Basit IC kararlı gerilim devrelerde aynı zamanda tanıtılacaktır.Kararlı gerilim devrelerinin çalışma prensiplerini açıklamak amacıyla en basit kararlı gerilim elemanı Zener Diyot Z_d ile başlanılacaktır , Zener diyot ile ayarlanabilir kararlı gerilim devresi hazırlanabilmektedir.Daha sonra akımı sınırlandırabilen kararlı gerilim devreleri gösterilecektir.Konular basit karmaşığa doğru adım adım verilecek öğrencilerin daha iyi öğrenmeleri sağlanacaktır.Bundan dolayı , öğretmenlerin öğrencilerden klasik tipteki gerilim devrelerinin çalışma prensiplerini ve uygulamalarını öğrenmelerini beklemeleri gerekmektedir.

2.Kapsam Özeti

Bu ünite de, farklı karakteristik özelliklere sahip birkaç türde kararlı gerilim devreleri sırasıyla verilecektir.12-1---12-6 içeriği aşağıdaki gibidir,

12-1: Zener-Diyot kararlı gerilim devreleri deneyi.

12-2: Zener-Diyot/Tranzistör kararlı gerilim devreleri deneyi.

12-3: Ayarlanabilir kararlı gerilim devreleri deneyi.

12-4: Akım Sınırlayıcı korumalı kararlı gerilim devreleri deneyi.

12-5: IC kararlı gerilim devreleri deneyi.

Bunlara ek olarak , bölüm 12-6'da kararlı gerilimli devreler prensibiyle çalışan sabit akımlı devreler verilecektir.

3.Deney Maddeleri

12-1: Zener-Diyot sabit gerilim devreleri deneyi.

1.Öğretim Amacı

1) Öğrencilerin sabit gerilimli Zener Diyot uygulamalarını anlamaları.

2.Tartışma Konuları

Zener Diyot uygulamalarında aşağıdaki üç özelliğe dikkat edilmelidir,

1) V_z (Zener Diyot gerilimi)

2) P_z (Maksimum güç değeri)

3) I_z (Maksimum akım değeri)

Konuyu ile ilgili bilgi Tablo 12 (a) ve (b)'de sırasıyla verilmiştir.

REGULATOR DİYOTLAR ZENER DİYOTLAR

SILICON GERİLİMİ
REGULATOR DİYOTLAR

1 WATT ZENER DİYOTLAR

PARÇA NO	ZENER EŞİK GERİLİMİ (V)	TOLERANS ± 5 %	TEST AKIMI Iz (mAdc)	Max.Dinamik Empedans @Iz (Ω)
1N4728A	3,3	3,1-3,5	76	10,0
1N4729A	3,6	3,4-3	69	10,0
1N4730A	3,9	3,7-4	64	9,0
1N4731A	4,3	4,1-4,5	58	9,0
1N4732A	4,7	4,5-4,9	53	8,0
1N4733A	5,1	4,3-5,4	49	7,0
1N4734A	5,6	5,3-5,9	45	5,0
1N4735A	6,2	5,9-6,5	41	2,0
1N4736A	6,8	6,5-7,1	37	3,5
1N4737A	7,5	7,1-7,9	34	4,0
1N4738A	8,2	7,8-8,6	31	4,5
1N4739A	9,1	8,6-9,6	28	5,0
1N4740A	10	9,5-10,5	25	7,0
1N4741A	11	10,5-11,6	23	8,0
1N4742A	12	11,4-12,6	21	9,0
1N4743A	13	12,4-13,7	19	10,0
1N4744A	15	14,3-15,8	17	14,0
1N4745A	16	15,2-16,8	15,5	16,0
1N4746	18	17,1-18,9	14	20,0
1N4747A	20	19,0-21,0	12,5	22,0
1N4748A	22	20,9-23,1	11,5	23,0
1N4749A	24	22,8-25,2	10,5	25,0
1N4750A	27	25,7-28,4	9,5	35,0
1N4751A	30	28,5-31,5	8,5	40,0
1N4752A	33	31,4-34,7	7,5	45,0

Tablo 12-1(a)

REGULATOR DİYOTLAR ZENER DİYOTLAR

SILICON GERİLİMİ
REGULATOR DİYOTLAR

500 MW ZENER DİYOTLAR

PARÇA NO	ZENER EŞİK GERİLİMİ (V)	TOLERANS ± 5 %	TEST AKIMI Iz (mAdc)	Max.Dinamik Empedans @Iz (Ω)
1N746	3,3	3,1-3,5	20	28,0
1N747	3,6	3,4-3,8	20	24,0
1N748	3,9	3,7-4,1	20	23,0
1N749	4,3	4,1-4,5	20	22,0
1N750	4,7	4,5-4,9	20	19,0
1N751	5,1	4,8-5,4	20	17,0
1N752	5,6	5,3-5,9	20	11,0
1N753	6,2	5,9-6,5	20	7,0
1N754	6,8	6,5-7,1	20	5,5
1N755	7,5	7,1-7,9	20	6,0
1N756	8,2	7,8-8,6	20	8,0
1N757	9,1	8,6-9,6	20	10,0
1N758	10	9,5-10,5	20	17
1N759	12	11,4-12,6	18,5	30,0
1N957	6.8	6,5-7,1	16,5	4,5
1N958	7.5	7,8-8,6	15	5,5
1N959	8.2	8,6-9,68	14	6,5
1N960	9.1	9,5-10,5	12,5	7,5
1N961	10	11,4-12,6	11,5	8,5
1N962	11	12,4-13,7	10,5	9,5
1N963	12	14,3-15,8	9,5	11,5
1N964	13	15,2-16,8	8,5	13,0
1N965	15	28,5-31,5	7,8	16,0
1N966	16	31,4-34,7	8,5	17,0

Tablo 12-1(b)

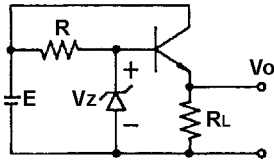
12-2: Zener-Diyot/Tranzistör sabit gerilim devreleri deneyi.

1.Öğretim Amacı

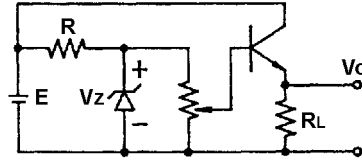
- 1) Öğrencilerin Z_d ve tranzistörleri çok akım çıkışlı sabit gerilim devrelerine nasıl uygulayacaklarını öğrenmeleri.
- 2) Öğrencilerin sabit gerilimli tranzistör devreler prensiplerini anlamaları.

2.Tartışma Konuları

Basit sabit gerilim devresi Z_d ve tranzistörden oluşmuş olup Şekil 12-2.1'de gösterilmiştir.Açıkça , sabit gerilim devresi emitör çifti uygulamasıdır , $V_o = V_b = V_z$, $I_L = (1 + \beta) I_b$.Basit ayarlanabilir sabit gerilim devresi Şekil 12-2.2'de gösterilmiştir. V_o değişiminin V_b değişimine bağlı olmasından dolayı , sadece V_b değerini ayarlanarak değiştirilebilir çıkış gerilimi elde edebiliriz.



Şekil 12-2.1



Şekil 12-2.2

12-3: Ayarlanabilir sabit gerilim devreleri deneyi.

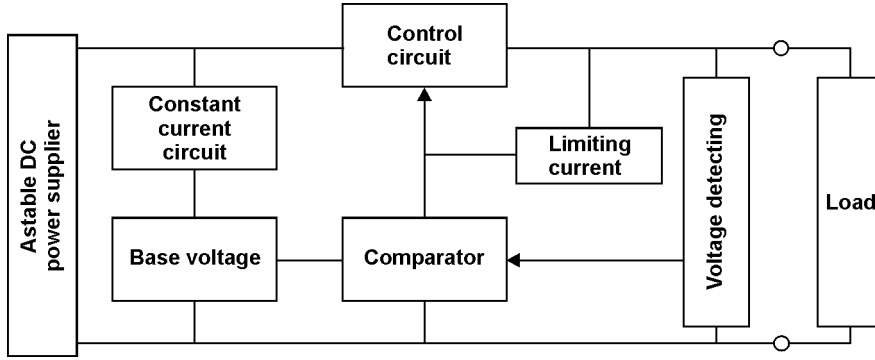
1.Öğretim Amacı

- 1) Öğrencilerin ayarlanabilir sabit gerilim devrelerinin çalışma prensiplerini öğrenmeleri.
- 2) Öğrencilerin kendi başlarına tüm güç kaynağını tamamlamaları.

2.Tartışma Konuları

Tüm sabit gerilim devreleri , aşağıdaki 8 parçadan oluşmuş olup Şekil 12-3.1'de gösterilmiştir,

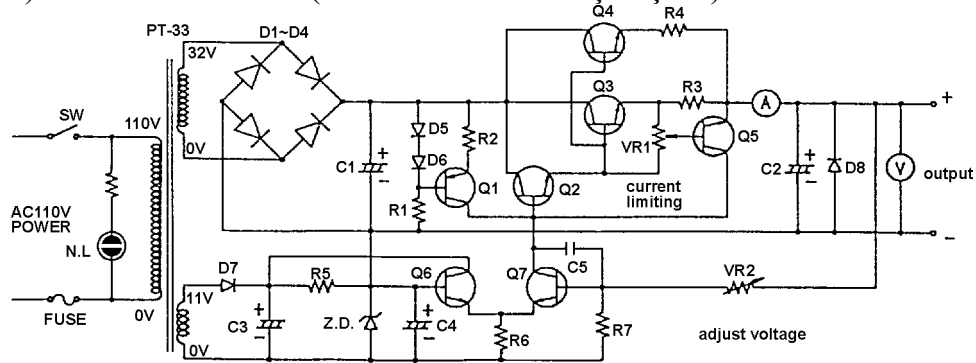
- 1) Astable DC güç kaynağı
- 2) Sabit akım devresi
- 3) Baz gerilimi
- 4) Kontrol devresi
- 5) Sınırlayıcı-akım devresi
- 6) Komparatör
- 7) Gerilim Dedektörü
- 8)Yükleme



Şekil 12-3.1 Kararlı Gerilim Devresi

Şekil 12-3.2'deki pratik ayarlanabilir kararlı gerilim devresi aşağıdaki kısımlardan oluşmuştur,

- 1) Astable sabit akım kaynağı (PT-33 , D1-D4 ve C1'den oluşmuştur.)
- 2) Sabit akım devresi (D5,D6,R1,R2 ve Q1'den oluşmuştur.)
- 3) Baz-gerilim devresi (D7,C3,R5,Zd,C4,Q6 ve R6'dan oluşmuştur.)
- 4) Kontrol devresi (Q2,Q3,Q4 ve R4'den oluşmuştur.)
- 5) Akım-sınırlayıcı devre (VR1,R3ve Q5'den oluşmuştur.)
- 6) Komparator (Q7)
- 7) Gerilim dedektörü (VR2 ve R7'den oluşmuştur.)



Şekil 12-3.2 0-30V/2A Güç Kaynağı

12-4: Akım Sınırlayıcı korumalı kararlı gerilim devreleri deneyi.

1.Öğretim Amacı

- 1) Öğrencilerin korumalı devrelerin önemini anlamaları.
- 2) Öğrencilerin korumalı devrelerin çalışma prensiplerini anlamaları.

2.Tartışma Konuları

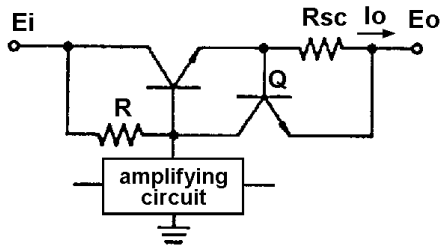
Korumalı devrelerin çeşitli tipleri bulunmaktadır ,

1) Sabit akım korumalı devre.

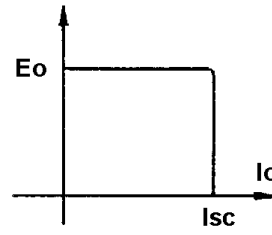
Sabit akım korumalı devreler Şekil 12-4.1 (a)'da gösterildiği gibi R_{sc} ve Q 'dan oluşmuştur. Kontrol akımının baz akımını elde etmek amacıyla Q kontrol devresinin bazına bağlanmaktadır. Q 'ya ait V_{be} çıkış akımı i_o tarafından seçilen gerilimdir. Eğer R_{sc} üzerinde yakalanan gerilim $0.6V$ değerine düşerse , Q ON konumuna gelir. Q kontrol devresinin baz akımını oluşturacak ve kontrol devresinde çıkış akımı görünmeyecektir.

Bundan dolayı , çıkış gerilimi hemen düşecektir.

Sabit akım korumalı devre , kontrol tranzistörünün güç sarfiyatını sınırlayarak , çıkışta meydana gelebilecek aşırı yüklenme veya kısa devre durumlarına karşı devreyi tolere edilebilecek sınırlar içinde tutacaktır.



(a) Temel Devre

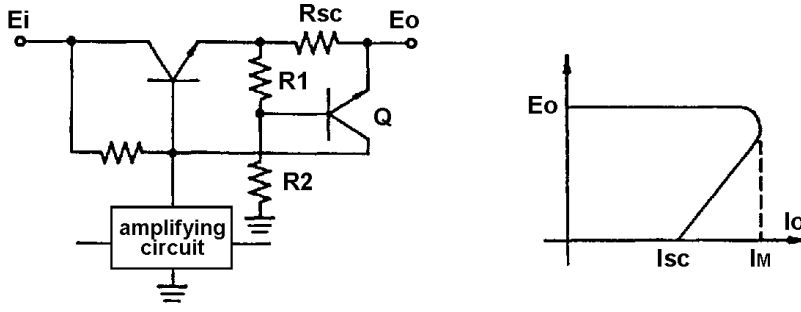


b) Çıkış Karakteristikleri

Şekil 12-4.1 Sabit Akım Korumalı Devre

2) Şekil 12-4.2(a)'da görülen geri besleme korumalı devre R_{sc}, R_1, R_2 ve Q tranzistöründen oluşmaktadır. Geri besleme devrelerinde , çıkış gerilimi ve çıkış akımı arasındaki ilişki Şekil 12-4.2(b)'de verilmiştir. Aşırı yüklemelerde çıkış akımı düşmektedir. Sabit akımlı devrelerle mukayese edildiğinde , aşırı yüklemelerde geri besleme korumalı devrelerin kontrol tranzistörlerindeki güç sarfiyatı sabit akımlı devrelere göre çok daha az olmaktadır. Bundan dolayı , yüksek miktarda güç sarfiyatı olan devrelerde geri-besleme korumalı devreler daha kullanışlı olmaktadır.

Normal durumlarda , R_{sc} üzerindeki gerilim R_1 üzerindeki gerilimden daha az olmaktadır. Baz ile emitör Q arasındaki gerilim ters ön gerilim olup , Q OFF konumunda kalmaktadır. Eğer yük akımını arttırsak , R_{sc} üzerindeki gerilim artacaktır. Q gerilimi $V_{be} 0.6 V$ değerine ulaştığında , koruma devresinin çıkış karakteristikleri Şekil 12-4.2(b)'de görüldüğü gibi olacaktır.



Şekil 12-4.2 Geri besleme korumalı devre

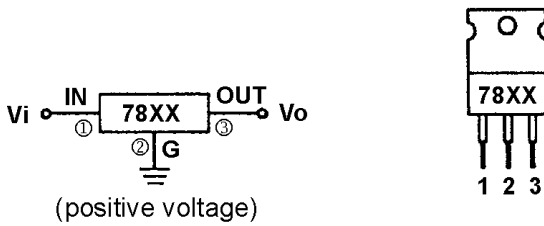
12-5 IC Kararlı gerilim Devreleri Deneyi

1.Öğretim Amacı

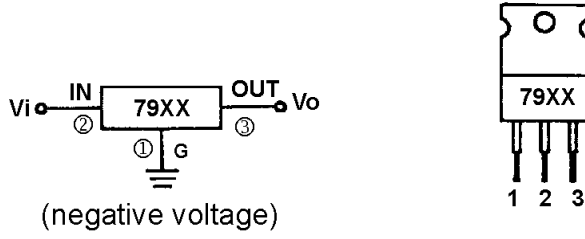
- 1) Öğrencilerin Tranzistör kararlı gerilim devreleri ile IC kararlı gerilim devrelerini değiştirmelerini öğrenmeleri.
- 2) Öğrencilerin IC kararlı gerilim devreleri spesifikasyonlarını ve karakteristiklerini anlamaları.

2.Tartışma Konuları

Bilgi el kitabından , sıradan IC'lerin pin spesifikasyon ve konfigürasyonlarını bulabiliriz.Fakat 3-pin kararlı gerilim IC pinlerinin farklı isimleri bulunmaktadır (IN,OUT,G) bu farklılık farklı üreticiler tarafından üretilmelerinden kaynaklanmaktadır.Bundan dolayı IC'lerin 3 pinini basit devrelerle test etmek gerekmektedir.Şekil 12-5.1(a)'da IC pinlerinin 78 serisi ve 79 serisi bulunmaktadır.IC2lerin pinleri test edilirken pin isimleri bilinmemektedir.Şekil 12-5.1(a) ve (b)'de V_i gerilimini karalı gerilimden 2V yukarı tutup $1K\Omega$ dirence bağlayarak V_o 'a voltmetre bağlanmıştır.Voltmetreyi her 3 pin üzerinde keyfi olarak değiştirerek voltmetreyi okunmaktadır.Voltmetre gerilimi kararlı gerilim değerine ulaştığında , pin isimleri ve pozisyonları Şekil 12-54.18a9 ve(b)'de gösterilmiştir.(Not:Test zamanının kısa olması daha iyidir)



(a) 78xx Serisi pin konfigürasyonu



(b) 79xx serisi pin konfigürasyonu

Şekil 12-5.1

4. Alıştırmaların Çözümleri

1) Alıştırmaların Çözümleri

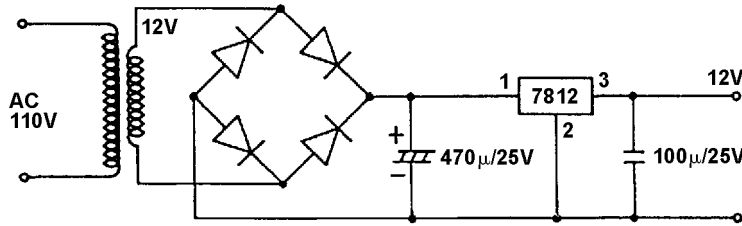
1(2) 2(3) 3(1) 4(2) 5(2) 6(1) 7(2)

2) Pratik

2. Tüm güç kaynağını tamamlayınız

Fonksiyon. AC110V----DC 12V

Çözüm:



Şekil 1 AC110V---DC12V güç kaynağı

3. $\pm 2V$ $\pm 5V$ güç kaynağını tamamlamak için gerekli malzemeleri ekleyiniz,

1) Güç kaynağı hattı AC110V/5A

2) Adaptör 12V-0-12V/1A

3) Doğrultucu 110V/1A

4) 1000µ / 25V X2

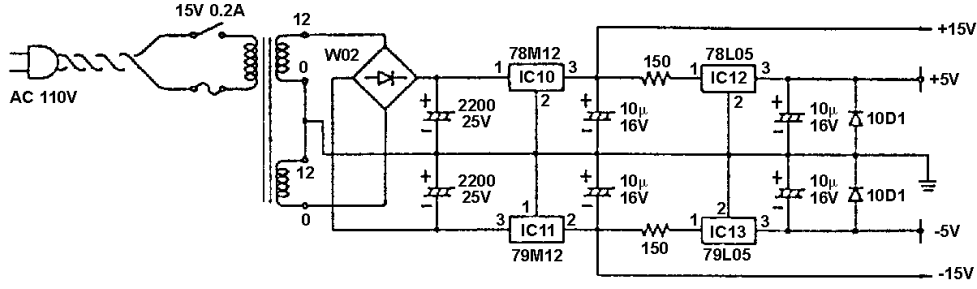
5) 10µ / 16V x4

6) 150 ohm / 0.5W x2

7) 7812, 7912 her bir tür için bir adet

8) 7805, 7905 her bir tür için bir adet

Çözüm:



Şekil2 ±12V, ±5V Güç kaynağı devresi

5.Arıza Simülasyonu

12-2: Zd/Tr Regulator Gerilimi Şekil 12-6

Arıza Noktası:S3 (CR5 kısa devre)

Çözüm

Normal :S3 OFF

Arıza : S3 ON.VB = 0V, Vo = 0V

12-3: Ayarlanabilir kararlı gerilim devreleri Şekil 12-7

Arıza Noktası:S4 (CQ9:C,E kısa devre) , S7 (VR2 açık) , S5 (CR6 kısa devre) , S6 (CR6 açık)

Çözüm

Normal :S4 OFF , S7 ON , S5 OFF , S6 ON.

Arıza1 : S4 ON.Q9:C,E kısa devre Vc9 = Vz = 6.2 V , Vo ayarlanamıyor.

Arıza2 : S7 OFF.VR2 ayarlanıyor Vo değişmiyor ve Vc = Vin,Vo çok yüksek

Arıza3 : S5 ON.Vz = 0V ,Vb = 0.66V ,Vc düşmekte ve Vo çok düşük.

12-4: Akım-sınırlayıcı kararlı gerilim devresi Şekil 12-8

Arıza Noktası:S1 (R1:1Ω açık) , S3 (CR1:3V kısa devre) , S2 (Q3:B,E kısa devre) , S4 (R8:3.3K açık)

Çözüm

Normal : S1 ON , S3 OFF , S2 OFF , S4 ON.

Arıza1 : S1 OFF.Vr1 = 0V,Vc2 ve Vo düşmektedir.

Arıza2 : S3 ON.Vz = 0V , Vb2 = 0.6V Vc2 = 0V ,Vo = 0V

Arıza3 : S2 ON.Q2:Vbw = 0V, Vb2 = Ve2 = 3V.

Vc2 artmakta ve Vo çok yüksek.

12-5: IC kararlı gerilim .

1.Çift Güç Kaynağı Şekil 12-9

Arıza Noktası:S8 (U1 normal dışı topraklanmıştır.) , bu nokta referans arıza noktasıdır.Gerçekte , devrede böyle bir nokta bulunmamaktadır.

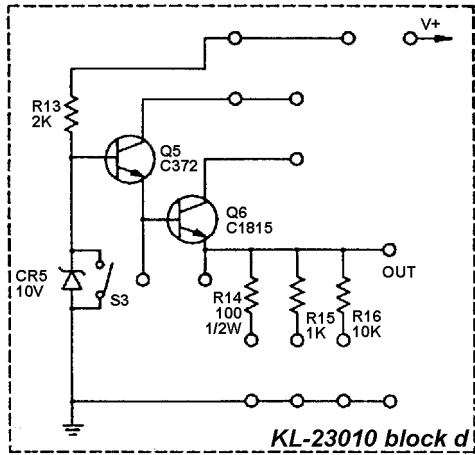
Çözüm

Normal: S8 ON

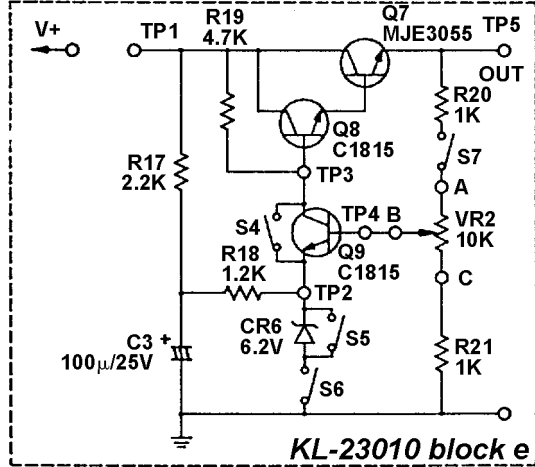
Arıza: S8 OFF

Negatif gerilim çıkışı normal.

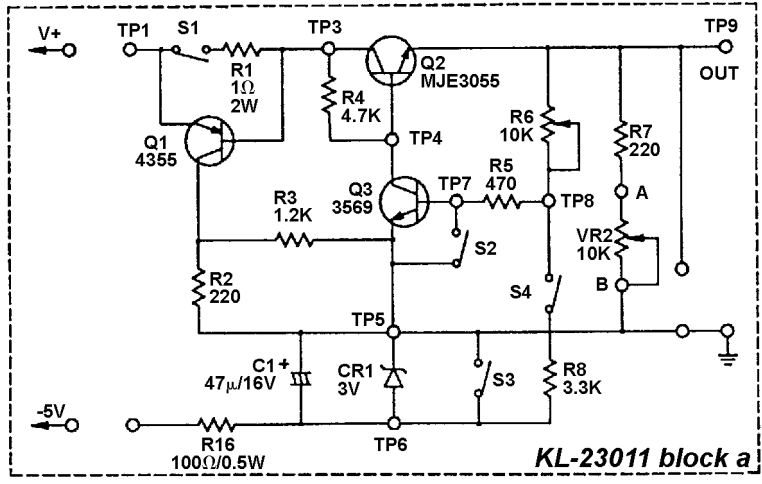
Pozitif gerilim çıkışı anormal.



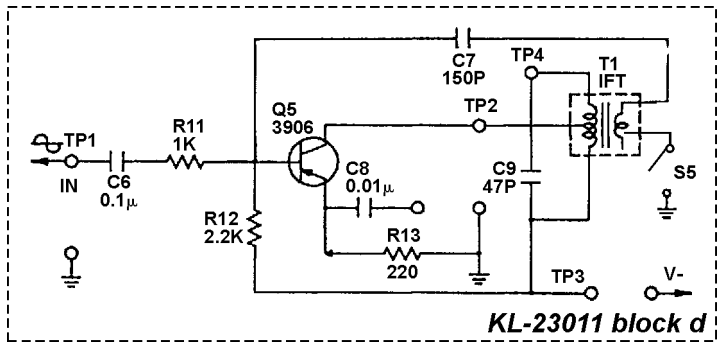
Şekil 12-6



Şekil 12-7



Şekil 12-8



Şekil 12-9

Ünite 13 Modülasyon&Demodulasyon Devreleri Deneyi

1.Öğretim Amacı

Tranzistör amplifikatörün çıkış gerilimi değişimi giriş gerilimi B,E ve RC değişimlerine bağlıdır , bu ünite de modülasyon devrelerini göstereceğiz.Tranzistör kolektöründeki reaktans değişimlerinin uygulaması ile frekans modülasyon devresi yüksek frekanslı FM sinyalleri üretebilmektedir.Bu arada , demodulasyon harmonik devrelerin ve diyotların uygulamasıdır.Radyo iletişiminin açılması ile beraber sinyal iletimi ve sinyal yakalanması temel prensipleri öğrenciler için önem kazanmıştır.Bundan dolayı , geçmiş ünitelerde öğretilen tranzistör devresinin öğrenilmesi ile öğretmenler tranzistörlerin radyo iletişimindeki uygulamalarını öğretebilirler.Bu sayede öğrenciler radyo iletişimi konusunda bilgi sahibi olacaklardır.

2.Kapsam Özeti

Bu ünite de 4 ana konu bulunmaktadır : genlik modülasyonu , frekans modülasyonu , genlik modülasyon detektörü ve FM demodulasyonu.Deneyler sırasıyla: genlik modülasyonu deneyi , frekans modülasyonu deneyi , FM demodulasyonu deneyi sırasıyla yapılacaktır.Bundan dolayı , (FM ,AM) sinyallerini modüle ve demodüle etmekle beraber modülasyon ve demodulasyon arasındaki ilişkiyi de anlamamız gerekmektedir.

3.Deney Maddeleri

13-1 AM Devreleri Deneyi

1.Öğretim Amacı

- 1) Öğrencilerin AM devreleri anlamını öğrenmeleri.
- 2) Öğrencilerin AM devreleri teorisini anlamaları.
- 3) Öğrencilerin AM devreleri uygulamalarını anlamaları.

2.Tartışma Konuları

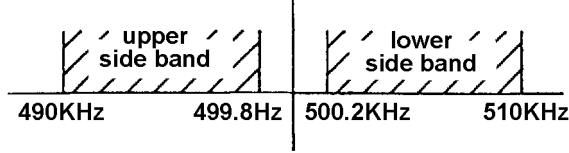
1) Band Genişliği

AM radyo frekansı üst taraf ve alt taraf bandlarını kapsamaktadır.(Şekil 13-1.1.Radyo frekansının band genişliği 490 KHz ile 510KHz arasındadır.Şekil 13-1.1'de 10KHz band genişliği maksimum modülasyon frekansının 2 katı değerindedir.Birbirlerini etkilemelerini önlemek amacıyla , üst band ve alt bandın üst üste binmesi önlenmiştir.Bundan dolayı , band- genişliğinin genişledikçe , AM yayını bandını sınırlamak için daha az istasyona ihtiyaç duymamız anlamındadır.

Örnek 1:500KHz taşıyıcı 200Hz-10KHz audio sinyali ile modüle edilmiştir.Yan band ne olmaktadır?

Çözüm:AM radyo frekansı yalnızca taşıyıcı frekansı değil aynı zamanda üst ve alt bandları da kapsamaktadır.

Üst Band: $500\text{KHz} + 200\text{KHz} \text{---} 500\text{KHz} + 10\text{KHz}$
 $500,2\text{KHz} \text{---} 510\text{KHz}$
Alt Band: $500\text{KHz} + 200\text{Hz} \text{---} 500\text{KHz} + 10\text{KHz}$
 $499,8\text{KHz} \text{---} 490\text{KHz}$
Band-Genişliği: $490\text{KHz} \text{---} 510\text{KHz}$



Taşıyıcı Dalga

2) AM Gücü

Taşıyıcıyı modüle edecek audio sinyali bulunmadığı zaman , AM istasyonu sadece taşıyıcıyı yaymaktadır.Audio sinyalinin iletiminde taşıyıcı modüle edilir ve bundan dolayı yan band oluşturur.Bundan dolayı , AM gücü saf taşıyıcılardan daha geniş olmaktadır.Yan bant iletilen tüm sinyalleri kapsamaktadır..Dolayısıyla , yan bant kuvveti arttıkça taşıyıcı kuvveti azalmaktadır , taşıyıcının sinüzoidal dalga ile modüle edilmesi daha iyi olmaktadır , AM toplam gücü:

$$P_{\text{mod}} = (1 + m^2) \times P_{\text{car}}$$

P_{mod} : AM toplam gücü

M : Modülasyon genliği yüzdesi

P_{car} : Taşıyıcı gücü

Örnek 1.500W gücündeki taşıyıcı 100% (AM) modüle edilmektedir.AM toplam gücünü bulunuz?Yan bant gücü yüzdesi nedir?

Çözüm:1) Toplam Güç

$$P_{\text{mod}} = (1 + 1^2/2) \times 500\text{W} = 750\text{W}$$

2) Oran

$$\text{Yan-bant gücü} = 750\text{W} - 500\text{W} = 250\text{W}$$

$$\text{Oran} = 250\text{W}/750\text{W} = 0.333 = 33.3\%$$

Üst ve alt bant gücü 125W değerindedir.

Örnek2: Örnek 1'deki AM yüzdesinin %50 olması durumunda AM toplam gücü kaç olmaktadır? Yan-bant gücü yüzdesi ne olur?

Çözüm: 1)Toplam Güç:

$$P_{\text{mod}} = (1 + 0,5^2/2) \times 500W = 562.5W$$

2) Oran

$$\text{Yan-bant gücü} = 562.5W - 500W = 62.5W$$

$$\text{Oran} = 62.5W/562,5W \times 100\% = 11.1\%$$

Örnek1 ve Örnek2 karşılaştırıldığında görülüyor ki AM yüzdesi azaltıkça , yan bant gücü azalmaktadır.

3)AM Uygulamaları

1.AM yayını 535KHz—1605KHz

2.AM Uzaktan Kumanda (dijital sinyal modülasyonu)

1)Araba ve Otomatik kapı uzaktan kumandaları

2)Model Araba ve Uçak etc uzaktan kumandaları

3)Elektriksel ev aletleri kumandaları

13-2 FM Devreleri Deneyi

1.Öğretim Amacı

1) Öğrencilerin FM devreleri anlamını öğrenmeleri.

2) Öğrencilerin FM devreleri prensiplerini anlamaları.

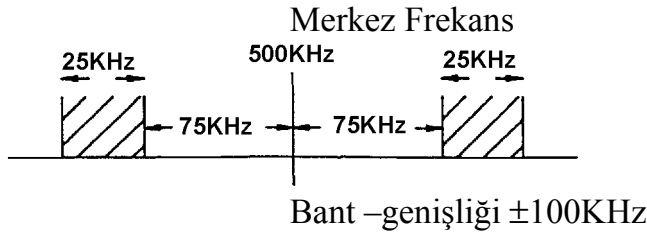
3) Öğrencilerin FM devreleri uygulamalarını anlamaları.

2.Tartışma Konuları

1)Merkezi Frekans:Modüle edilmemiş taşıyıcı frekansı modülasyon sinyalinin 0V olması durumundaki taşıyıcı frekansıdır.Bu frekans aynı zamanda pause frekansı olarak da adlandırılır.

2)Sapma:Merkez frekansla en düşük veya en yüksek frekans arasındaki farkı ifade eder.Örneğin:merkezi frekansın 100KHz en yüksek frekansın 20KHz olması durumunda ,Sapma:20KHz ve FM frekansı değişim aralığı 80KHz ile 120KHz arasında olacaktır.Sapma FM sinyalinin genliğine göre belirlenir.FM sinyalinin fazla olması sapmanın ve değişim aralığının daha geniş olması anlamındadır.Bu şekilde bant sınırlayıcı istasyon sayısı daha az olacaktır.Devletin belirlediği maksimum FM sinyali sapması 75 KHz olmaktadır.

3)Koruyucu Bant: Sinyallerin birbirlerini etkilemesini önlemek amacıyla maksimum sapma kanununa ek olarak her istasyondaki maksimum frekans ve minimum radyo frekansı sınırları için her istasyonun 25KHz'lik koruma bantını kullanması gereklidir.(Şekil 13-2.1)



Şekil 13-2.1 FM Yayın İstasyonu bantı

4) FM ile AM karşılaştırılması

1.FM yayını gürültüden etkilenmemektedir.AM sinyali genliği audio sinyalinden bağımsızdır.Gürültünün audio sinyalinden kaynaklanmasından dolayı genellikle önceden saptanmaktadır.Buna karşın FM demodulasyonu genlikten bağımsızdır.

2.FM Ses rengi daha çok harmonik taşımaktadır:FM merkezi frekansı AM merkezi frekansından daha yüksek olmaktadır.FM bandı devletin öngördüğü gibi AM'den daha geniş olmaktadır.Bu şekilde FM frekans cevabı AM'den daha iyi olmaktadır.

13-3 AM Detektör Deneyi

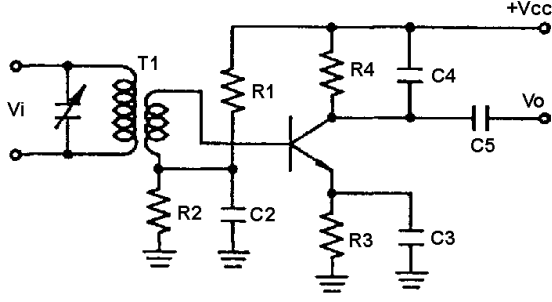
1.Öğretim Amacı

- 1) Öğrencilerin AM devreleri anlamını öğrenmeleri.
- 2) Öğrencilerin AM devreleri prensiplerini anlamaları.
- 3) Öğrencilerin AM devreleri uygulamalarını anlamaları.

2.Tartışma Konuları

1) Tranzistör Detektörü:

Devre 13-3.1'de gösterilmiştir.Bu devrenin çalışma prensibi CE amplifikatör devreleri ile aynıdır.Aradaki tek fark tranzistör detektörlerinin ön gerilimlerinin kesme-gerilimine yakın olmasıdır.Bu şekilde , giriş sinyalinin pozitif yarı çemberde olması durumunda , tranzistör devreye girecektir.NOT:C4R4 taşıyıcıyı filtre etme amacıyla kullanılmıştır.



13-4 FM Demodulasyon Devreleri Deneyi

1.Öğretim Amacı

- 1) Öğrencilerin FM demodulasyon devreleri prensiplerini anlamaları.
- 2) Öğrencilerin FM demodulasyon devreleri uygulamalarını anlamaları

2.Tartışma Konuları

PLL devreleri kullanarak , FM sinyali demodule edebiliriz.PLL merkezi frekansı FM taşıyıcı frekansında seçilirse veya tasarlanırsa , filter çıkış gerilimi veya devrenin çıkış gerilimi , Şekil 13-4.1’de gösterildiği gibi , modülasyon geriliminde olacaktır.Demodulasyon gerilimi değişimi sinyal frekansı değişimi ile orantılı olacaktır. Bundan dolayı , PLL devresi genellikle orta frekans seviyesinde veya FM alıcısında genlik sınırlayıcı alıcısı olarak kullanılmaktadır.Şekil 13-4.2’de PLL ve No.565 IC gösterilmiştir.565 faz seçicisi, amplifikatör ve gerilim kontrol osilatörü (VCO) ‘yu kapsar.VCO osilasyon frekansı R1 ve C1’e bağlıdır.Ek C2 alçak geçirken filtre bantı oluşturmakta kullanılır.Bu arada , VCO çıkışı faz seçici girişine bağlanarak çevreyi oluşturmalıdır. 565 spesfikasyonu data kitabında verilmiştir. FM demodulasyon devresi Şekil 13-4.3’de verilmiş olup PLL,IC’den oluşmuştur.R1,C1 fo2ı oluşturmaktadır.

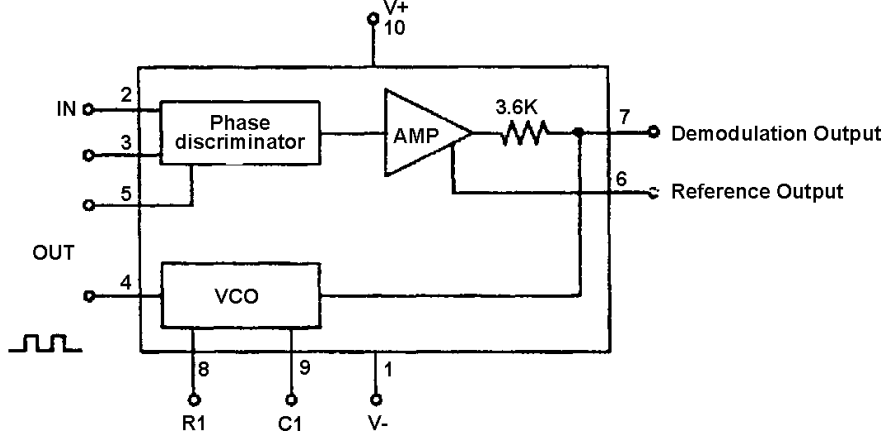
$f_0=0,3/R_1C_1$ (yakalama frekansı)

$$f_c = \pm \frac{1}{2\pi} \sqrt{\frac{2\pi f_L}{3.6 \times 10^3 C_2}} = \pm \frac{1}{2\pi} \sqrt{\frac{2\pi(181.8) \times 10^3}{3.6 \times 10^3 \times 330 \times 10^{-12}}} = 156.1\text{KHz}$$

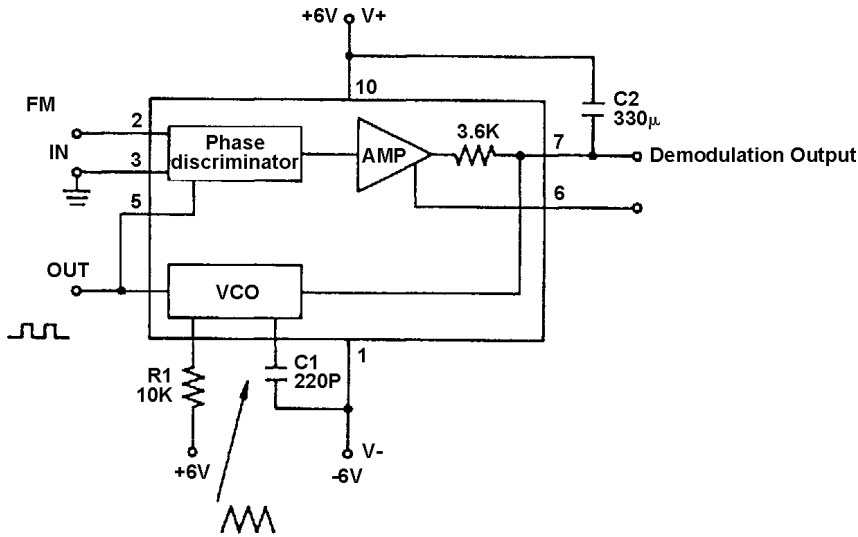
$$f_0 \text{ of VCO} = \frac{0.3}{R_1C_1} = \frac{0.3}{10 \times 10^3 \times 220 \times 10^{-12}} = 136.36\text{KHz}$$

$$\text{When } 2\text{K}\Omega \leq R_1 \leq 20\text{K}\Omega, f_L = \pm \frac{8f_0}{V} = \pm \frac{8(136.36 \times 10^3)}{6} = \pm 181.8\text{KHz}$$

Giriş sinyalinin f_l 181.8 KHz aralığında olması durumunda ,demodulasyon çıkış gerilimi f_o , DC gerilimi yakınlarında değişecektir.Demodulasyon çıkış gerilimi frekansının f_o 136.6KHz'in f_l 181.8KHz aralığında olması durumunda , çıkış gerilim değişimi giriş sinyali değişimi ile orantılı olacaktır.

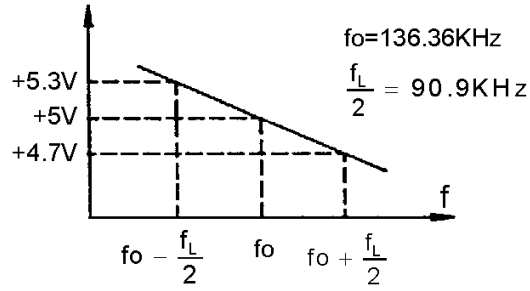


Şekil 13-4.1 565 Konfigürasyonu



Şekil 13-4.2 FM Demodulasyonu

Demodulasyon Çıkışı



Demodulasyon çıkışı ve f arasındaki ilişki

Şekil 13-4.3

4. Alıştırmaların Çözümleri

1) Seçmeli Alıştırmalar

1(1) 2(1) 3(1) 4(2) 5(2) 6(1)

5. Arıza Simülasyonu

13-1 AM Modülasyonu Şekil 13-5

Arıza Noktası: S5 (T1 açık)

Çözüm

Normal : S5 ON

Arıza : S5 OFF

Pozitif geri besleme bulunmamaktadır , devre osilasyon olmamaktadır.

13-2 AM Modülasyonu Şekil 13-6

Arıza Noktası: S1 (C4 : 15PF kısa devre)

Çözüm

Normal : S1 OFF

Arıza : S1 ON

DC ön gerilimi normal , ancak LC kısa devre $R_e = 0\Omega$

13-4 FM Modülasyonu Şekil 13-7

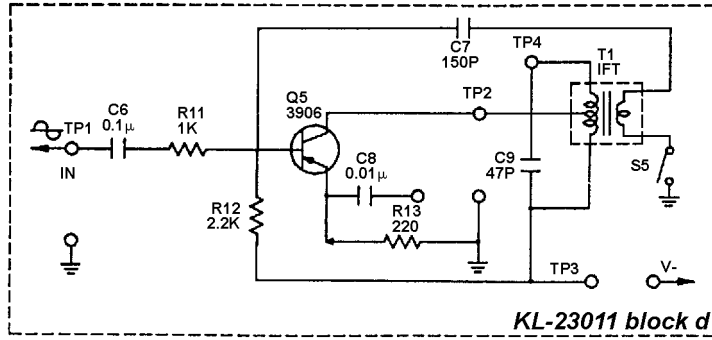
Arıza Noktası: S2 (C7 : 0.2 μ F kısa devre)

Çözüm

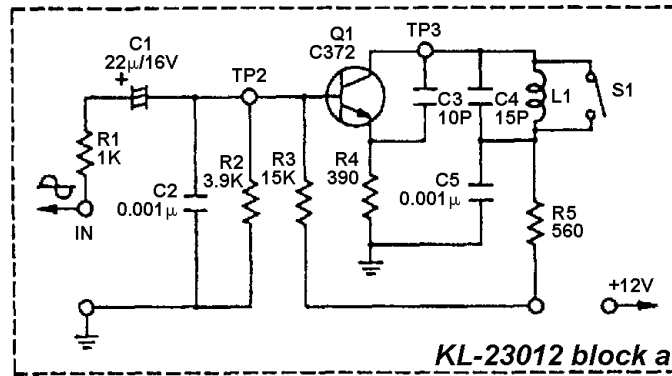
Normal : S2 OFF

Arıza : S2 ON

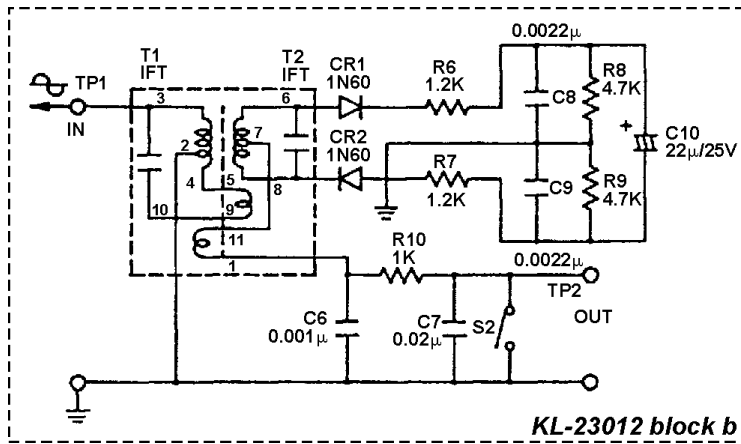
Test V01 : Normal (1K Ω) , $V_o = 0V$.



-Şekil 13-5-



-Şekil 13-6-



-Şekil 13-7-

Ünite 14 Operasyonel Amplifikatör Temel Karakteristikleri Deneyi

1.Öğretim Amacı

Yarıiletken endüstrisinin gelişmesi ile beraber , bir çok farklı tür IC gelişmiş olup daha güçlü IC fonksiyonları geliştirmektedir.Bir çok elektronik devreler IC2ler ile yer değiştirilmektedir.Bu ünite de tanıtılacak olan IC2ler sıklıkla kullanılan bir IC türüdür.Hemen hemen tüm tranzistörler , OPA ile yer değiştirebilmektedir.Karmaşık tranzistör devrelerinde , OPA kullanımı devreyi basit ve pratik hale getirmektedir.Bu sebeple , elektronik alanında çalışacak kişilerin OPA konusunda uzmanlaşması gerekmektedir.Diğer şekilde bir çok devrenin anlaşılması mümkün olmayacaktır.Bu ünitenin öğrenilmesi ile beraber , öğrenciler operasyonel amplifikatör karakteristikleri hakkında temel bilgi sahibi olacaklardır.Aynı zamanda öğrencilerin IC data kitabına bakmaları önerilmektedir.

2.Kapsam Özeti

Bu ünite de , diferansiyel tranzistör amplifikatörü ile tanıma başlanacaktır çünkü OPA eşdeğer devresi giriş kısmı diferansiyel amplifikatör modundadır.Daha sonra Z_i, Z_o, B_w, S_r karakteristikleri ve OPA özellikleri verilecektir.

3.Deney Maddeleri

14-1 Diferansiyel Tranzistör Amplifikatörü Deneyi

1.Öğretim Amacı

- 1) Öğrencilerin diferansiyel amplifikatör karakteristiklerini anlamaları.
- 2) Öğrencilerin CMRR önemini anlamaları

2.Tartışma Konuları

1)Diferansiyel Amplifikatör Kazanç Analizi

Şekil 14-1.1'de temel diferansiyel amplifikatör devresi gösterilmiştir , V_1, V_2 giriş sinyali olarak verilmiştir. V_1, V_2 aynı zamanda başka bir şekilde ifade edilebilir,

$$V_2 = V_c + V_d/2 , V_1 = V_c - V_d/2$$

$$V_c = (V_1 + V_2) / 2 \text{ (Genel hal sinyali)}$$

$$V_d = V_2 - V_1 \text{ (Diferansiyel mod sinyali)}$$

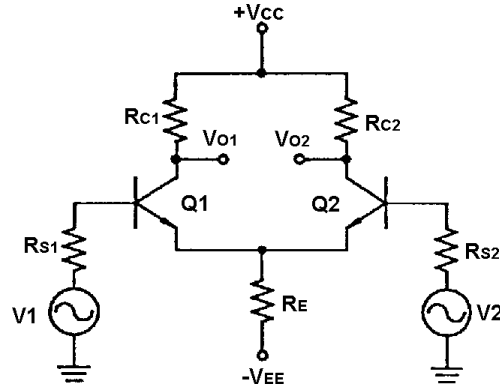
Örneğin:

$$V_1 = 2V, V_2 = 4V$$

$$V_c = (V_1 + V_2) / 2 = 3V$$

$$V_d = 4V - 2V = 2V$$

Diğer bir ifade şekli ile,
 $V_2 = V_c + V_d/2 = 3V + 1V = 4V$
 $V_1 = V_c - V_d/2 = 3V - 1V = 2V$



Temel Diferansiyel Amplifikatör Devresi
 Şekil 14-1.1

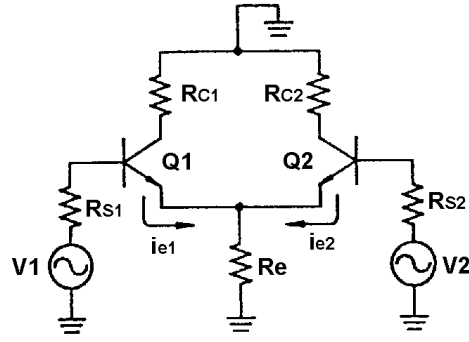
Şekil 14-1.1 AC eşdeğer devresi Şekil 14-1.2’de gösterilmiş olup aşağıdaki şekilde analiz edilmiştir,

1)Yalnız genel modun giriş olarak verildiğini varsayalım , $V_1 = V_2 = V_c$ ve $\Delta V = 0$. Şekil 14-1.2’de $V_1 = V_2 = V_c$ olup Q1 ve Q2 devrenin her iki tarafının simetrik olması halinde aynı karakteristiklere sahiptir. Bu durumda $I_{e1} = I_{e2}$ değerine eşit olacak ve R_e üzerinden geçecektir. $V_e = (I_{e1} + I_{e2})R_e = 2I_{e1}R_e$
 Şekil 14-1.3’de Q1 devresinin AC eşdeğer devresi gösterilmiştir ,

$$I_{b1} = V_c / R_s + h_{ie} + 2(1 + h_{ie}) R_e$$

$$V_{o1} = - h_{fe} I_{b1} \times R_c$$

$$= -v_c R_c h_{fe} / R_s + h_{ie} + 2(1 + h_{ie}) R_e$$



Şekil 14-1.2

$$A_c = V_{o1} / V_c = -R_c h_{fe} / R_s + h_{ie} + 2(1+h_{ie})R_e$$

$$V_{o1} = A_c V_c$$

Şekil 14-1.1'den görüldüğü gibi R_e değeri arttıkça A_v değeri azalmaktadır.

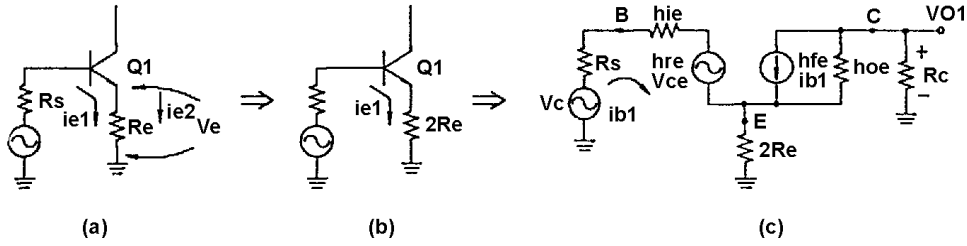


Fig 14-1.3 AC diferansiyel amplifier in eşdeğer devresi

2) Yalnızca Diferansiyel mod sinyali V_1, V_2 bulunduğu ve $V_c=0$ olduğu varsayalım,

$$V_1 = V_d/2, V_2 = 0 - V_d/2 = -V_d/2$$

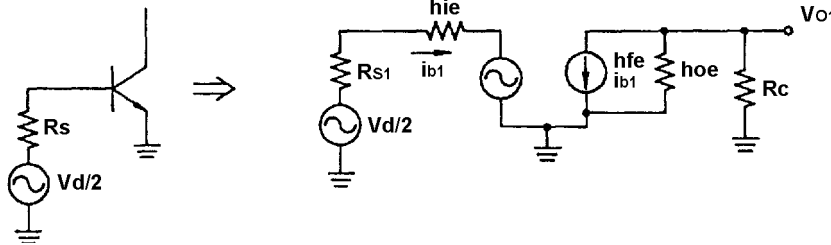
V_1 ve V_2 değerleri eşittir. Fakat fazlar tersdir. Bundan dolayı, V_1 V_2 birbirileriyle çakışmaktadır. Bu durumda $i_e=0$ ve $V_e=0$ olur. Q_1 eşdeğer devresi Şekil 14-1.4(a)'da verilmiştir, ve Şekil 14-1.4(b) küçük sinyalin eşdeğer devresini göstermektedir,

$$I_{b1} = \Delta V/2 / R_s + h_{ie} = V_d / 2(R_s + h_{ie})$$

$$V_{o1} = -h_{fe} \cdot I_{b1} \cdot R_c = -h_{fe} \cdot R_c \cdot V_d / 2(R_s + h_{ie})$$

$$A_d = V_{o1} / V_d = -h_{fe} \cdot R_c / 2(R_s + h_{ie})$$

$$V_{o1} = A_d V_d$$



(a) Diferansiyel mod eşdeğer devresi

(b) Diferansiyel mod küçük sinyal eşdeğer devresi

Şekil 14-1.4

3) V_c ve V_d girişi simultane,

$$V_{o1} = A_c \cdot V_c + A_d \cdot d$$

İdeal diferansiyel amplifikatörde $V_{o1} = A_d \cdot V_d$

14-2 Operasyonel Amplifikatör Temel Karakteristikleri Deneyi

1. Öğretim Amacı

- 1) Öğrencilerin OPA karakteristiklerini anlamaları.
- 2) Öğrencilerin OPA data kitabını incelemeyi öğrenmeleri.

2. Tartışma Konuları

OPA karakteristikleri için , diğer maddeler bulunmaktadır , Z_i, Z_o, B_w, S_R ve V_o . Aşağıda listelenmiştir,

1) CMRR: (ρ) Genel Hal red Oranı

$$CMRR = \rho = |A_d / A_c|$$

CMRR değerine IC data kitabında bakabiliriz. Değerin büyük olması daha iyidir.

Örnek: OPA (i) $V_1 = 50 \mu V$ $V_2 = -50 \mu V$

(ii) $V_1 = 1050 \mu V$ $V_2 = 950 \mu V$

CMRR=100 VE (2) 1000 değerlerini V_1 ve V_2 değerleri sırasıyla (i),(ii) için mukayese ediniz.

Çözüm: (1) CMRR=100

$$(i) V_d = 50\mu V - (-50\mu V) = 100\mu V$$

$$V_c = 50\mu V - (-50\mu V) / 2 = 0V$$

$$V_o = 100A_d\mu V$$

$$(ii) V_d = 1050 - 950 = 100\mu V$$

$$V_c = \frac{1}{2} (1050 + 950) = 1000\mu V$$

$$V_o = 100A_d (1 + 1000/100CMRR) = 100A_d (1 + 0,1) \mu V$$

(i) ve(ii) V_o değerleri arasında %10 fark bulunmaktadır.

(2) CMRR=1000,

$$(i) V_o = 100A_d \mu V (V_c=0)$$

$$(ii) V_o = 100A_d (1 + 100/1000CMRR)$$

$$= 100A_d (1 + 10/10000) = 100A_d (1 + 10^{-3})$$

$$= 100A_d (1 + 0,1\%) \mu V$$

(i) ve(ii) V_o değerleri arasında %10 fark bulunmaktadır.

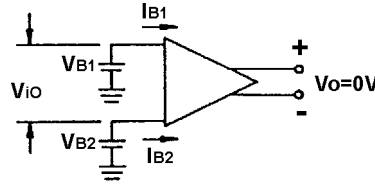
CMRR =1000 olduğunda V_c değeri daha az etkilenecektir. Pratik devrelerde V_c gürültü bileşeni olarak adlandırılır. V_{i1} ve V_{i2} bileşenleri devrede aynı zamanda bulunmaktadır.

2) Giriş Bias Akımı (I_B)

Giriş Bias akımı diferansiyel amplifikatörün iki terminaline giren ayrı akımların toplamının yarısıdır. Şekil 14-2.1'de verildiği gibi, $I_B = (I_{B1} + I_{B2})/2$
 $V_o = 0V$

3) Giriş Akımı (I_{io})

Giriş akımı diferansiyel amplifikatörün iki terminaline giren akımların farkıdır. Şekil 14-2.1'de verildiği gibi, $I_{io} = (I_{B1} - I_{B2})/2$, $V_o = 0V$



Şekil 14-2.1

4)Güç kaynağı Red Oranı (PSRR)

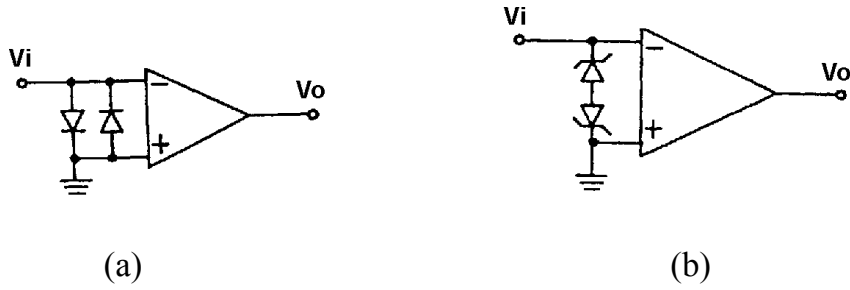
Güç kaynağı gerilimindeki değişimin giriş gerilimi değişimine oranıdır.

5)Giriş Diferansiyel Değişim Aralığı

IC'ye güvenli bir şekilde uygulanabilecek maksimum gerilim farkıdır.

6)Çıkış Gerilimi Değişim Aralığı

Önemli bir distorsiyon yaratmadan elde edilebilecek maksimum çıkış gerilimidir.



Şekil 14-2.2 Giriş Gerilimi Sınırlayıcı Devresi

4.Alıştırmaların Çözümü

1)Seçmeli

- 1(2) 2(1) 3(3) 4(1) 5(3)

Ünite 15 OPA Temel Amplifikatör Karakteristikleri Deneyi

1.Öğretim Amacı

Tüm karmaşık devrelerin temel devrelerden oluşmuştur.Bu ünite de OPA'nın ana kısımlarını oluşturan temel amplifikatör devrelerini göstereceğiz.Bu ünitenin amacı öğrencilerin temel amplifikatör prensip ve karakteristiklerini anlamaları.

2.Kapsam Özeti

Inverting ve noninverting amplifikatörler bu ünitenin iki çok önemli OPA temel devresidir.Bu iki devreyi kullanarak,birçok ilgili kullanışlı devreler geliştirebiliriz.

- (1)Gerilim Takipçisi
- (2)Direfansiyel Amplifikatör
- (3)Toplayıcı Amplifikatör (Ekleyici)
- (4)Genlik Sınırlayıcı
- (5)Sabit Gerilim Devresi
- (6)Sabit Akım Devresi
- (7)İntegratör
- (8)Diferansiyel alıcı

3.Deney Maddeleri

15-1 Inverting Amplifikatör Devreleri Deneyi

1.Öğretim Amacı

- 1) Öğrencilerin Inverting Amplifikatör Devreleri karakteristiklerini anlamaları.
- 2) Öğrencilerin Inverting Amplifikatör Devreleri prensiplerini anlamaları.

2.Tartışma Konuları

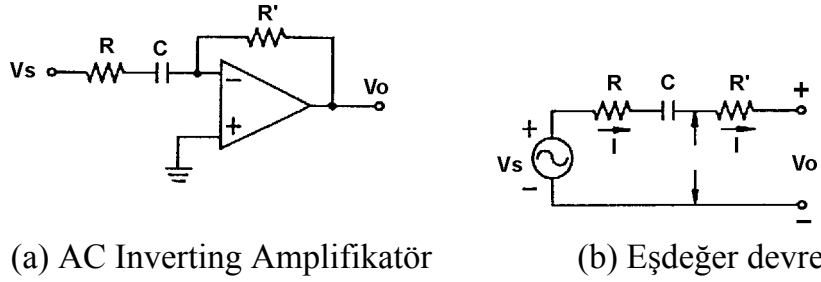
1)AC Inverting Amplifikatör Devresi

Şekil 15-1.1(a) devresinde AC sinyal girişinin inverting amplifikatör devresine bağlantısı gösterilmiştir.Eşdeğer devre şeması Şekil 15-1.1(b)'de verilmiştir.

$$V_o = -IR' = -V_s.R' / (R - jxc)$$

$$\begin{aligned} A_v &= V_o/V_s = -R' / ((R - jxc) = -R' / R(1 - j/WCR) = \\ &= -R'S / R(S+(S/JWCR) \\ &= -R'S / R(S+1/CR) \quad (S=jw) \text{-----15-1.1} \end{aligned}$$

Denklem 15-1.1'e göre , $-3dbfl = 1 / 2\pi RC$



Şekil 15-1.1

2)DC mV Metre

Şekil 15-1.22de OPA DC mV metre gösterilmiştir. Gerilimin çok küçük olması nedeniyle ölçme aletini direk sürmesi mümkün değildir , bundan dolayı gerilim kuvvetlendirilmeli ve OPA'dan oluşmuş inverting amplifikatörü çalıştırılmalıdır. Şekil 15-1.2'de ölçme aletinden 1mA akım geçtiğinde ibre tam olarak sapmaktadır.

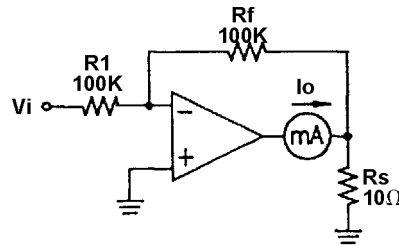
$$V_o = -V_i R_f / R_i$$

$$I_o = V_o / R_s // R_f \text{ (Ölçme aletinin iç direnci ihmal edilmiştir.)}$$

$$= V_o / R_s = (-V_i R_f / R_i) 1 / R_s = -V_i R_f / R_i R_s$$

$$R_f = R_i \text{ olması durumunda , } I_o = -V_i / R_s$$

$R_s = 10\Omega$ ve $V_i = 10\text{mV}$, $I_o = -10\text{mV} (1/10\Omega) = -1\text{mA}$, ibre tam olarak sapar.



-Şekil 15-1.2 DC mV Meter-

15-2 NonInverting Amplifikatör Devresi Deneyi

1. Öğretim Amacı

- 1) Öğrencilerin non-Inverting Amplifikatör Devreleri karakteristiklerini anlamaları.
- 2) Öğrencilerin non-Inverting Amplifikatör Devreleri prensiplerini anlamaları.

2. Tartışma Konuları

- 1) Gerilim/Akım Dönüştürücü

Şekil 15-2.18a) (ZI) dönüştürücü yük akışını göstermektedir.

$$\dot{I}_L = V_s / R$$

Toprağa bağlı olarak

$$\dot{I}_L = i = V_s / R$$

ZI toprağa bağlı olması durumunda Şekil 15-2.1(b) göz önüne alınmalıdır.

$$R_3 / R_2 = R' / R_1, \dot{I}_L = -V_s / R_2$$

Analiz:

$$V_s R' / (R_1 + R') + V_o R_1 / (R_1 + R') = V \text{ -----(i)}$$

$$\dot{I}_L = V / R_2 + V_o - V / R_3 \text{ -----(ii)}$$

Bu iki denklem çözülerek ,

$$\dot{I}_L = V_o / R_3 - R_2 + R_3 / R_2 R_3 . (V_s R' / R_1 + R' + V_o R_1 / R_1 + R') \text{ --(iii)}$$

V_o 'ın \dot{I}_L 'yi etkilememektedir , denklem (iii)

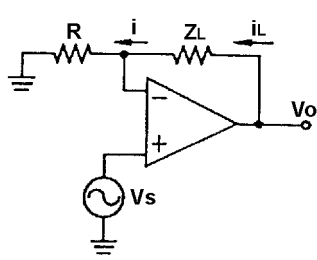
$$V_o / R_3 - (R_1(R_2 + R_3) / R_2 R_3 (R_1 + R')) = 0$$

$$1 / R_3 - R_2 R_1 + R_3 R_1 / R_2 R_3 (R_1 + R') = 0$$

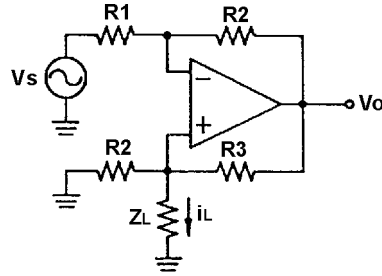
$$R_2 R_1 + R_3 R_1 = R_2 R_1 + R_2 R$$

$$^R_3 R_1 = R_2 R'$$

$$R_3 / R_2 = R' / R_1$$



(a) yük akışı



(b) toprak yüklü

Şekil 15-2.1 V/I dönüştürücü,,

15-3 Gerilim Takipçisi Devre Deneyi

1. Öğretim Amacı

- 1) Öğrencilerin gerilim takipçisi prensiplerini anlamaları.
- 2) Öğrencilerin gerilim takipçisi zaman-halini anlamaları.

2. Tartışma Konuları

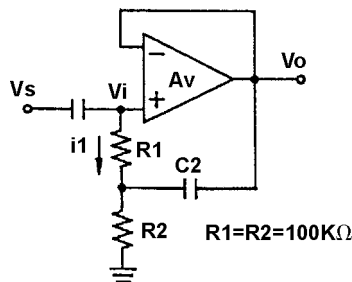
1) AC Gerilim Takipçisi

AC gerilim takipçisi Şekil 15-3.1'de görüldüğü gibi empedans eşleştirme amacıyla kullanılmaktadır. Devrede ki Zi değeri bootstrapping kapasitör CZ hariç $100K\Omega + 100K\Omega = 200 K\Omega$ olmaktadır. Zi'nin bootstrapping kapasitör C2 dahil $R1/(1-Av)$ ($Av = 1$) değerine yükselmesi durumunda ,Zi onlarca $M\Omega$ mertebesinde olmaktadır.

$$\text{Sebep: } i_1 (V_i - V_i A_v) / R_1 = V_i (1 - A_v) / R_1$$

$$R_1' = V_i / i_1 = V_i R_1 / V_i (1 - A_v) = R_1 / 1 - A_v$$

$$Z_i = R_1' + R_2 = R_1 / 1 - A_v \quad R_1' \gg R_2$$



Şekil 15-3.1 AC Gerilim takipçisi

15-3 Diferansiyel Amplifikatör Devresi Deneyi

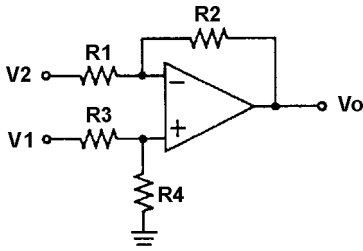
1.Öğretim Amacı

- 1) Öğrencilerin Diferansiyel Amplifikatör Devresi prensiplerini anlamaları.
- 2) Öğrencilerin Diferansiyel Amplifikatör Devresi özellikleri ve uygulamalarını anlamaları.

2.Tartışma Konuları

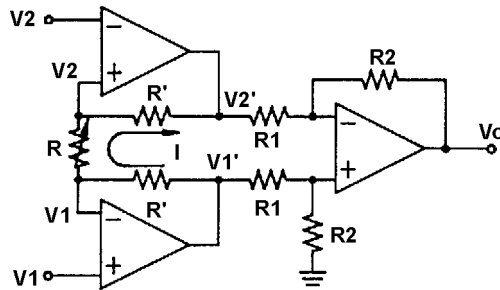
- 1) Diferansiyel Amplifikatör Devresi Uygulama Ve Gelişmeleri
(i) Temel Diferansiyel Amplifikatör Devresi

Şekil 15-4.1’de görüldüğü gibi . $V_o = (V_1 - V_2) R_2/R_1$ ($R_1=R_3, R_2=R_4$)



Şekil 15-4.1 Temel Çıkarma Devresi

(ii) Şekil 15-4.2 Geliştirilmiş Diferansiyel Amplifikatör Devresi.(Enstrümansyon amplifikatörü)



Şekil 15-4.2

$$V_2' = V_2 - IR' = V_2 - (V_1 - V_2 / R)R'$$

$$V_1' = V_1 - IR' = V_1 - (V_1 - V_2 / R)R'$$

$$\begin{aligned}
V_1' - V_2' &= V_1 + (V_1 - V_2 / R) R' - V_2 + (V_1 - V_2 / R) R' \\
&= (V_1 - V_2) + 2R' / R (V_1 - V_2) \\
&= (V_1 - V_2) (1 + 2R' / R)
\end{aligned}$$

$$V_o = (V_1' - V_2') R_2 / R_1 = (V_1 - V_2) (1 + 2R' / R) R_2 / R_1$$

15-5 Ekleyici Deneyi (Inverting faz)

1.Öğretim Amacı

- 1) Öğrencilerin Ekleyici prensibini anlamaları.
- 2) Öğrencilerin Ekleyici özellikleri ve uygulamalarını anlamaları.

2.Tartışma Konuları

1) Non-Inverting Toplama Amplifikatörü

Non-Inverting toplayıcı amplifikatörü kullanarak çıkışı girişlerin lineer kombinasyonu olan toplayıcı elde edilebilir. Ancak faz değişmemektedir. Şekil 15-5.1'de V_o teoremi superpoze ederek bulunabilir.

Örnek:

V_2' 'den elde edilen $V_- = V_2 \cdot R_{p2} / (R_2' + R_{p2})$, R_{p2} birbirine paralel tüm giriş direnleri olup R_2 hariç non-inverting nod üzerine bağlanmıştır ; $R_{p2} = R_1 // R_3 // R_4 // \dots // R_n$

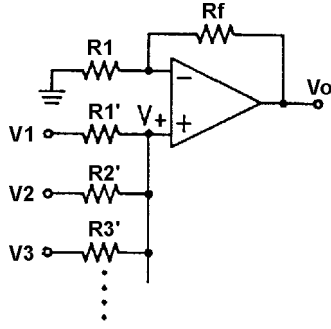
N adet aynı direnç eşdeğeri R_2'

$$R_{p2} / R_2' + R_{p2} / R_2' = R_2' / (n-1) / R_2' + R_2' / (n-1) = 1/n$$

Non-inverting giriş terminali $V_- = 1/n (V_1 + V_2 + \dots + V_n)$

$$V_o = (1 + R_f / R_1) V_-$$

$$= (1 + R_f / R_1) 1/n (V_1 + V_2 + \dots + V_n)$$



Şekil 15-5.1 Non-Inverting toplayıcı amplifikatör

15-6 Genlik-Sınırlayıcı Devreler Deneyi

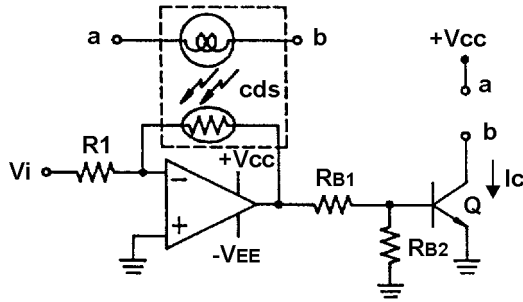
1.Öğretim Amacı

- 1) Öğrencilerin Genlik-Sınırlayıcı Devreler prensibini anlamaları.
- 2) Öğrencilerin Genlik-Sınırlayıcı Devreler uygulamalarını anlamaları.

2.Tartışma Konuları

1)Dalga formu Distorsiyonu Olmayan Genlik Sınırlayıcı

Şekil 15-6.1'de görüldüğü gibi , inverting amplifikatörün $V_o = -R_f/R_1$ prensibini kullanarak , R_f 'in giriş gerilimi büyüklüğü ile ters orantılı olmasını sağlayabiliriz ve V_o 'ı sabit hale getirebiliriz. R_f foto-duyarlı direnç ile değiştirilebilir.OPA çıkışının artması durumunda , Q 'den geçen I_c artmaktadır , ışık daha güçlü yanacak , foto-duyarlı direnç küçülecek ve OPA'ya ilişkin V_o düşecektir.Dikkat edilmelidir ki Q doyum bölgesinde değiştirilebilir.



Şekil 15-6.1 Genlik Sınırlayıcı

15-7 Gerilim sabit Devre Deneyi

1.Öğretim Amacı

- 1) Öğrencilerin Sabit-Gerilim Devreler prensibini anlamaları.
- 2) Öğrencilerin Sabit-Gerilim Devreler uygulamalarını anlamaları.

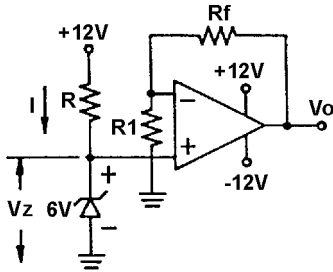
2.Tartışma Konuları

- 1) Şekil 15-7.1'de gösterilmiştir.

$$I = 12V - 6V / R = 6V / R$$

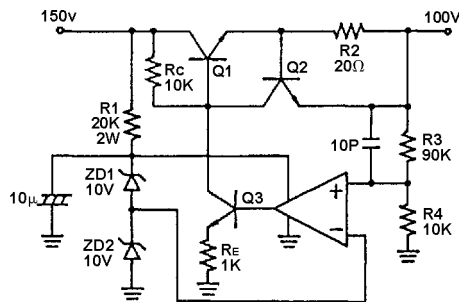
$$I_{zmin} < I < I_{zmax} \quad I_{zmin} \leq 6/R \leq I_{zmax}$$

$$V_o = 6V (1 + R_f/R_1)$$



Şekil 15-7.1 Gerilim Sabit Devre

2) Şekil 15-7.22de sabit yüksek gerilim devresi verilmiştir , bu devrede yüksek gerilim kısmı tranzistor amplifikatör devrelerinden oluşmuştur. Geri besleme devresi OPA karakteristikleri temellerine dayanmaktadır , 100V sabit gerilim Vdc2den oluşturulabilir , 150V. OPA2'nin Vcc değeri ZD tarafından sağlanmaktadır. Devredeki OPA ve Q3'ün CE amplifikatörünün aplikasyon fonksiyonu bulunmaktadır, tranzistörün $A_v = R_c / R_e$ değeri 10 civarındadır.



Şekil 15-7.2 100V Sabit-Gerilim Devre

15-8 Akım sabit Devre Deneyi

1. Öğretim Amacı

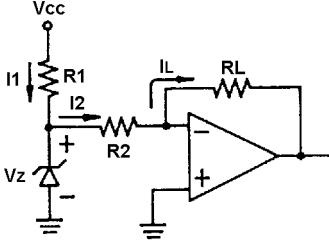
- 1) Öğrencilerin Sabit-Akım Devreler prensibini anlamaları.
- 2) Öğrencilerin Akım sabit devreler uygulamalarını anlamaları.

2. Tartışma Konuları

1) Yük topraklanmamış sabit-akım devresi

Şekil 15-8.1’de gösterildiği gibi , virtual-topraklama konseptine göre , $I_2=I_L$ ve $i_2= V_Z-0/ R_2 = V_Z/R_2=I_L$, R_L ’den bağımsızdır.

R_1 değeri çok büyük olmamalıdır , yoksa $i_1 (V_{cc}-V_Z) /R_1$ değeri çok küçük olur ve I_2 ve I_Z min değerlerine için uygun olmaz.Bu durumda , $I_1>I_2+I_Z$ min olması durumunda ZD gerilimi stabilize edebilmektedir , bu durumda I_L sabit olacaktır.



Şekil 15-8.1 Sabit Akım Devresi

15-9 Türev Devresi Deneyi

1.Öğretim Amacı

- 1) Öğrencilerin Türev Devresi prensibini anlamaları.
- 2) Öğrencilerin Türev Devresi uygulamalarını anlamaları.

2.Tartışma Konuları

Pratik Hesaplama

1) Şekil 15-9.1’deki türev devresinde , $R= 10K,C=0.1\mu,R_c=10,C_c = 0,001\mu F$. V_i Şekil 15-9.2’de görüldüğü gibi üçgen dalga formundadır.

(a) V_o değeri nedir?

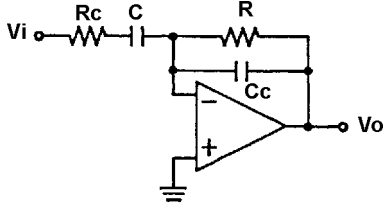
Çözüm:

$t=t_0---t_1$

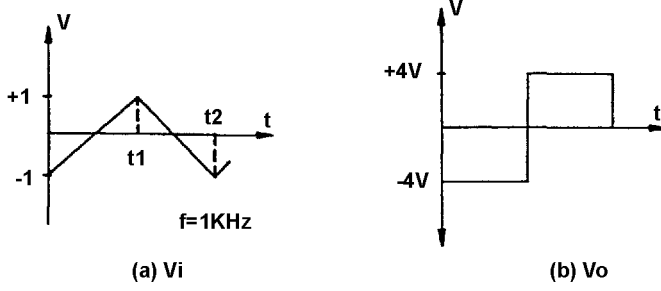
$$V_o= -RC \frac{dV_i}{dt} = -10K.0.1\mu f.(1-(-1)V)/0,5MS) = -4V$$

$t=t_1---t_2$

$$V_o=-RC\frac{dV_i}{dt}=-10K.0.1\mu f .(1-(-1)V)/0,5MS)=4V$$



Şekil 15-9.1 Türev Devresi



(a) Vi

(b) Vo

Şekil 15-9.2

1) Şekil 15-9.1'deki devrede , $R= 0,1M$, $C=0.1\mu F$, $R_c=10$, $C_c = 0,001\mu F$. V_i $V_i:3V_m, 100Hz$ sinüzoidal dalga ve $V_i=3\sin 2\pi 100t$.

V_o değeri nedir?

Çözüm

$$V_o = -\frac{dV_i}{dt} = -RC \frac{d3 \sin 2\pi 100t}{dt} = -RC \times 3 \times 200\pi \cos 200\pi t$$

$$= -0.1 \times 10 \times 0.1 \times 10^{-6} \times 600\pi \cos 200\pi t = -18.84 \cos 200\pi t$$

15-9 Entegral Devresi Deneyi

1. Öğretim Amacı

- 1) Öğrencilerin Entegral Devresi prensibini anlamaları.
- 2) Öğrencilerin Entegral Devresi uygulamalarını anlamaları.

2. Tartışma Konuları

Pratik Hesaplama

1) Şekil 15-10.1(a)'daki entegral devresinde, giriş dalga formu Şekil 15-10.1(a)'da verilmiştir. $R=1K$, $C=0.1\mu F$, $V_i=1V$ ve zaman periyodu $t_0 \rightarrow t_1$ 3ms değerindedir.

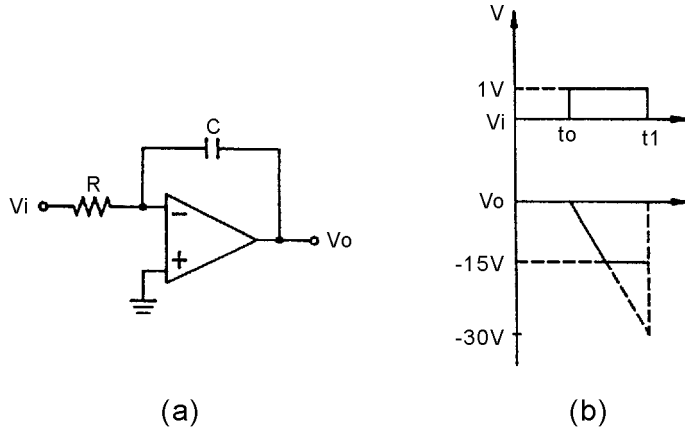
(a) V_o değeri nedir?

Çözüm:

$$V_o = -\frac{1}{RC} \int_{t_0}^{t_1} V_i dt = -\frac{1}{1 \times 10^3 \times 0.1 \times 10^{-6}} \int_0^{3ms} 1V$$

$$= -\frac{1}{10^{-4}} t \Big|_0^3 = -10^4 (3mV - 0V) = -10^4 \times 3mV = -30V$$

$V_o = -30V$, ön gerilim değerinden daha büyüktür , bundan dolayı V_o gerçek değeri $-15V$.



Şekil 15-10.1 Entegral Devresi Ve Dalga Formu

2) Şekil 15-10.1'deki devrede, $R=10K$, $C=0.1\mu f$, $V_{in}=10V_{p-p}/1KHz$ kare dalga formundadır.

(a) V_o değeri nedir?

Çözüm:

(i) Pozitif Dalga:

$t_1 < t \leq t_2$ $V_i = 5V$

$$V_o = -\frac{1}{10K \times 0.1\mu} \int_0^{0.5ms} 5V dt = -10^3 \cdot 5t \Big|_0^{0.5ms}$$

$$= -10^3 (5 \times 0.5m - 0)$$

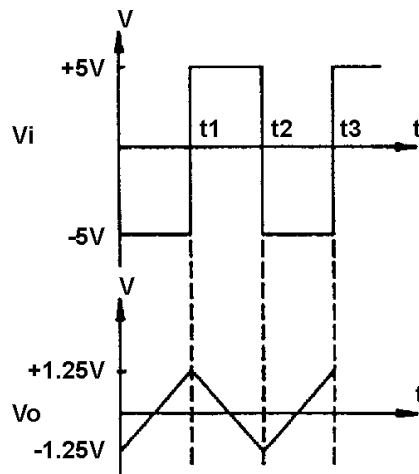
$= -2.5V$, $2.5V$ düşüş olmaktadır, Şekil 15-10.2

(ii) Negatif dalga:

$t_2 < t \leq t_3$ $V_i = -5V$

$V_o = -10^3 \cdot (-5) \cdot t$

$= 2.5V$ $2.5V$ artma olmuştur. Şekil 15-10.2



Şekil 15-10.2

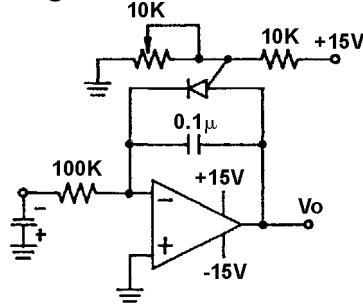
4. Alıştırmaların Çözümü

1) Seçmeli

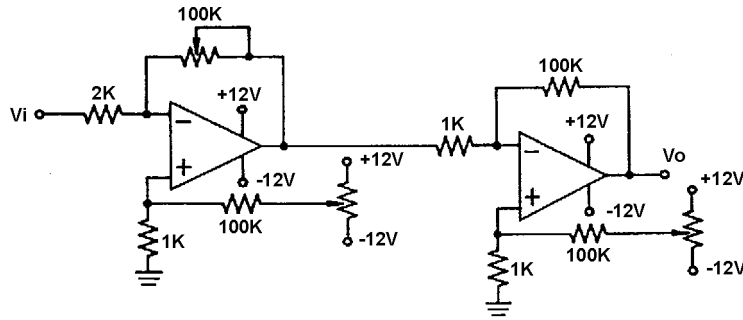
- 1(3) 2(2) 3(1) 4(3) 5(1) 6(3) 7(1)
8(3) 9(1) 10(1) 11(1) 12(2) 13(2) 14(3)
15(1) 16(2) 17(3) 18(1) 19(2) 20(1)

2) Alıştırma

2. Sawtooth Dalga Genaratörü

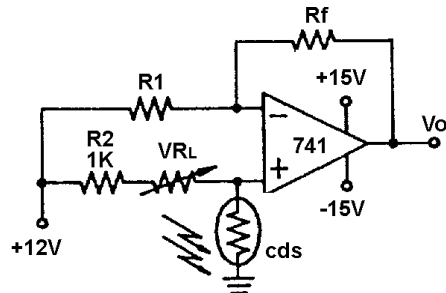


4. Çözüm: İki-kademeli inverting amplifikatör devresi

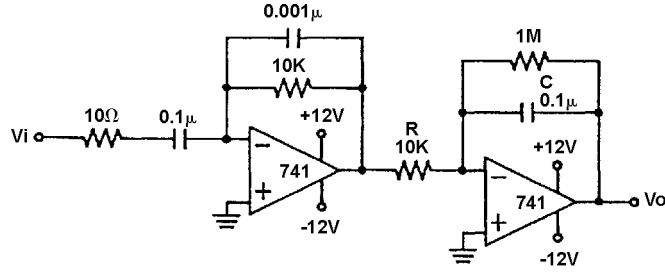


5. Çözüm:

$R1=2.2K, Rf=2.2K, Vref=12V, VR1=5K\Omega$ (Cds2ye göre VR1'i uygun değere ayarlayınız), $R2=1K$



6. Çözüm: Paralel türev devresi ve entegral devresi



5.Arıza Simülasyonu

15-6: Şekil 15-11 Genlik Sınırlayıcı Devre

Arıza Noktası:S1 (VR3 Açık) , S2(CR4 kısra)

Çözüm

Normal :S1 ON , S2 OFF

Arıza1 :S1 OFF.OPA komparatör.

Arıza2 :S2 ON.Pozitif yarım periyot =0 .6V

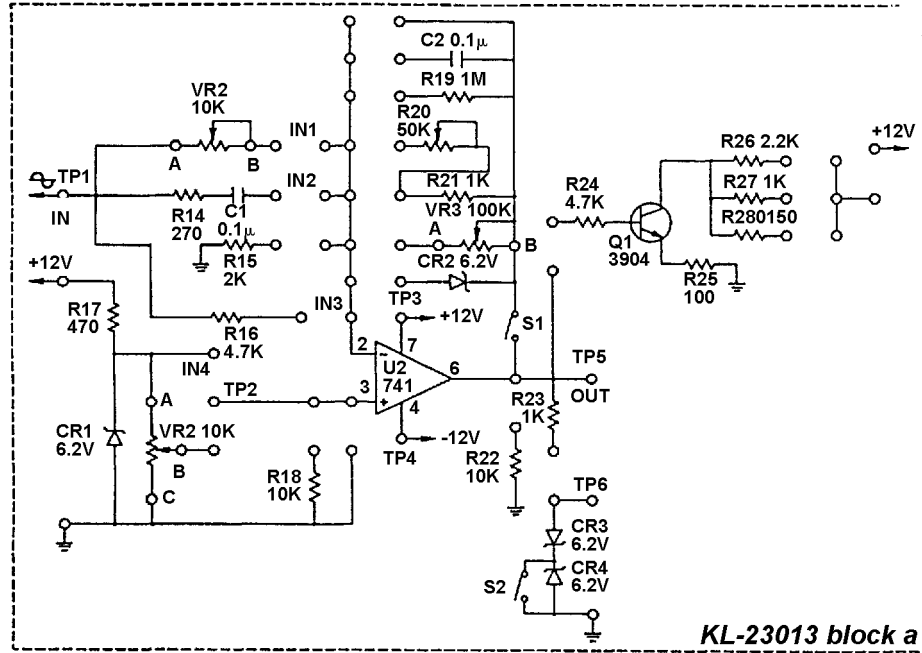
15-7: Şekil 15-11 Sabit Gerilim Devresi

Arıza Noktası:S1 (R3: 1KΩ Açık)

Çözüm

Normal :S1 ON.

Arıza1 :S1 OFF.Vo0+Vcc



Şekil 15-11

Ünite 16 OPA Amplifikatör Karakteristikleri Uygulamaları Deneyi- Negatif Geri Besleme (1)

1.Öğretim Amacı

OPA2den oluşmuş bazı temel amplifikatör devrelerinin anlaşılmasından sonra , OPA temel amplifikasyonu ile ilişkili bazı basit uygulama devrelerini iki bölümde inceleyeceğiz : (1) Kontrol devreleri veya enstrümantasyonlarında uygulanan devreler , (2) Video ve audio aparatlarında veya iletişim ekipmanlarında kullanılan devreler.Bu devreler bu ünite ve ünite 172de sırasıyla verilecektir.Bu ünitenin çalışılması ile öğrenciler OPA uygulamaları ile ilgili daha fazla bilgi sahibi olacak ve OPA2nın önemini daha iyi kavrayacaklardır.

2.Kapsam Özeti

Bu ünite , aşağıdaki 7 madde işlenecektir.

16-1 : Logaritmik amplifikatör devreleri

16-2 : Anti-logaritmik amplifikatör devreleri (exponansiyel amplifikatör)

16-3 : Tepe detektör devreleri

16-4 : Tam kırpıcı devreler

16-5 : Gerilim-regülatör devreleri

16-6 : Seçici/Tutucu Devreler

16-7 : Enstrümantasyon Amplifikatör Devreleri

16-1 ve 16-2 birbirleri ile ilişkili devrelerdir , 16-6 16-3 maddesinin uygulamasıdır.

3.Deney Maddeleri

16-1 Logaritmik amplifikatör devreleri

1.Öğretim Amacı

1) Öğrencilerin Logaritmik amplifikatör devreleri prensibini anlamaları.

2) Öğrencilerin Logaritmik amplifikatör devreleri uygulamalarını anlamaları.

2.Tartışma Konuları

1) Diyot Logaritmik Karakteristikleri

Diyot gerilim-akım karakteristikleri:

$$I_f = I_o (e^{V_f/\mu V_t} - 1) = I_o e^{V_f/\mu V_t}$$

Varsayalım ki $V_f/\mu V_t \gg 1$ veya $I_f \gg I_o$ bu durumda

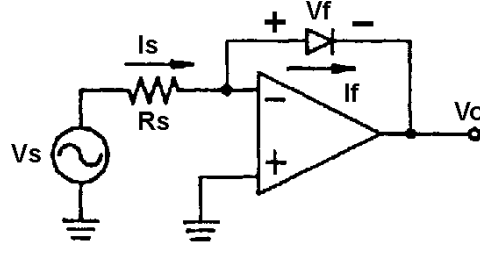
$$V_f = \mu V_t (\ln I_f - \ln I_o) = \mu V_t \ln I_f/I_o$$

(I_o : Ters doyum akımı)

(Silikon: $\mu=2$)

(Germanyum: $\mu=1$)

(V_t : 26mv)



Şekil 16-1.1 Logaritmik Amplifikatör

16-2 Anti-logaritmik amplifikatör devreleri

1.Öğretim Amacı

- 1) Öğrencilerin anti-logaritmik amplifikatör devreleri prensibini anlamaları.
- 2) Öğrencilerin anti-logaritmik amplifikatör devreleri uygulamalarını anlamaları.

2.Tartışma Konuları

Logaritmik devrelere komparatör ve eksponansiyel devrelere genişletici ismi verilmektedir.Bu devrelerdeki genel karakteristik giriş değerlerindeki küçük değişimlerin çıkış değerlerinde büyük değişim meydana getirmesidir.

1)Anti-logaritmik amplifikatör devreleri diyotlardan oluşmuştur
Şekil 16-2.1’de gösterildiği gibi

$$V_o = -R_f I_o e^{qV_i/KT} - V_i (R_f/R_o) \text{-----} 16-2.1$$

R_o :Diyot iç direnci

I_o :Diyot ters doyum akımı

Q : $1.6 \cdot 10^{-19}$ coulomb

K :Boltzmann sabiti $1.38 \cdot 10^{-23}$ J/°K

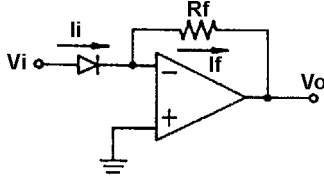
T :Oda sıcaklığı = 300°K

$KT/q = 26\text{Mv}$, $q/KT = 1 / 26 \text{ Mv}$

Denklem 16-2.1 tekrar düzenlenirse

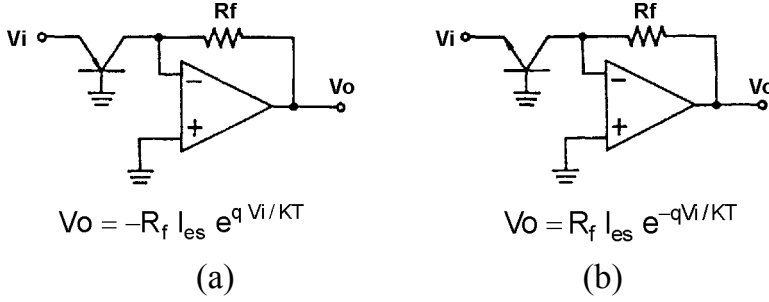
$$V_o = -R_f I_o e^{V_i/26\text{Mv}} - V_i(R_f/R_o) \text{-----} 16-2.1$$

Yukarıdaki denklemde , $-R_f I_o e^{V_i/26\text{Mv}}$ gerçek eksponansiyel çıkışıdır ve $V_i(R_f/R_o)$ sabit çıkış gerilimidir.Eğer $V_i (R_f/R_o)$ çok büyük olursa , V_o değerini genişleterek doyuma ulaşmasını sağlar.



Şekil 16-2.1 Ekspansiyel Diyot Devresi

2) Tranzistörler ile beraber kullanılan ekspansiyel devreler



Şekil 16-2.2 Tranzistörlü ekspansiyel devreler

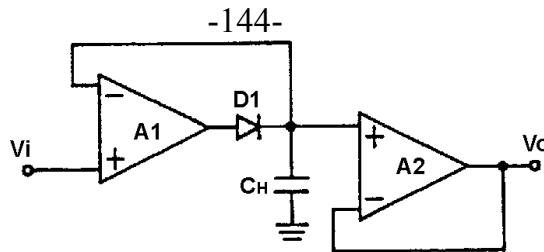
16-3 : Tepe detektör devreleri

1.Öğretim Amacı

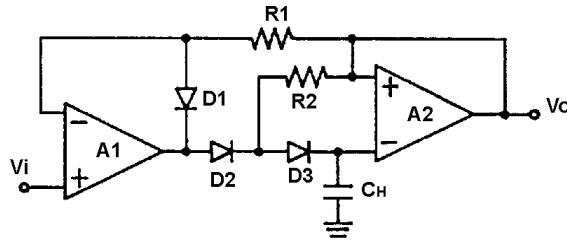
- 1) Öğrencilerin Tepe detektör devreleri prensibini anlamaları.
- 2) Öğrencilerin Tepe detektör devreleri uygulamalarını anlamaları.

2.Tartışma Konuları

Şekil 16-3.1'de tepe tutucu devre gösterilmiştir.Eğer Vi tutma geriliminden düşük olursa , çıkış gerilimi A1 -Vcc değerine eşit olur.(Çünkü D1 düştüğünde ,A1 komparatör gibi davranır).D1'in daha çok tersleşmesi sızıntı akımını arttırmaktadır.Sonuç tepe tutucu etkisini etkileyecektir.Bununla beraber , A1'in negatif doyumdan tepe çıkış değerine ulaşma süresi uzayacaktır.Sonuç olarak tepe algılama süresi hızı da etkilenecektir.Şekil 16-3.2'de gelişmiş devre gösterilmiştir.Tepe tutma esnasında D3'ün her iki terminali eşit potansiyelde olup D3'ten sızma olmamaktadır.A1=Vi-0.6V' a ait Vo (D1 ileri iletimden başlamakta) doyum çıkışı oluşturamaz.Bundan dolayı D2'de sızıntı akımı oluşur , R2'den geçen akım Ch tepe tutmayı etkilememektedir.



Şekil 16-3.1 Genel Tepe Dedektör Devresi



Şekil 16-3.2 Gelişmiş Tepe Dedektör Devresi

16-4 Tam Kırpıcı Devreler Deneyi

1. Öğretim Amacı

- 1) Öğrencilerin Tam Kırpıcı Devreler prensibini anlamaları.
- 2) Öğrencilerin Tam Kırpıcı Devreler uygulamalarını anlamaları.

2. Tartışma Konuları

- 1) Tam-Dalga Tam Doğrultucu Devre

Şekil 16-4.1'de gösterilmiştir.

- 1) Pozitif yarı periyot

$$D1 \text{ ON}, D2 \text{ OFF } V_o = -R \frac{V_i}{R1} \quad \left(-\frac{R}{R9} = R \frac{V_i}{R1} \right)$$

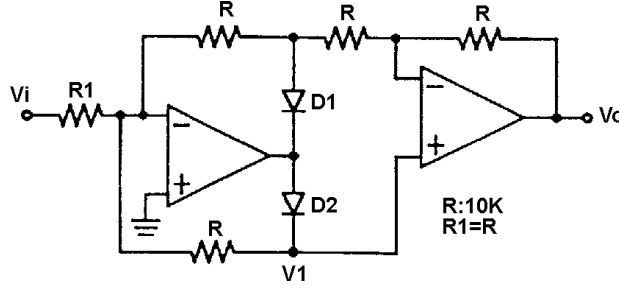
- 2) Negatif Yarı Periyot

$$D1 \text{ OFF}, D2 \text{ ON } V_o = -R \frac{V_i}{R1} = I_r + V = \frac{V_R}{2R} + V = \frac{3V}{2},$$

$$V = -2R \frac{V_i}{3R1}$$

$$\text{Nod A: } \frac{V_i}{R1} + \frac{V}{2R} + \frac{V}{R} = 0,$$

$$V = -2R \frac{V_i}{3R1}$$



Şekil 16-4.1

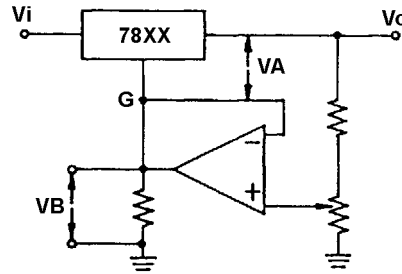
16-5 Gerilim Ayarlayıcı Devreler Deneyi

1.Öğretim Amacı

- 1) Öğrencilerin Gerilim Ayarlayıcı Devreler prensibini anlamaları.
- 2) Öğrencilerin Gerilim Ayarlayıcı Devreler uygulamalarını anlamaları.

2.Tartışma Konuları

Şekil 16-5.1’de gerilim ayarlayıcı devre gösterilmiştir , devre sabit gerilim IC (78xx) ve OPA gerilim takipçisinden oluşmuştur. $V_o = V_a + V_b$. V_a sabit gerilim IC tarafından oluşturulan sabit gerilimi ifade etmektedir ve V_b OPA giriş terminali değişimlerinden bağımsız ayarlanabilir gerilimi göstermektedir.Elektronik devrenin cevap hızı çok hızlıdır , bundan dolayı takipçi giriş sonu ve V_o senkron şekilde ayarlanmalıdır.Sabit gerilim IC’nin iç güç kaybını sınırlamak amacıyla , V_o üst sınırı V_i ’den 2V aşağıdadır.



Şekil 16-5.1 Gerilim Ayarlayıcı Devre

16-6 Seçici/Tutucu Devreler Deneyi

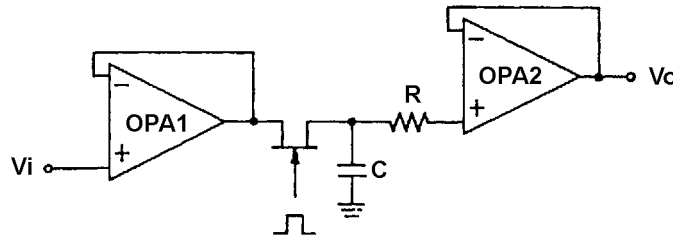
1.Öğretim Amacı

- 1) Öğrencilerin Seçici/Tutucu Devreler prensibini anlamaları.
- 2) Öğrencilerin Seçici/Tutucu Devreler uygulamalarını anlamaları.

2.Tartışma Konuları

Şekil 16-6.1’de en basit pratik seçici/tutucu devre gösterilmiştir.n-Kanallı Mosfet’de G kapısına pozitif puls uygulanması durumunda , FET iletme geçer ve tutucu kapasitör C giriş gerilimi başlangıç değerine zaman sabiti ($R_o + r_{ds(on)}) \cdot C$.

Burada R_o OP A1 gerilim takipçisinin minimum çıkış direncini göstermektedir, $r_{ds(on)}$ ise FET'in ON direncini ifade etmektedir. Pozitif bir pulsun girişe verilmesinden önce FET OFF durumundadır ve OP A2 kapasitörü tüm yüklerden izole etmektedir. Bundan dolayı, kapasitördeki gerilim muhafaza edilebilmektedir. Kapasitördeki gerilimin tutulabilmesi için kapasitör seçimi önemli rol oynamaktadır. Genelde polyetilen, mylar, polystyrene, polycarbonat malzemeleri kapasitör malzemesi olarak seçilmektedir. Polarizasyon sebebiyle diğer kapasitörlerin çoğu gerilimi muhafaza edememektedirler. Bu sebeple kapasitörlerin çoğu gerilimlerini birkaç dakika içinde kaybetmektedirler. Polarizasyonla beraber endüksiyon etkisi problem yaratmaktadır. Endüksiyon etkisiyle kapasitör orijinal yükleri çekmektedir (varsayalım ki kapasitör gerilimi düşmek zorunda). Polarizasyon ve endüksiyon etkisinin bulunmadığı şartlarda, hem FET OFF akımları (birkaç nano amper mertebesinde) hem OPA ön akımları (birkaç nano amper mertebesinde) kapasitörün gerilimini tutma kapasitesini etkileyecektir. Bunlarla beraber, devrede ki operasyonları etkileyen iki ayrı faktör bulunmaktadır: 1) FET OFF/ON hızı 2) Kapasitör hızı yeni bir gerilim gerekmektedir. Bu demektir ki kontrol impuls frekansı çok yüksek olamaz. Devredeki R OPA'yı abartılı akımlardan kullanmak amacıyla kullanılabilir.



Kontrol impuls

Şekil 16-6.1 Seçici/tutucu devre

16-7 Enstrümantasyon Amplifikatörü

1. Öğretim Amacı

- 1) Öğrencilerin Enstrümantasyon Amplifikatörü prensibini anlamaları.
- 2) Öğrencilerin Enstrümantasyon Amplifikatörü karakteristiklerini ve uygulamalarını anlamaları.

2. Tartışma Konuları

Şekil 15-4.12de gelişmiş Enstrümantasyon Amplifikatörü gösterilmiştir. Bu devre amplifikatör kazancını regule etmekle beraber CMRR değerinin artmasını da sağlamaktadır.

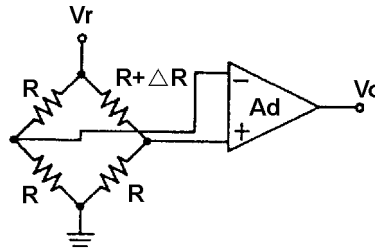
Devre amplifikatörlerin amplifikasyon kapasitelerini zayıf sinyallerde güçlendirmektedir(Gürültünün kaldırılmasında güçlüdür).Bundan dolayı , bu devre genellikle ölçme devrelerinde kullanılır ve sinyal sensor olarak kullanılır.Şekil 16-7.1’de pratik köprü amplifikatörü gösterilmiştir.Bu devre bazı amplifikatör devrelerinde sıcaklık,ısı,aydınlık sensorlarında kullanılmaktadır.Devrede , enstrümantasyon amplifikatörü Ad ve köprü devresi sensorun duyarlılığını büyük değerlerde arttırmaktadır.
Çıkış gerilimi Vo:

$$V_o = -A_d V_r \delta \delta / 4(1 + \delta / 2) = \Delta R / R A_d$$

Ad: Enstrümantasyon Amplifikatörü için Av

ΔR çok küçük olması durumunda ,

$$V_o = -A_d V_r \delta / 4$$



Şekil 16-7.1 Köprü Amplifikatör Devresi

4. Alıştırma Çözümleri

1) Seçmeli

1(2) 2(1) 3(1) 4(3) 5(3) 6(2)

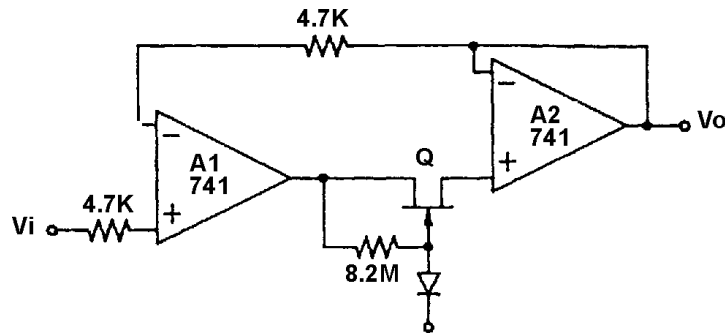
2) Alıştırmalar:

Diyotları tranzistörlerle değiştirerek 16-1,16-2, logaritma, (anti-logaritma) deneylerini yapınız.

Çözüm:Devre diagramları Şekil 16-2.2(a)(b)’de gösterilmiştir.

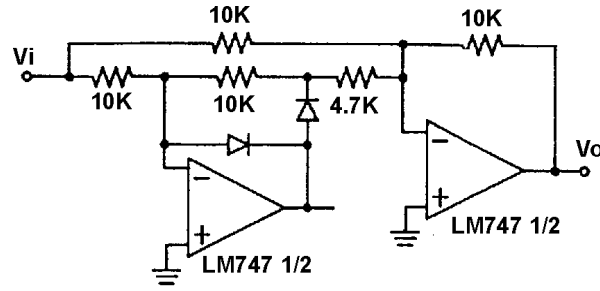
2.Çözüm: Şekil (1)’deki A1,A2 gerilim takipçisi görevindedir.

Q elektronik anahtar görevindedir.



Şekil (1) Seçici/Tutucu Devre

3.Çözüm:Devre diagramı Şekil(2)'de gösterilmiştir.



Şekil (2) Tam-dalga doğrultucu devre

5.Arıza Simulasyonu

16-3: Şekil 16-8 Tepe dedektör devresi Şekil 16-8

Arıza Noktası:S1 (C4 açık)

Çözüm

Normal :S1 ON

Arıza :S1 OFF.Tepe gerilimi tutulamamaktadır.

16-5: Şekil 16-9 Gerilim Regülatör Devresi

Arıza Noktası:S4 (7805 kötü) , S3 (R11:2.2K açık)

Çözüm

Normal :S4 ON , S3 ON.

Arıza1 :S4 OFF.7805 $V_g = 0V$.Regüle edici VR1OK geçirsizdir.

Arıza2 :S3 OFF.OPA $V_+ = 0V$, 7805 $V_g = 0V$,
 $V_{out} = +5V$. Regüle edici VR2 geçirsizdir.

16-6: Şekil 16-10 Seçici/Tutucu Tepe dedektör devresi

Arıza Noktası:S2 (C9 açık)

Çözüm

Normal :S2 OFF

Arıza :S2 ON.OPA $V_+ = 0V$, $V_o = 0V$.

16-7: Şekil 16-11 Enstrümantasyon Amplifikatörü

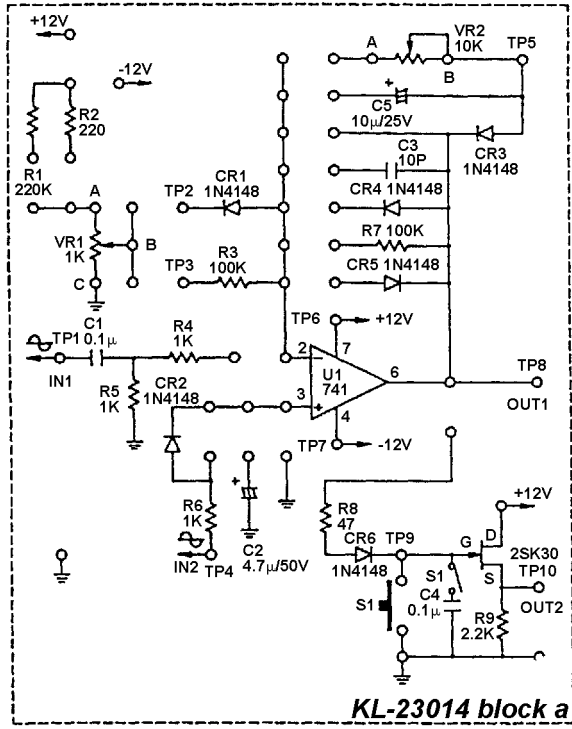
Arıza Noktası:S5 (R6:10K açık) , S6 (R7:100K açık) , S8 (LM324 Pin6 1NV kötü kontaktaır.)

Çözüm

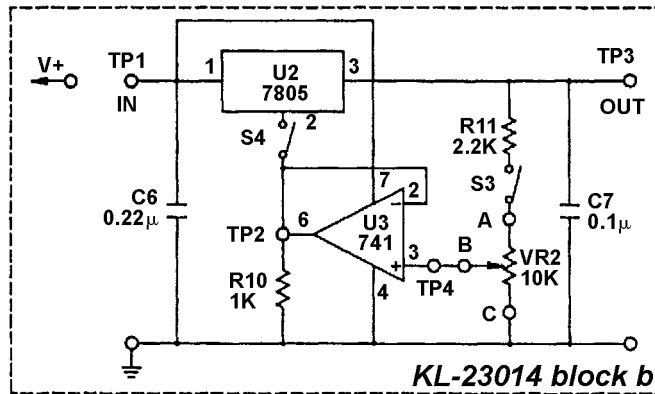
Normal :S5 ON , S6 ON,S8 ON.

Arıza1 :S5 OFF. V_o ön gerilim düşüktür.

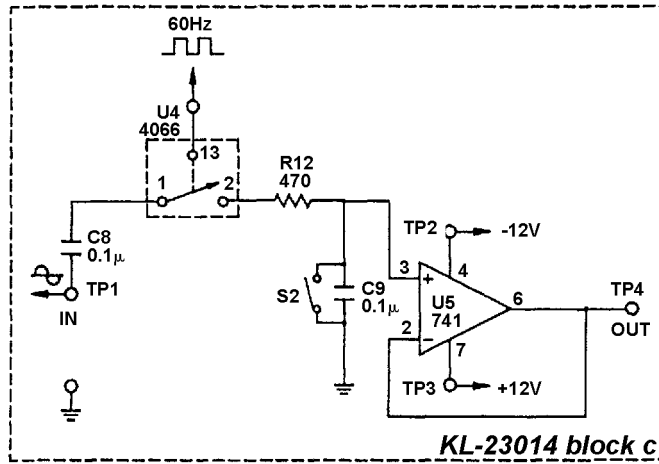
Arıza2 :S6 OFF.LM324(b) komparatör ile değiştirilmiştir.



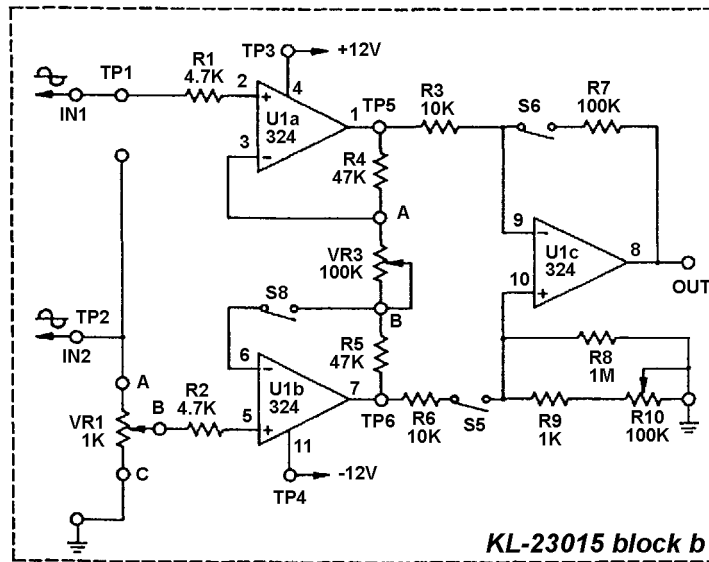
Şekil 16-8



Şekil 16-9



Şekil 16-10



Şekil 16-11

Ünite 17 OPA Amplifikatör Karakteristikleri Uygulamaları Deneyi- Negatif Geri Besleme (2)

1.Öğretim Amacı

Geçmiş ünite de , kontrol ve enstrümantasyon ile ilgili OPA uygulamaları tanıtılmıştır.Bu ünite de öncelikle video ve audio iletişimi ile ilgili OPA uygulamaları verilecektir.Bazı tranzistörlerden oluşmuş komplike devreler son zamanlarda OPA'lar ile değiştirilmektedir , bu şekilde basit ve güçlü hale gelmektedir.Ve çok miktarda OPA uygulaması sebebiyle ,bazı yüksek-sınıf video ve audio ekipmanları sürekli geliştirilmektedir.Öğretmenler bu ünite de tartışılan devreleri ünite 10'da anlatılan OTL ve OCL devreleri ile birleştirebilirler , ve öğrencilerin OPA'nin audio-visual fazdaki uygulamalarını öğrenmelerini sağlamakla beraber video ve audio elektroniğine ilgi duymalarını da sağlamalıdır.

2.Kapsam Özeti

Bu ünite deki tüm konular , yüksek geçirgen , alçak geçirgen amplifikatörler , ton kontrolörleri birbirleriyle ilişkilidir.Temelde , tümü türev ve entegral devreleri uygulamalarıdır.Bu devrelerdeki tek fark aktif element OPA'nın devrelere eklenmiş olmasıdır , bu sayede devre performansı artmakta ve çıkış gücü yükselmektedir.Diğer durumda , bölüm 17-6'da OPA (tek-kaynak) ses frekansı amplifikasyonu uygulamaları tanıtılmıştır.

3.Deney Maddeleri

17-1 Yüksek-geçirgen amplifikatör devreleri deneyi

1.Öğretim Amacı

- 1) Öğrencilerin Yüksek-geçirgen amplifikatör prensibini anlamaları.
- 2) Öğrencilerin Yüksek-geçirgen amplifikatör uygulamalarını anlamaları.

2.Tartışma Konuları

Yüksek geçirgen amplifikatörler , pasif elemanlardan oluşan yüksek geçirgen filtreler ve aktif elemanlardan oluşan amplifikatörlerden oluşmuş olup yüksek-geçirgen aktif filtreler olarak adlandırılır.Sıklıkla kullanılan iki yüksek-geçirgen aktif filtreler aşağıdadır,

- 1) Sall ve aktif anahtar filtreler.
- 2) Değişken-Hal aktif filtreler

Şekil 17-1.1'de birinci-sıra yüksek-geçirgen aktif filtreler gösterilmiştir.

Transfer fonksiyonu aşağıdaki gibidir ,

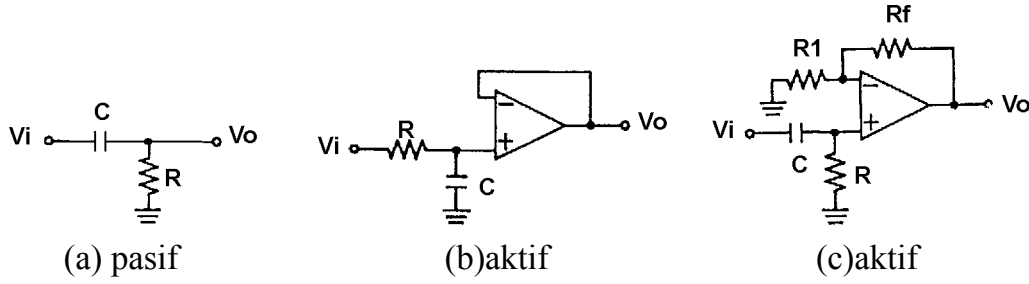
$$T(S)=V_o/V_i=R/(R-jX_c) = R / (R - j/W_c) = 1 / (1-j/wRC)= 1 / (1 + 1/jwRC)$$

$$= j\omega / (j\omega + 1/RC) = S / (S + 1/RC) \quad (S=j\omega) \text{-----17-1.1}$$

$X_c=R$ olması durumunda , nokta $f_p / \omega_p C = R$, $\omega_p = 1/RC$, $f_p = 1 / 2\pi RC$

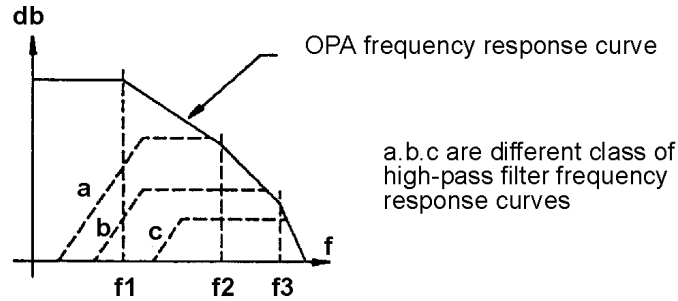
Amplifikatör eklenmesi Şekil 17-1.1 (c)

$$T(S) = KS / (S + 1/RC) = KS / (S+\omega_p)$$



Şekil 17-1.1 Yüksek geçiren filtre

Şekil 17-1.2’de yüksek-geçiren aktif filtrelerin kapalı-çevre frekans cevabı gösterilmiştir. Orijinal halde yüksek-geçiren devreler zayıflamamaktadır, ancak OPA2’den etkilenmektedir , yüksek frekans kazancı azalmaktadır. Bu sebeple yüksek –geçiren aktif filtrelerde f_p değeri çok yüksek olamaz. Bu durum aktif filtrelerin bir dezavantajıdır.



Aktif filtrelerin kapalı-çevre frekans cevap eğrisi

Şekil 17-1.2

İkinci-sıra Sallen ve anahtar aktif filtreler
Şekil 17-1.3'de devre diagramı gösterilmiştir.

$$(V_i - V_a)SC_1 + (V_o - V_a) 1/R_1 - (V_a - V_b)SC_2 = 0 \text{-----(1)}$$

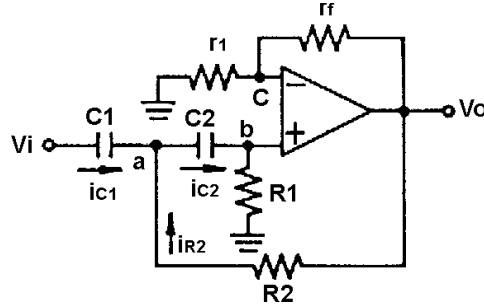
$$(V_a - V_b)SC_2 - V_b 1 / R_2 = 0 \text{-----(2)}$$

$$V_c = V_o r_1 / (r_1 + r_f) \text{-----(3)}$$

$$V_o = (V_b - V_c) A_v \text{ (} A_v \text{: kapalı-çevrim kazancı)-----(4)}$$

$$T(S) = K S^2 / S^2 + (1/R_2 C_2 + 1/R_1 C_2 + 1 - K / R_1 C_1) S + 1/R_1 R_2 C_1 C_2$$

$$= K S^2 / (S^2 + \omega_p S / Q_p + \omega_p^2)$$



Şekil 17-1.3 İki sıra Sallen ve Anahtar Aktif Filtre

17-1 Alçak-geçirgen amplifikatör devreleri deneyi

1.Öğretim Amacı

- 1) Öğrencilerin Alçak-geçirgen amplifikatör prensibini anlamaları.
- 2) Öğrencilerin Alçak-geçirgen amplifikatör uygulamalarını anlamaları.

2.Tartışma Konuları

Alçak-geçirgen Sallen ve anahtar aktif filtre amplifikatörü prensipleri yüksek-geçirgen Sallen ve anahtar aktif filtre amplifikatörü ile aynıdır Birinci sıra devre diyagramı Şekil 17-2.1'de gösterilmiştir.

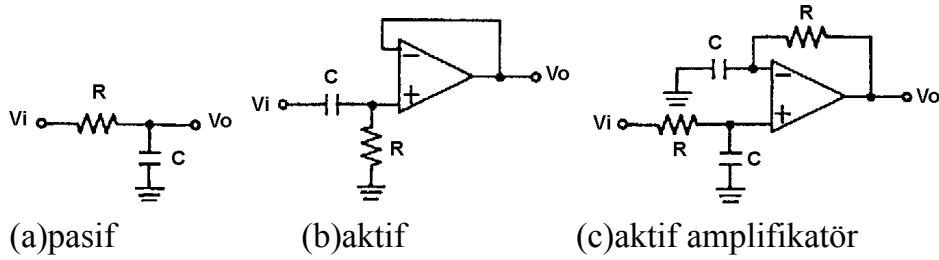
$$T(S)=V_o/V_i=-jX_c / R-jX_c=1/j\omega C / (R + 1/j\omega C)=(1/J\omega RC) / (1 + 1/j\omega RC) = (1/RC) / (j\omega + 1/RC)$$

$$= (1/RC) / (S + 1/RC) \quad (S=j\omega) \text{-----17-2.1}$$

OPA eklenmiş $T(S)$ aşağıdaki şekilde değişir,

$$T(S) = K(1/RC) / (S + (1/RC)) = K\omega_p / S + \omega_p \quad (\omega_p=1/RC, K=1 + R_f/R_1)$$

$$\omega_p=1/RC \quad f_p=1/2\pi RC$$



Şekil 17-2.1 Birinci-sıra alçak-geçirgen filtre

Şekil 17-2.2'de ikinci-sıra Sallen ve anahtar alçak-geçirgen aktif filtre devre diagramı gösterilmiştir.

V_o ve V_i arasındaki ilişki Kirşoff akım ve gerilim yasası kullanılarak çözümlenir.

$$(V_i - V_a) \frac{1}{R_1} + (V_o - V_a)SC_1 - (V_a - V_b) \frac{1}{R_2} = 0 \text{-----(1)}$$

$$(V_a - V_b) \frac{1}{R_2} - V_bSC_2 = 0 \text{-----(2)}$$

$$V_c = V_o \frac{r_1}{r_1 + r_f} \text{-----(3)}$$

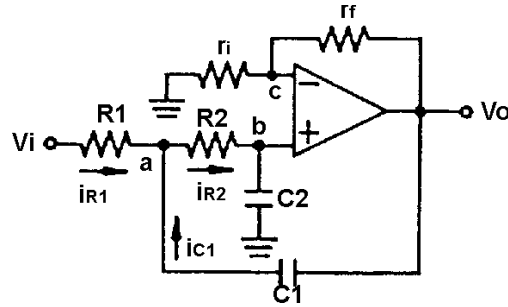
$$V_o = (V_b - V_c)A_v \text{ (} A_v \text{:açık-çevrim kazancı)-----(4)}$$

$T(S) = V_o/V_i$, (1),(2),(3),(4) çözümlenir ,

$$T(S) = \frac{K \frac{1}{R_1 R_2 C_1 C_2}}{S^2 + \left(\frac{1}{R_1 C_1} + \frac{1}{R_2 C_1} + \frac{1-K}{R_2 C_2} \right) S + \frac{1}{R_1 R_2 C_1 C_2}}, \quad K = 1 + \frac{r_f}{r_1}$$

$$\omega_p = \sqrt{\frac{1}{R_1 R_2 C_1 C_2}} \quad Q_p = \frac{\omega_p}{(b\omega)_p} = \frac{\sqrt{\frac{1}{R_1 R_2 C_1 C_2}}}{\frac{1}{R_1 C_1} + \frac{1}{R_2 C_1} + \frac{1-K}{R_2 C_2}}$$

$$T(S) = \frac{\omega_p^2}{S^2 + \frac{\omega_p}{Q_p} S + \omega_p^2}$$



Şekil 17-2.2 İkinci-sıra Sallen ve Anahtar aktif filtre

17-3 Bant-geçiren filtre devresi deneyi

1.Öğretim Amacı

- 1) Öğrencilerin Bant-geçiren filtreler prensibini anlamaları.
- 2) Öğrencilerin Bant-geçiren filtreler uygulamalarını anlamaları.

2.Tartışma Konuları

İki çeşit bant-geçiren filtre devresi aşağıda verilmiştir ,

- 1) Bant-geçiren Sallen ve anahtar aktif filtre devresi
- 2) Bant-geçiren değişken-hal aktif filtre.

1.Sallen ve Anahtar Devresi

Şekil 17-3.1’de ikinci-sıra bant-geçiren (Sallen ve anahtar) aktif filtre devresi gösterilmiştir.

Nod analiz teoremi kullanarak T(S)’yi bulabiliriz:

$$(V_i - V_a) \frac{1}{R_1} + (V_o - V_a) / R_2 - SC_1 V_a - SC_2 (V_a - V_b) = 0 \text{-----(1)}$$

$$(V_a - V_b) SC_2 - V_b \frac{1}{R_3} = 0 \text{-----(2)}$$

$$V_c = V_o r_1 / (r_1 + r_f) \text{-----(3)}$$

$$V_o = (V_b - V_c) A_v \quad (A_v: \text{açık çevrim kazancı}) \text{-----(4)}$$

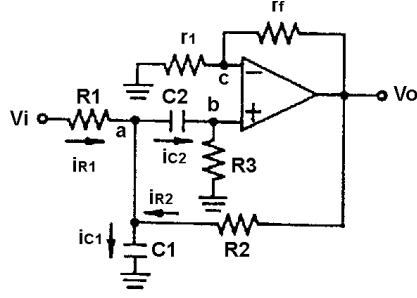
(1) (2) (3) (4) çözülerek

$$T(S) = V_o / V_i = \frac{KS / R_1 C_1}{S^2 + (1/R_1 C_1 + 1/R_3 C_2 + 1/R_3 C_1 + 1 - K/R_2 C_1) S + (R_1 + R_2) / R_1 R_2 R_3 C_1 C_2}$$

$$\omega_p^2 = R_1 + R_2 / R_1 R_2 R_3 C_1 C_2$$

$$Q_p = \omega_p / (1/R_1 C_1 + 1/R_3 C_2 + 1/R_3 C_1 + 1 - K/R_2 C_1) ,$$

$$T(S) = \frac{KS / R_1 C_1}{S^2 + \omega_p S / Q_p + \omega_p^2}$$

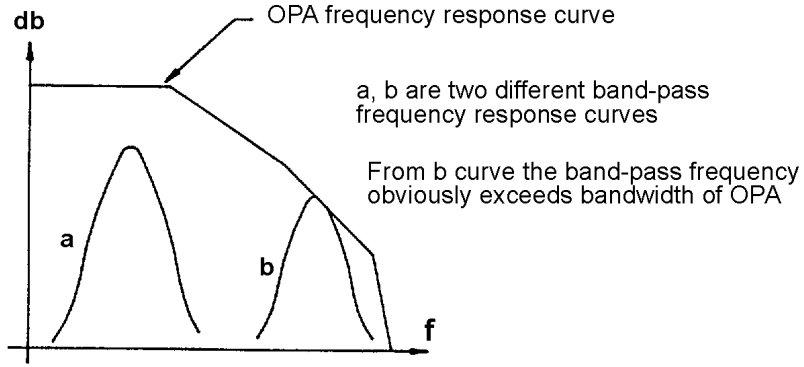


İkinci-sıra Sallen ve anahtar bant-geçiren filtre devresi
Şekil 17-3.1

Temel bant-geçiren T(S) transfer fonksiyonu

$$T(S) = \frac{w_p S / Q_p}{S^2 + w_p S / Q_p + w_p^2}$$

Şekil 17-3.2'de bant-geçiren frekans cevap eğrisi gösterilmiştir.



OPA ve bant-geçiren filtre synthetical eğri frekans cevabı
Şekil 17-3.2

2.Değişken-hal devreleri

Devre diyagramı Şekil 17-3.3'de verilmiştir , aşağıdaki şekilde analiz edilmiştir.V1 bant-geçiren çıkışı , V2 LP çıkışı.

$$T(S) = \frac{V_o}{V_i} = \frac{w_p S / Q_p}{S^2 + w_p S / Q_p + w_p^2}$$

=> $-K \frac{w_p S}{Q_p} / S^2 + \frac{w_p S}{Q_p} + w_p^2$ ($-K$: OPA amplifikatör kazancı)

=> $V_o(S^2 + \frac{w_p S}{Q_p} + w_p^2) = V_i (-K \frac{w_p S}{Q_p})$

Her iki taraf S ile bölünürse,

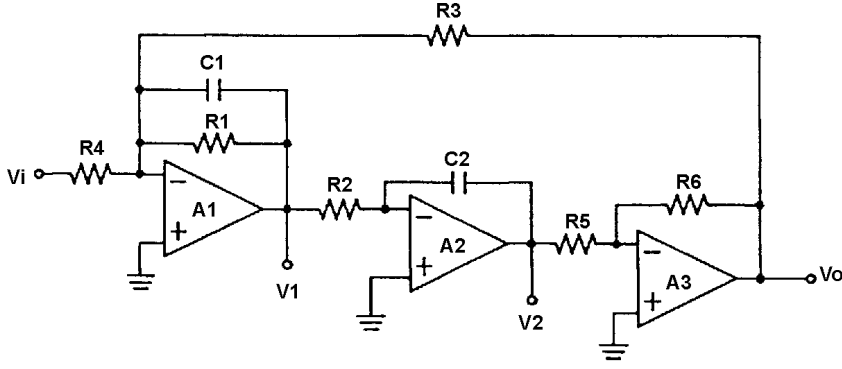
=> Her iki taraf $V_o(S + \frac{w_p}{Q_p})$ ile bölünürse

$V_o(1 + \frac{w_p^2}{Q_p} / S + \frac{w_p}{Q_p}) = V_i (-K \frac{w_p}{Q_p} / S + \frac{w_p}{Q_p})$

$T(S) = V_o/V_i = -S/R_4 C_1 / (S^2 + 1/R_1 C_1 + 1/R_2 R_3 C_1 C_2)$

$W_p = 1 / \sqrt{R_2 R_3 C_1 C_2}$, $K = R_1/R_4$

$Q_p = w_p / 1/R_1 C_1 = w_p R_1 C_1$



Şekil 17-3.3 Değişken-hal band-geçiren devre

17-4 RIAA Amplifikatör Devre Deneyi

1.Öğretim Amacı

- 1) Öğrencilerin RIAA anlamını anlamaları.
- 2) Öğrencilerin RIAA amplifikatör devreler prensiplerini anlamaları.
- 3) Öğrencilerin RIAA amplifikatör devreler uygulamalarını anlamaları.

2.Tartışma Konuları

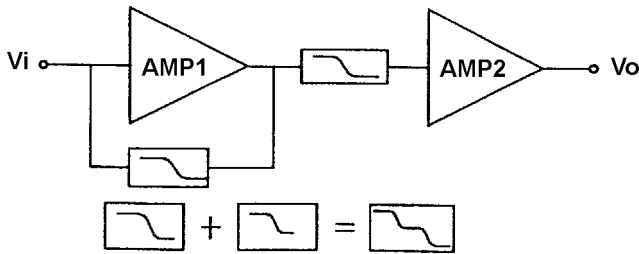
RIAA eşdeğer devre şeması blok diyagramını ikinci-sıra alçak-geçirgen filtre içermekte olup Şekil 17-4.1’de verilmiştir.

Şekil 17-4.2 NF-RC tipi RIAA dengeleyici göstermektedir , burada birinci-sıra alçak-geçirgen devreler OPA negatif geri besleme almakta olup alçak frekans da geliştirilmiştir.İkinci-sıra devresi , RC zayıflatıcı , tüm alt frekansları siler ve çıkış frekans cevabının RIAA eşdeğer eğrisi ihtiyacını karşılamasını sağlamaktadır.

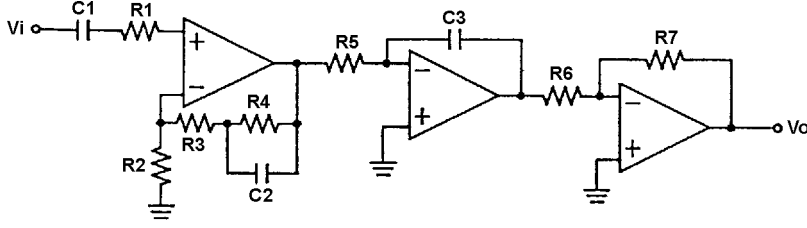
Devrenin transfer fonksiyonu T(S).

$$T(S)=V_o/V_i=A/(1+\beta A) = 1/\beta = R_3 + z / R_3$$

$$=(R_1+R_2+R_3 / R_3) . (1+S (R_1(R_2+R_3))/(R_1+R_2+R_3)C_1 / 1 + SR_1C_1)$$



Şekil 17-4.1 RIAA devre blok diagramı



Şekil 17-4.2

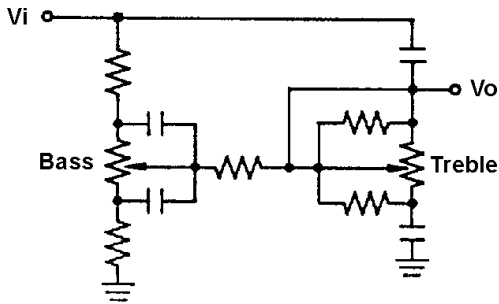
17-5 Ton kontrol devresi deneyi

1.Öğretim Amacı

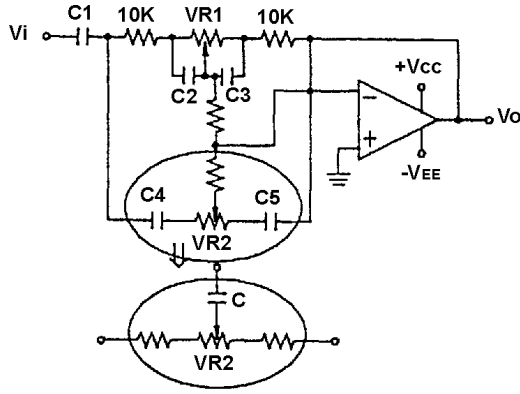
- 1) Öğrencilerin ton kontrolleri prensiplerini anlamaları.
- 2) Öğrencilerin ton kontrolleri uygulamalarını anlamaları.

2.Tartışma Konuları

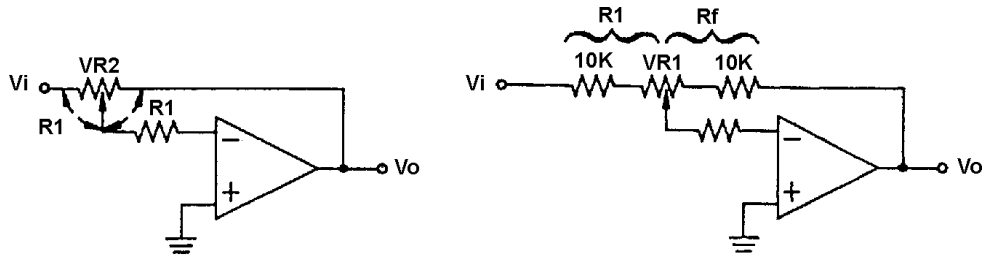
Şekil 17-5.12de pasif alçak-ton yüksek-ton kontrol devresi gösterilmiştir.R4 direnci iki kontrolörü isole etme amacıyla kullanılmıştır , kullanılan direnç güç tüketimine yol açacak ve ara kayıp olarak adlandırılmaktadır.Giriş genliğinin ses frekansına eklenerek sinyal genliği kuvvetlendirilmelidir.Şekil 17-5.2'deki NFB aktif ton kontrolörü OPA ve pasif ton kontrol devresinden oluşmuştur.Bu uygulama OPA evirici amplifikatörü uygulamasıdır.Yüksek-ton devrelerde,VR2 amplifikasyon oranı sağlamaktadır.Şekil 17-5.3(a) ve C4,C5 empedansları düşüktür(kısa olarak adlandırılır) , ve VR2 regülasyonunun görünür olmasını sağlar.Düşük-ton devrelerde , VR1 amplifikasyon oranını belirlemektedir.C2,C3 empedansları yüksektir(açık olarak adlandırılır).Ancak tonun yüksek olması durumunda C2,C3 kısa devre olarak görülür ve VR1 geçersizdir.Devre Şekil 17-5.3(b)2de gösterilmiştir.



Şekil 17-5.1Pasif-ton Kontrol devresi



Şekil 17-5.2 Aktif-ton Kontrol Devresi



(a) Yüksek-ton devresi

(b) Alçak-ton devresi

Şekil 17-5.3

17-6 Tek-Kaynak Evirici Amplifikatör Devreler

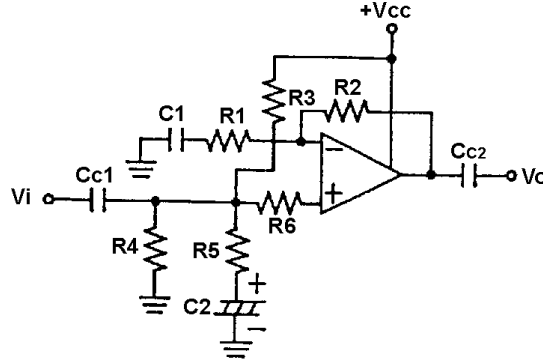
1. Öğretim Amacı

- 1) Öğrencilerin Tek-Kaynak Evirici Amplifikatör Devreler prensiplerini anlamaları.
- 2) Öğrencilerin Tek-Kaynak Evirici Amplifikatör Devreler uygulamalarını anlamaları.

2. Tartışma Konuları

1) Tek-Kaynak Non-Evirici Amplifikatör Devreleri Kullanımı

Şekil 17-6.1'de ilgili devre gösterilmiştir. Her bir eleman fonksiyonu Tek-Kaynak Evirici Amplifikatör Devre elemanı ile aynıdır. Şekil 17-6.1 devresinde, fark R4 ile direkt paralel bağlanamayan kuplesiz kapasitörden kaynaklanmaktadır ve bu kapasitör R5, R6, C2 ile değiştirilerek Vi girişi ve DC ön gerilim değerlerini etkilemesi önlenmelidir.



Şekil 17-6.1 Tek-kaynak non-evirici Amplifikatör

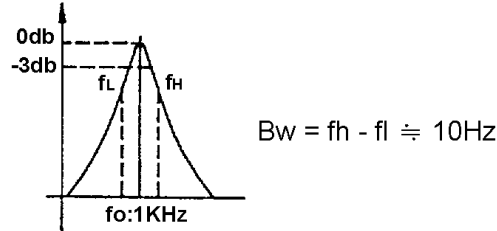
4. Alıştırma Çözümleri

1) Seçmeli

1(2) 2(1) 3(1) 4(1) 5(1) 6(2) 7(1) 8(3)
9(3) 10(3)

2)Pratik:

1.Çözüm:



5.Arıza Simülasyonu

17-1: Yüksek Geçirgen Amplifikatör Şekil 17-7

Arıza Noktası:S3 (R17:22K açık)

Çözüm

Normal :S3 ON

Arıza :S3 OFF.Çıkış kare dalga.

17-2: Alçak Geçirgen Amplifikatör Şekil 17-7

Arıza Noktası:S3 (R17:22K açık)

Çözüm 17-1 ile aynıdır.

17-3: Bant-geçiren amplifikatör Şekil 17-7

Arıza Noktası:S1 (C9 açık), S2 (R22:270K açık), S4 (C12 kısa)

Çözüm

Normal :S1 ON , S2 ON , S4 açık

Arıza1 :S1 OFF.Yüksek-geçirgen amplifikatör kötü

Arıza2 :S2 OFF.Alçak-geçirgen amplifikatör kötü

Arıza3 :S4 ON.Alçak-geçirgen giriş sonu toprağa bağlıdır.

17-5: Şekil 17-8 Ton Kontrolörü

Arıza Noktası:S53 (VR3:100K açık) , S4 (R11:3.3K açık)

Çözüm

Normal :S3 ON , S4 ON

Arıza1 :S3 OFF.Regüle edici alçak ton geçersiz..

Arıza2 :S4 OFF.Regüle edici yüksek ton geçersiz..

17-6: Tek-kaynak evirici amplifikatör Şekil 17-9

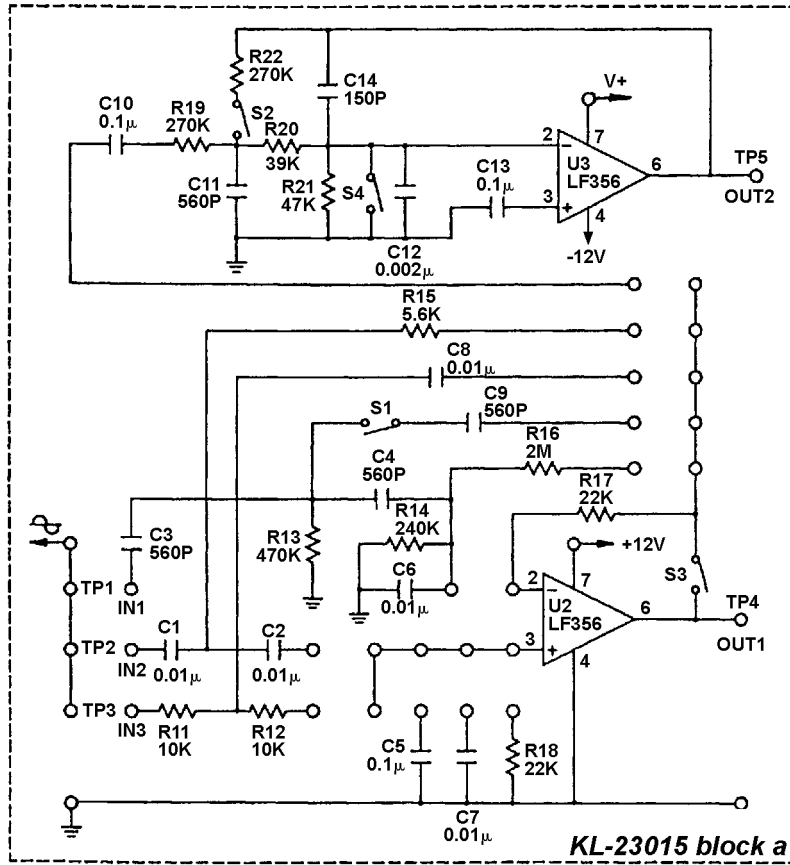
Arıza Noktası:S3 ON , S4 ON.

Çözüm

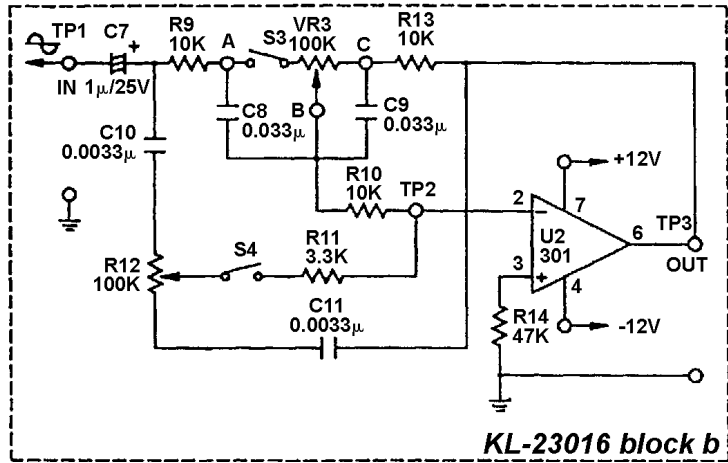
Normal :S1 ON , S2 ON

Arıza1 :S1 OFF.Vo DC seviyeleri alçak sapmıştır.

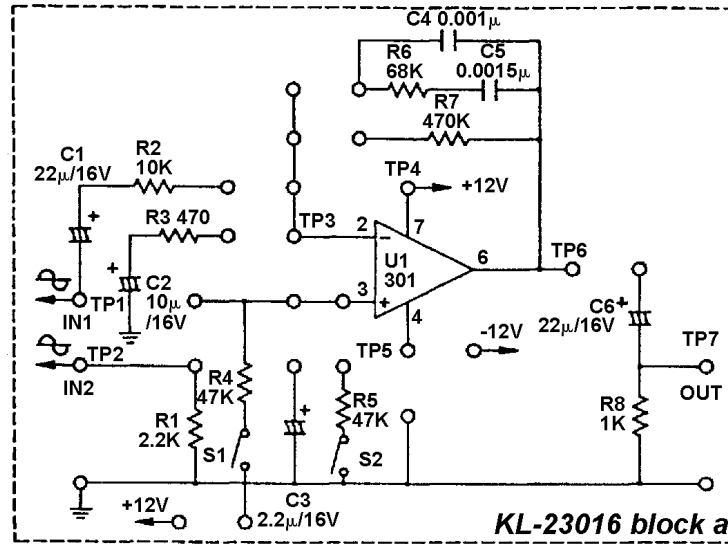
Arıza2 :S2 OFF.Vo DC seviyeleri yüksek sapmıştır.



-Şekil 17-7-



-Şekil 17-8-



-Şekil 17-9-

Ünite 18:OPA Osilasyon Devreleri Deneyi

1.Öğretim Amacı

Önceki ünitelerde , OPA amplifikasyonu ile ilgili bilgi verilmiştir.Bu ünite de öğrencilerin OPA'nın pozitif geri-besleme(osilasyon) uygulamaları hakkında bilgi sahibi olmalarını sağlayacağız.Genelde OPA , tranzistör uygulamalarını büyük güçlerin elektronik anahtarlamalarını haricinde yapabilmektedir.Bundan dolayı , bu ünite de amaç konu içeriğini anlamakla beraber öğrencilerin OPA konusuna ilgi duymalarını sağlamaktır.

2.Kapsam Özeti

Bu ünite de komparator temel devrelerinden,sinüzoidal osilasyon devrelerinden Schmitt devrelerine değinilecektir.Bu devreler OPA geri beslemeli uygulama devreleri serisindedir.Bunların arasından monostable,astable ve sinüzoidal osilasyon devreleri tranzistör devrelerine örnek olarak gösterilecektir.Bu iki devrenin karakteristiklerini kıyaslayarak OPA ve tranzistör uygulamaları arasındaki farkları görebiliriz.

3.Deney Maddeleri

18-1 Komparator Devresi Deneyi

1.Öğretim Amacı

- 1) Öğrencilerin komparator prensiplerini anlamaları.
- 2) Öğrencilerin komparator uygulamalarını anlamaları.

2.Tartışma Konuları

1) Pratik komparatorlar IC ile tanıtılmıştır.

OPA komparator olarak kullanıldığın da aşağıdaki noktalara dikkat edilmelidir,

- (1) Giriş karakteristikleri:Offset gerilimi , bias gerilimi , ısı katsayısı.
- (2) Amplifikasyon kazancı:açık çevrim kazancı.
- (3) Cevap zamanı
- (4) Giriş gerilim değişim aralığı
- (5) Çıkış gerilim değişim aralığı

18-2 Schmitt Devre Deneyi

1.Öğretim Amacı

- 1) Öğrencilerin Schmitt devreleri karakteristiklerini anlamaları.
- 2) Öğrencilerin Schmitt devreleri prensiplerini anlamaları.
- 3) Öğrencilerin Schmitt devreleri uygulamalarını anlamaları.

2.Tartışma Konuları

1) Non-Inverting Schmitt Devresi

Şekil 18-2.1'de devre verilmiş olup , Şekil 18-2.2'de Vi-Vo transfer karakteristiği gösterilmiştir.

Prensip aşağıda verilmiştir,

1. $V_i < V_r$, $V_o = -V_{o2} = -(V_{z2} + V_d)$

Superpozisyon teoremi gereği,

$$V_1 = V_i R_1 / (R_1 + R_2) - V_{o2} R_2 / (R_1 + R_2) \text{-----1}$$

2. $V_i > V_r$, $V_{o1} = V_z + V_d$

Bu durumda V_i eşik gerilimi giriş gerilimi olup $V_i = V_r$ olur.

1. eşitliğinden

$$V_r = V_1 R_1 / (R_1 + R_2) - V_{o2} R_2 / (R_1 + R_2)$$

$$V_1 = V_r (R_1 + R_2) / R_1 + V_{o2} R_2 / R_1 \text{-----2}$$

Superpozisyon teoremi gereği

$$V_1 = V_i R_1 / (R_1 + R_2) + V_{o1} R_2 / (R_1 + R_2) \text{-----3}$$

3. $V_i < V_r$ olması durumunda $V_o -V_{o2}$ değerine değişir. V_i Eşik değeri V_2 olup giriş gerilimi $V_1 = V_r$ yapmaktadır.

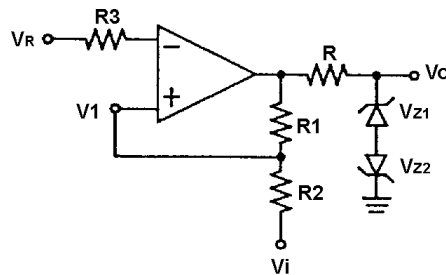
2 nolu denklemden

$$V_r = V_2 R_1 / (R_1 + R_2) + V_{o1} R_2 / (R_1 + R_2)$$

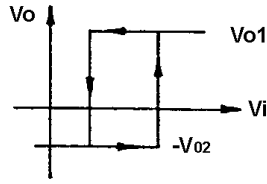
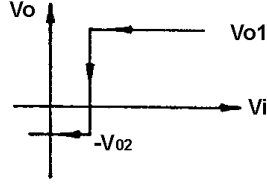
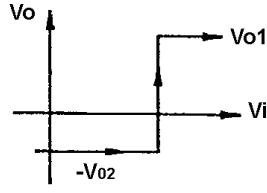
$$V_2 = V_r (R_1 + R_2) / R_1 - V_{o1} R_2 / R_1$$

$$V_h = V_1 - V_2 = (V_{o1} + V_{o2}) R_2 / R_1$$

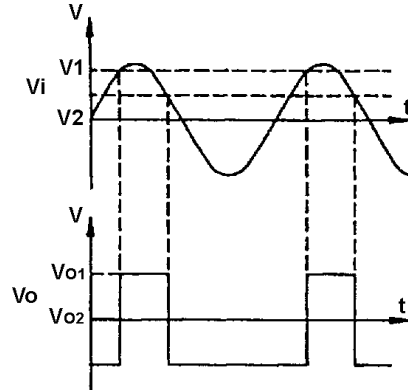
V_i ve V_o dalga formu Şekil 18-2.3'de verilmiştir.



Non-Inverting Schmitt Devresi
Şekil 18-2.1



Vi-Vo Transfer Karakteristiđi
Şekil 18-2.2



Vi-Vo Transfer Karakteristiđi
Şekil 18-2.3

18-3 Pencere Komparatorü Devre Deneyi

1.Öğretim Amacı

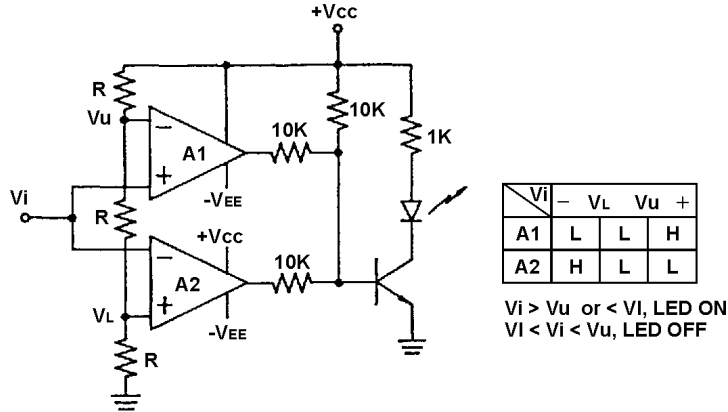
- 1) Öğrencilerin pencere komparatorü devre prensiplerini anlamaları.
- 2) Öğrencilerin pencere komparatorü uygulamalarını anlamaları.

2.Tartışma Konuları

- 1) Çıkışın negatif gerilim pencere komparatoru olması
Devre Şekil 18-3.1'de gösterilmiştir

1. $V_i > V_u$ olması durumunda A1 çıkışı H(+Vcc) olup, A2 çıkışı L(-Vee) olur.
2. $V_L < V_i < V_u$ olması durumunda, A1 ve A2 çıkışları L(-Vee) olur.
3. $V_i < V_L$ olması durumunda,

A1 çıkışı L(-V_{ee}),A2 çıkışı H(+V_{cc}) olmaktadır.



Pencere komparatoru negatif çıkış gerilimi
Şekil 18-3.1

18-4 Monostable multivibration Devre Deneyi

1.Öğretim Amacı

- 1) Öğrencilerin OPA monostable multivibration devre prensiplerini anlamaları.
- 2) Öğrencilerin OPA monostable multivibration devre uygulamalarını anlamaları.

2.Tartışma Konuları

Şekil 18-4.1'de monostable osilasyon devre şeması verilmiştir.Tetikleme puls ve V_c, V_o arası ilişki Şekil 18-4.2'de verilmiştir.Tetikleme gecikme zamanı t aşağıdaki şekilde analiz edilmiştir,

$$V_c = (+V_{sat} + V_d) (1 - e^{-t/RC}) - V_d \text{-----1}$$

$V_c > +V_{sat}$ $R_2 / (R_2 + R_3)$ olması durumunda,

$V_o = +V_{sat} \rightarrow -V_{sat}$ ($+V_{sat} = +V_{cc}$, $-V_{sat} = -V_{cc}$)

1 denklemden

$$1 - e^{-t/RC} = (V_c + V_d) / (+V_{sat} + V_d)$$

$$e^{(-t/RC)} = 1 - V_c + V_d / (V_{sat} + V_d) = +V_{sat} - V_c / +V_{sat} + V_d$$

$$e^{(-t/RC)} = \ln (+V_{sat} - V_c / +V_{sat} + V_d)$$

$$t = -RC \ln (+V_{sat} - V_c / +V_{sat} + V_d) = RC \ln (+V_{sat} + V_d / +V_{sat} - V_c)$$

Yukarıdaki denklemde $V_c = V_{sat} R_3 / (R_2 + R_3)$ değeri yerine konulursa,

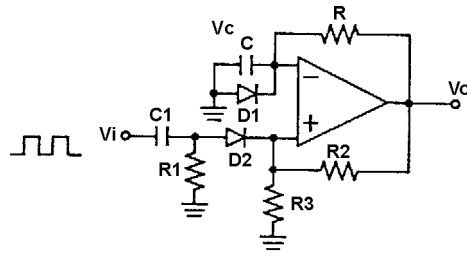
$$t = RC \ln (+V_{sat} + V_d / (+V_{sat} - V_{sat} R_3 / (R_2 + R_3))) = RC \ln (1 + V_d / +V_{sat}) / (1 - R_3 / (R_2 + R_3))$$

$$= RC \ln (1 + V_d / +V_{sat}) (1 + R_3 / R_2)$$

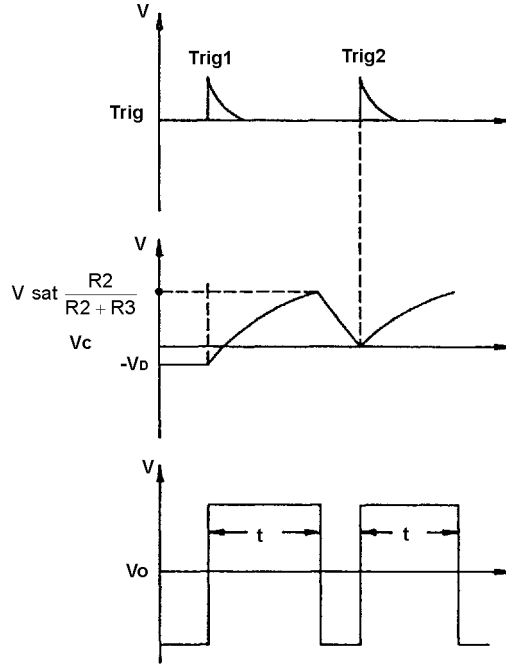
$R_1 = R_2$, V_d ihmal edilirse,

$$T = 0,693RC$$

Dikkat edilmelidir ki ,her iki pozitif tetikleme sinyali arası genişlik V_c 'nin $-V_d$ 'den $V_{sat} R_3 / (R_2 + R_3)$ değerine kadar şarj olması için geçen zamandan büyük olmalıdır. Diğer şekilde Şekil 18-4.2'de görüldüğü gibi , gecikme zamanı t ve t_1 arasında fark olacaktır , çünkü V_c 'nin şarj ve deşarjı henüz tamamlanmamıştır.



Şekil 18-4.1 Monostable Osilasyon Devresi.



Şekil 18-4.2 Dalga şekilleri arasındaki ilişki.

18-5 Astable multivibration Devre Deneyi

1.Öğretim Amacı

- 1) Öğrencilerin OPA astable multivibration devre prensiplerini anlamaları.
- 2) Öğrencilerin OPA astable multivibration devre uygulamalarını anlamaları.

2.Tartışma Konuları

Şekil 18-5.2’de astable osilasyon devresi verilmiştir , Şekil 18-5.2’de Vc-Vo arası ilişki verilmiştir.Vo çıkışına ait kare dalga frekansı aşağıdaki şekilde analiz edilmiştir:

OPA + terminalinde Vo’nın , +Vo olması durumunda,

$$V_u = +V_{cc} R_1 / (R_1 + R_2) = +V_o \cdot \beta \quad +V_o = +V_{cc}$$

Vo -Vo durumunda,

$$V_L = -V_o R_1 / (R_1 + R_2) = -V_o \cdot \beta \quad -V_o = -V_{ee}$$

Vc gerilim değişimi Şekil 18-5.2’de verilmiştir.

T1 zamanı C’nin $-\beta V_o$ değerinden $+\beta V_o$ değerine kadar şarj olması için gereken zamanı göstermektedir.

$$V_c(t) = (V_o + \beta V_o)(1 - e^{-(t/RC)}) + V_c(0)$$

$V_o(0) = -\beta V_o$ olmasından dolayı yukarıdaki denklem,

$$V_c(t) = V_o (1 + \beta)(1 - e^{-(t/RC)}) - \beta V_o$$

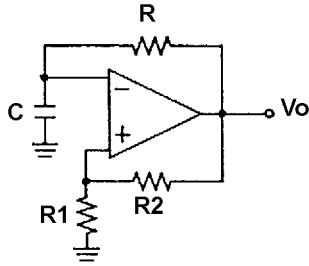
$$= V_o(1 - (1 + \beta)e^{-(t/RC)})$$

Bundan dolayı , V_c 'nin $-\beta V_o$ değerinden $+\beta V_o$ değerine kadar şarj olması için gereken süre T_1 ,

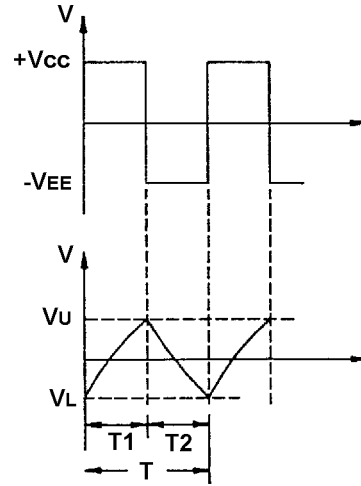
$$T_1 = RC \ln (1 + \beta)/(1 - \beta) , T_2 = T_1 \text{ için,}$$

$$T = 2RC \ln (1 + \beta)/(1 - \beta) = 2RC \ln (1 + R_1/(R_1 + R_2)) / (1 - R_1/(R_1 + R_2)) = 2RC \ln (1 + 2R_1/R_2)$$

$$f = 1/T = 1 / 2RC \ln (1 + 2R_1/R_2)$$



Astable Osilatör
Şekil 18-5.1



V_c, V_o Dalga formu
Şekil 18-5.2

18-6 Sinüzoidal Osilatör Devre Deneyi

1. Öğretim Amacı

- 1) Öğrencilerin Sinüzoidal Osilatör Devre prensiplerini anlamaları.
- 2) Öğrencilerin Sinüzoidal Osilatör Devre uygulamalarını anlamaları.

2. Tartışma Konuları

1) Wien-Köprü OSC

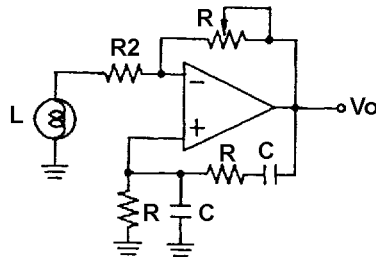
OPA Slew hızı tarafından sınırlanan, sinüzoidal OSC osilasyon frekansı OPA2'den oluşur ve birkaç yüz KHz mertebesindedir. Bununla beraber, devre osilasyonunun kararlılığını sağlamak için geliştirilen devre Şekil 18-6.1(a)'da verilmiştir.

1. Küçük tüp pozitif sıcaklık karakteristiklerini kullanan stabilize devre

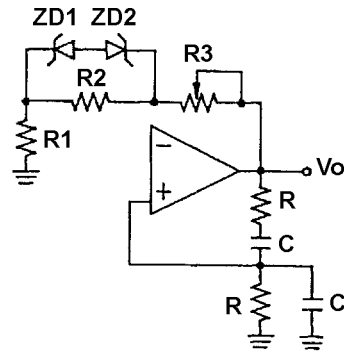
Şekil 18-6.1 devresinin çıkış şiddeti artması ile, R1, R2 ve L üzerinden geçen artan akım bulb iç direncine ulaşacaktır. Bundan sonra negatif geri besleme yükselecek ve çıkış şiddeti sabit kalacaktır. Ancak negatif geri besleme çevrim akımı bulbları beslemeye yetmemektedir. Bu sebeple bulbların yüksek empedans ve düşük akımlı olanları tercih edilmelidir.

2. Stabilize Devrelerde Zener Diod kullanılması

Şekil 18-6.2'de gösterildiği gibi çıkış gerilimi yükseldiğinde, Vz1 ve Vz2 ON konumundadır. Sonuç olarak negatif geri besleme geriliminin artması, kazancın azalması ve çıkış şiddetinin kararlı kalmasıdır. Wien köprü osilasyon devresi Z_d değerinin çok yüksek olmasından dolayı, gerilim takipçisi ile kaskat bağlanmalı ve yük etkisi azaltılmalıdır.



Şekil 18-6.1

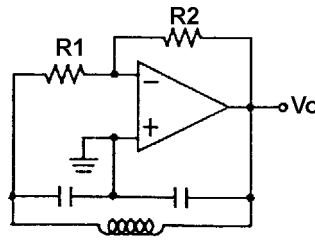


Şekil 18-6.2

2) Colpitts Sinüzoidal OSC

Şekil 18-6.3'da gösterildiği gibi, devrenin amplifikasyon kazancı R1, R2 ve C1, C2, L değerlerine bağlı olup osilasyon cavitesini oluşturmaktadır.

Osilasyon frekansı $f_o = 1 / (2\pi\sqrt{LC})$ ($C = C1.C2 / C1.C2$). OPA Slew hızından etkilenen OSC f_o değeri tranzistör devresi frekansından daha düşük olmaktadır.



Şekil 18-6.3 Colpitts Sinüzoidal OSC

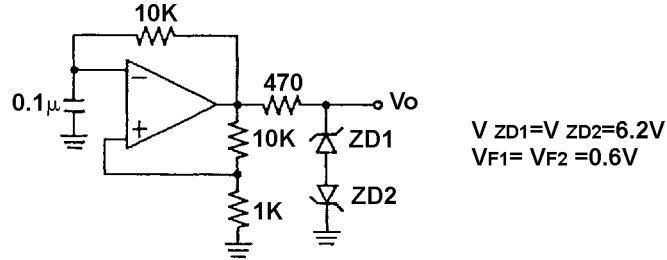
4. Alıştırmaların Çözümü

1) Seçmeli

1(2) 2(3) 3(3) 4(1) 5(1)

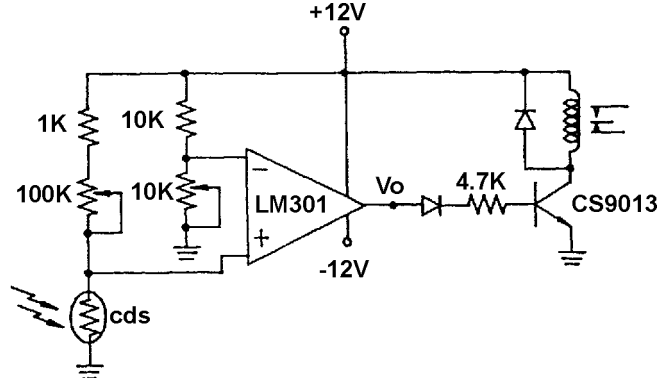
2) Alıştırma:

1. Çözüm: Şekil(1)'de devre diagramı verilmiştir.



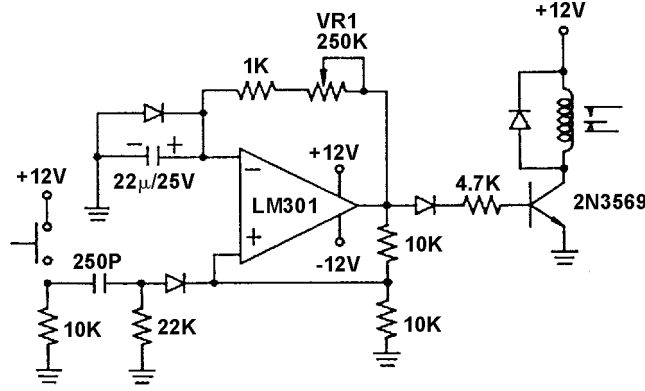
Şekil(1)

2. Çözüm: VR 100K değerini ayarlayarak ışığın Cds 'in aydınlatması durumunda $V_o = -12V$ ve ışığın bloke olması durumunda $V_o = +12V$ ve Relay ON olmasını sağlayınız.



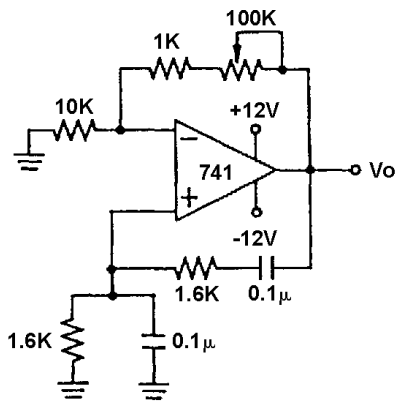
Şekil(2)

3.Çözüm:VR1'i ayarlayarak gecikme zamanının 3S olmasını sağlayınız.



Şekil(3)

4.Çözüm:Devre Şekil (4)'de verilmiştir.



Şekil(4)

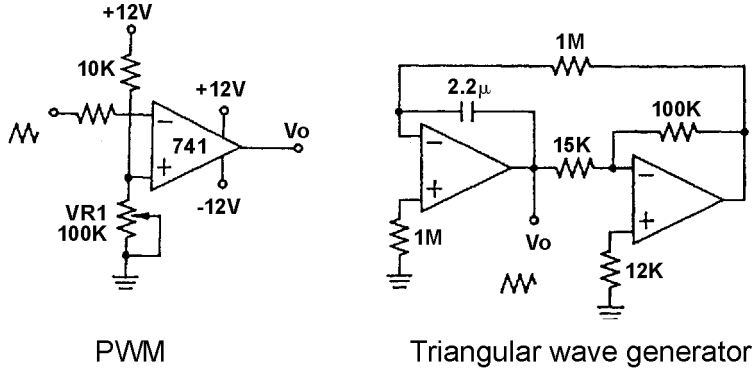
$$f_0 = \frac{1}{2RC} = 0.5\text{KHz} = \frac{1}{2\text{ms}}$$

$$2\pi RC = 2\text{m}, RC = \frac{10^{-3}}{2}$$

let $C = 0.1\mu$

$$R = \frac{10^{-3}}{6.28 \times 0.1 \times 10^{-6}} = \frac{10^3}{0.628} \cong 1.6\text{K}\Omega$$

5.Çözüm:Devre Şekil(5)'de verilmiştir.
Giriş Vi1 1KHz/10Vp-p üçgen dalga.
VR1 ayarlayarak Vo puls genişliğini gözleyiniz.



Üçgen dalga jeneratörü Şekil(5)

5.Arıza Simülasyonu

18-3: Şekil 18-7 Pencere Komparatörü

Arıza Noktası:S5 (U4:+Vcc bağlı değil),S8(R26:10K açık)

Çözüm

Normal :S5 ON ,S8 ON

Arıza1 S5 OFF.U1 çıkış bias negatif gerilim.U1 Vcc sonu=0V

Arıza2 S8 OFF.U2 çıkışı mevcut,ancak R26(10K) sağ sonu=0V

18-5: Astable multivibrasyon devresi

1.Şekil 18-8 kare dalga jeneratörü

Arıza Noktası:S1 (C3:0,68µ kısa)

Çözüm

Normal :S1 OFF

Arıza1 :S1 ON.C3 şarj ve deşarj edilememektedir.(Vc3=0V)

2.Şekil 18-8 Değişken Osilatör

Arıza Noktası:S1 (C3:0,68µ kısa),(VR3:100K açık)

Çözüm

Normal :S1 OFF,S2 ON

Arıza1 :S1 ON C3 şarj ve deşarj edilememektedir.(Vc3=0V)

Arıza2 :S2 OFF.VR3 100K ayarlaması yapılamıyor,V0 DC seviyelerde sabitlenmiş.

18-6 Sinüzoidal Osilasyon Devresi

1.RC Faz-değiştirici OSC Şekil 18-9

Arıza Noktası:S3 (C7 kısa)

Çözüm

Normal :S3 OFF.

Arıza 1 :S3 ON.C7:Kısa RC,faz farkı $< 180^\circ$,Devre osilasyonda değildir.

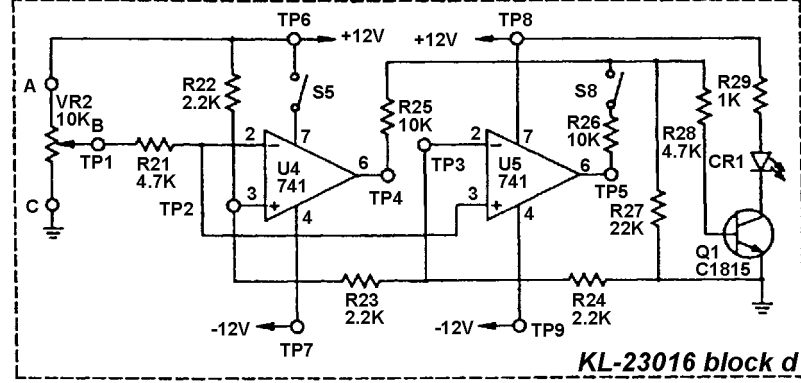
2.Wien Köprü OSC Şekil 18-9

Arıza Noktası:S4 (C5 kısa)

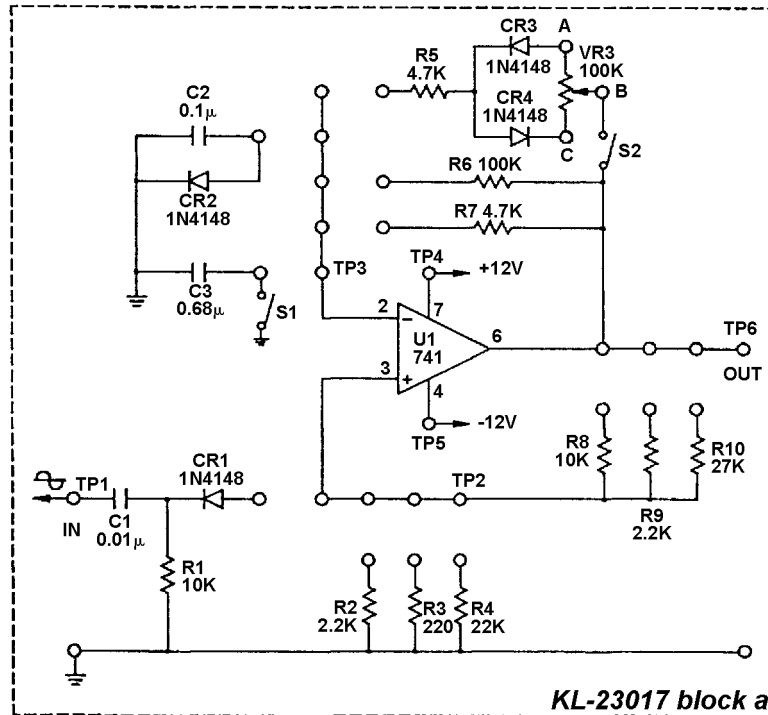
Çözüm

Normal :S4 OFF

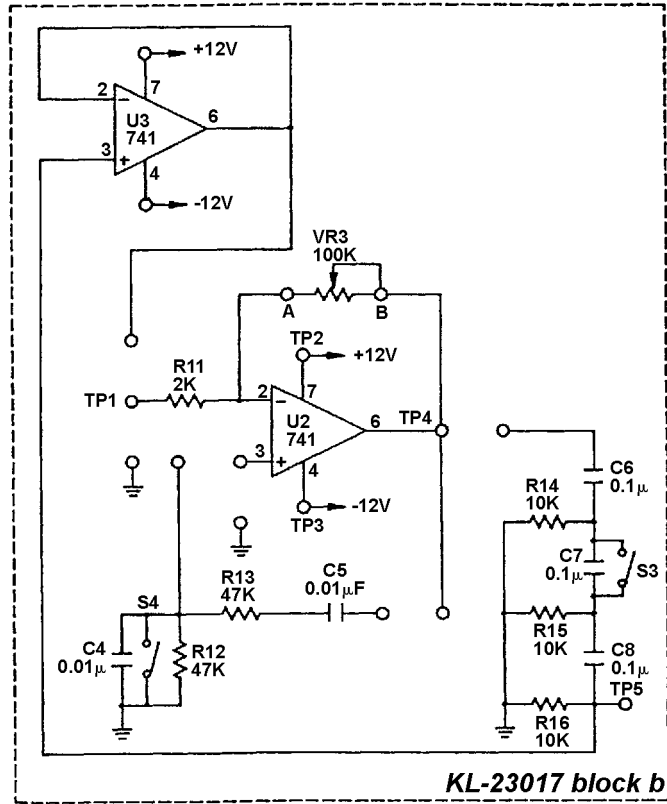
Arıza 1 :S4 ON.C5:Kısa,Pozitif geri besleme çevrimi hatalıdır, $V_o=0V$



Şekil 18-7



Şekil 18-8



Şekil 18-9